

## بهبود عملکرد ترانزیستور اثر میدانی نانولوله کربنی تونلی در حضور ناهمپوشانی

علی نادری<sup>۱\*</sup> و مریم قدرتی<sup>۲</sup>

اطلاعات مقاله	چکیده
دریافت مقاله: ۱۳۹۸/۰۱/۲۲	یکی از موارد مهم در فرآیند ساخت افزارها در مقیاس نانومتر، ناهمپوشانی بین ناحیه گیت و نواحی درین- سورس است. در این مقاله برای اولین بار اثر ناهمپوشانی بین ناحیه گیت و نواحی درین- سورس برای ترانزیستور اثر میدانی نانولوله کربنی تونلی بررسی شده است. برای مطالعه و شبیه سازی مشخصات الکتریکی افزار از حل خودسازگار معادله های پواسون- شرودینگر و روش تابع گرین غیر تعادلی استفاده شده است. عملکرد افزار بر حسب جریان حالت روشن، جریان حالت خاموش، نسبت جریان، نوسان زیر آستانه، زمان تأخیر و حاصل ضرب توان در تأخیر ارزیابی شده است. نتایج شبیه سازی نشان می دهد که اثر ناهمپوشانی بعضی مشخصه های افزار را بهبود می بخشد و روی برخی مشخصه ها همانند جریان اشباع اثر نامطلوب دارد. بررسی های انجام شده نشان می دهد که ناهمپوشانی جریان حالت خاموش را به طور قابل توجهی کاهش می دهد و در نتیجه موجب کاهش تونل زنی نوار به نوار و رفتار آمبای پلار افزار می گردد. همچنین وجود ناهمپوشانی باعث بهبود پارامتر حاصل ضرب توان در تأخیر در مقایسه با ساختار پایه می شود. اگرچه ناهمپوشانی عمدتاً به صورت ناخواسته در فرآیند ساخت ایجاد می شود اما با ایجاد تعدمی آن نیز می توان از مزایای مذکور استفاده نمود. لذا سازنده می تواند با ایجاد ناهمپوشانی و انتخاب بهینه طول آن، عملکرد افزار را در برخی پارامترهای مهم به طور قابل ملاحظه ای بهبود دهد.
پذیرش مقاله: ۱۳۹۸/۰۳/۲۹	
<b>واژگان کلیدی:</b> جریان نشتی، حاصل ضرب توان در تأخیر، ترانزیستور اثر میدانی نانولوله کربنی تونلی، روش تابع گرین غیر تعادلی.	

### ۱-مقدمه

نانولوله های کربنی به علت خواص الکتریکی منحصر به فرد، برای کاربردهای نانوالکترونیک بسیار جذاب می باشند [۱] و [۲]. یکی از گزینه ها، استفاده از نانولوله های کربنی به عنوان کانال در افزارهای اثر میدان می باشد. نتایج مطلوب به دست آمده از ساخت و شبیه سازی این افزارها باعث طراحی افزارهای اثر میدان نانولوله کربنی به عنوان یکی از گزینه های محتمل برای تکنولوژی های آتی ساخت مدارهای الکترونیکی شده است [۳-۵]. یکی از افزارهایی که اخیراً مطرح شده ترانزیستور اثر میدانی نانولوله کربنی

تونلی (T-CNTFET) می باشد. در این ساختارها جریان حالت روشن و جریان حالت خاموش هر دو از طریق تونل زنی نوار به نوار برقرار می گردد [۶-۸]. یکی از عواملی که باعث افزایش توان مصرفی در افزارهای مبتنی بر سیلیکون می شود نشتی زیر آستانه است. ساختارهای تونلی به دلیل ماهیت جریان آنها، دارای نوسان زیر آستانه مناسبی هستند. محدوده نظری نوسان زیر آستانه برای MOS-CNTFET ها  $60 \text{ mV/dec}$  در دمای اتاق است ولی T-CNTFET ها نوسان زیر آستانه کمتر از  $60 \text{ mV/dec}$  دارند [۹-۱۱]. بسیاری از پژوهشگران و محققان به دنبال ارائه ساختارهایی

\* پست الکترونیک نویسنده مسئول: a.naderi@kut.ac.ir

۱. دانشیار، دانشکده انرژی- دانشگاه صنعتی کرمانشاه

۲. دانشجوی دکتری، دانشکده فنی و مهندسی، دانشگاه لرستان

ترانزیستورها مورد تحلیل و بررسی قرار گرفته است. برای مطالعه و شبیه‌سازی مشخصات افزاره از حل خودسازگار معادله‌های پواسون- شرودینگر و روش تابع گرین غیرتعادلی (NEGF)، استفاده شده است. در بخش ۲ تشریح ساختار ترانزیستور، شرایط و روش شبیه‌سازی بیان می‌گردد. در بخش ۳ نتایج شبیه‌سازی ارائه می‌شود و در بخش ۴ نتیجه‌گیری مطرح خواهد شد.

## ۲- ساختار افزاره و روش شبیه‌سازی

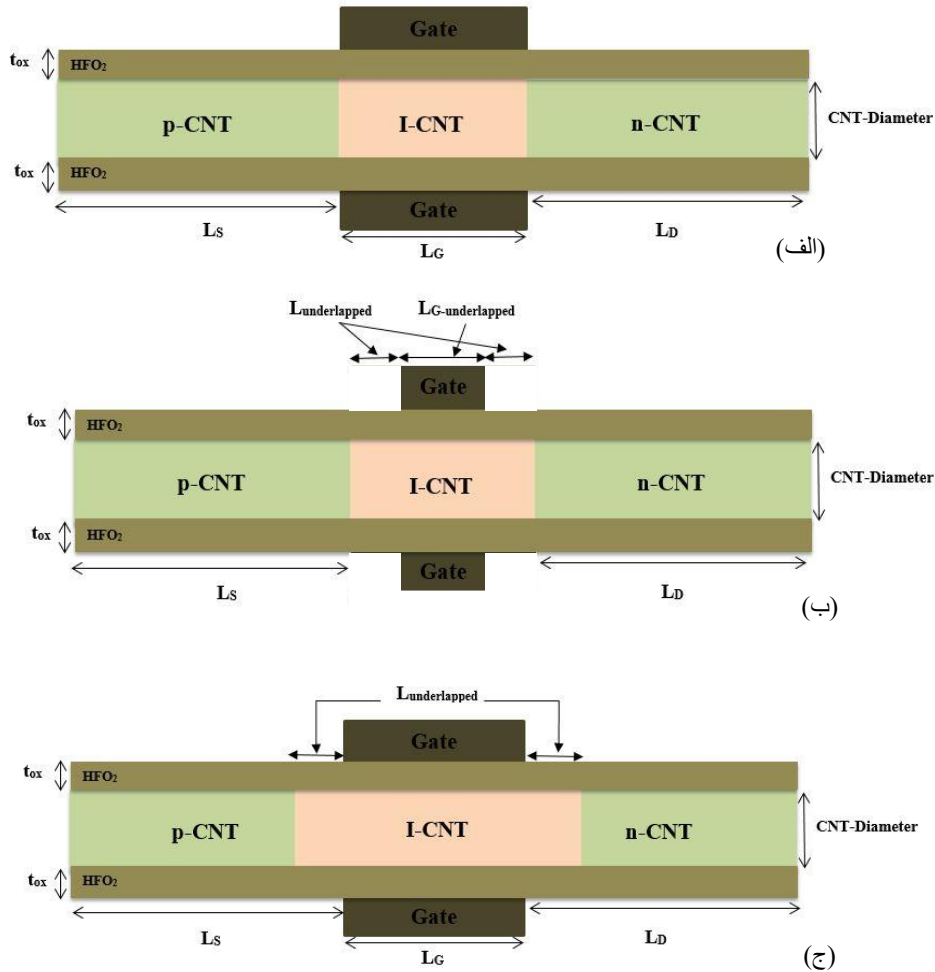
نمای دوبعدی ترانزیستور اثر میدانی نانولوله کربنی تونلی ساختار متداول، ساختار ناهمپوشانی با کاهش طول فلز گیت و ساختار ناهمپوشانی ناشی از کامل نبودن ناخالصی نواحی درین- سورس در شکل (۱) نشان داده شده است. اثر ناهمپوشانی به دو صورت بررسی شده است، حالت اول شکل (۱-ب) که در آن طول فلز گیت نسبت به حالت ایده‌آل آن یعنی شکل (۱-الف) کمتر است و این باعث عدم همپوشانی در ساختار افزاره شده است. حالت دوم شکل (۱-ج) است که در آن فلز گیت دارای طول ایده‌آل می‌باشد اما ناخالصی درین و سورس در نواحی با طول کمتر از حالت ایده‌آل شکل (۱-الف) توزیع شده‌اند. تفاوت شکل‌های (۱-ب) و (۱-ج) در نحوه ایجاد ناهمپوشانی، طول مؤثر فلز گیت و طول نواحی دارای ناخالصی در درین و سورس می‌باشد. به صورت خلاصه، مهمترین تفاوت شکل‌های (۱-ب) و (۱-ج) در طول مؤثر گیت است که پارامتری تعیین کننده می‌باشد. ترانزیستور اثر میدانی نانولوله کربنی تونلی مورد بررسی، یک نانولوله کربنی زیگزاگ (۱۳،۰) با گیت استوانه‌ای هم محور است که در آن طول کانال ۲۰ نانومتر و طول درین- سورس ۳۰ نانومتر فرض شده است.

ناخالصی وارد شده در سمت سورس از نوع P و ناخالصی وارد شده در سمت درین از نوع n می‌باشد که مقدار چگالی ناخالصی در آنها  $1 \text{ nm}^{-3}$  فرض شده است. جنس عایق دی‌الکتریک  $\text{HfO}_2$  با ثابت دی‌الکتریک ۱۶ و ضخامت ۲ نانومتر انتخاب شده است. طول ناهمپوشانی برای این بخش از شبیه‌سازی‌ها ۵ نانومتر در نظر گرفته شده است. در این مقاله برای شبیه‌سازی افزاره از مدل‌سازی عددی معادله شرودینگر با استفاده از روال تابع گرین غیر تعادلی به صورت خودسازگار با معادله پواسون استفاده شده است. روش NEGf در چهار مرحله کلی انجام می‌گردد: مرحله اول، مشخص کردن مجموعه پایه مناسب و ماتریس

هستند که بتوانند نوسان زیرآستانه و میزان نسبت جریان را در ترانزیستورهای تونلی بهبود بیشتری دهند. در راستای بهبود عملکرد T-CNTFET روش‌های مختلفی پیشنهاد شده و مورد بررسی قرار گرفته است [۲، ۶، ۸ و ۱۱]. استفاده از این روش‌ها علاوه بر این که موجب کاهش نوسان زیرآستانه و جریان حالت خاموش می‌گردد، باعث افزایش جریان حالت روشن نیز می‌شود [۱۱-۱۹]. پژوهشگران در برخی از مقالات اثرات غیر ایده‌آل همپوشانی و ناهمپوشانی را بر روی تکنولوژی‌های مختلف مورد بررسی قرار داده‌اند. از آن جمله بررسی اثر دو هاله نامتقارن و ناهمپوشانی بر روی ترانزیستورهای اثر میدانی تونلی سد شاتکی است که در آنها از ماده سیلیسیم به عنوان کانال استفاده شده است [۱۵]. فیزیک الکترونیک و تئوری انتقال در کانال‌های سیلیسیمی متفاوت با کانال‌های کربنی است. نتایج کانال‌های سیلیسیمی قابل استفاده مستقیم برای کانال‌های نانولوله کربنی نمی‌باشند و نتایج متفاوتی دارند. در [۱۶] اثر همپوشانی بر مشخصات فرکانس بالای ترانزیستور اثر میدانی نانولوله کربنی تونلی بررسی شده است و در [۴] نیز اثر همپوشانی بر روی عملکرد ترانزیستور اثر میدانی نانولوله کربنی غیر تونلی ارزیابی شده است. آنچه در مقاله حاضر ارائه خواهد شد بررسی اثر ناهمپوشانی بین ناحیه گیت و نواحی درین- سورس در ترانزیستور اثر میدانی نانولوله کربنی تونلی است. ناهمپوشانی بین گیت و نواحی درین- سورس ممکن است به دو دلیل رخ بدهد، عدم دقت کافی در پروفایل دوپینگ درین- سورس به طوری که بخشی از نواحی درین- سورس بدون ناخالصی باقی بماند و عامل دیگر ناهمپوشانی، نبود دقت کافی در پیاده‌سازی طول فلز گیت است که ممکن است کوتاه‌تر از طول مورد نظر باشد که این امر باعث کوتاه شدن طول مؤثر کانال می‌گردد. البته سازنده در صورت در اختیار داشتن ابزارهای ساخت مناسب می‌تواند ناهمپوشانی را به صورت خواسته نیز ایجاد نماید. در این مقاله اثرات ناهمپوشانی روی عملکرد افزاره در دو بخش مورد بررسی قرار گرفته شده است. یکی برای ساختاری که اثر ناهمپوشانی باعث کاهش طول فلز گیت می‌شود و دوم برای ساختاری که اثر ناهمپوشانی ناشی از کامل نبودن ناخالصی نواحی درین- سورس است. هر دو این ساختارها با ترانزیستور اثر میدانی نانولوله کربنی تونلی پایه مقایسه شده و مشخصه‌های الکتریکی آنها استخراج شده است و تأثیر اندازه طول ناهمپوشانی بر رفتار این نوع

مرحله به دست می‌آید [۳ و ۴].

همیلتونی برای یک کانال ایزوله شده است. پتانسیل خودسازگار که قسمتی از ماتریس همیلتونی است در این



شکل ۱- نمای سطح مقطع دوبعدی (الف) ساختار ترانزیستور اثر میدانی نانولوله کربنی تونلی متداول (ب) ساختار ناهمپوشانی با کاهش طول فلز گیت (ج) ساختار ناهمپوشانی ناشی از کامل نبودن ناخالصی درین- سورس

روش تکرار حل می‌گردند. معادله اول معادله انتقال است که در آن ماتریس چگالی بار الکترون‌ها  $\rho$  به دست می‌آید. سپس در معادله پواسون با معلوم بودن چگالی بار  $\rho$ ، مقدار جدید پتانسیل  $U$  به دست می‌آید و این مقدار جدید  $U$  مجدداً به معادله انتقال اعمال شده و مقادیر جدید چگالی به دست می‌آید. با حل تکراری معادله‌های شرودینگر و پواسون مقادیر پتانسیل و چگالی همگرا خواهند شد. پس از همگرایی، جریان از رابطه (۲) محاسبه می‌شود [۳-۵]:

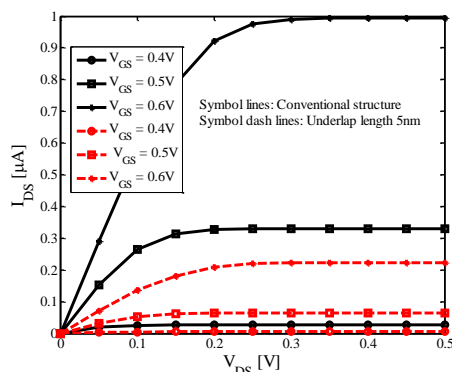
$$I = \frac{2q}{h} \int T(E) [F(E - E_{FS}) - F(E - E_{FD})] dE \quad (2)$$

مرحله دوم، محاسبه ماتریس‌های خود- انرژی است که چگونگی تزویج کانال بالستیک به اتصال‌های سورس / درین را توضیح می‌دهد. مرحله سوم محاسبه تابع گرین است که پس از مشخص کردن ماتریس همیلتونی و خود انرژی‌ها حاصل می‌شود [۳-۵].

$$G_q(E) = [(E + i\eta^+)I - H - \sum S - \sum D]^{-1} \quad (1)$$

که در آن  $E$  انرژی،  $\eta^+$  یک مقدار مثبت بی‌نهایت کوچک،  $I$  ماتریس واحد است. مرحله چهارم یافتن کمیت‌های فیزیکی مانند چگالی بار و جریان با استفاده از تابع گرین به دست آمده می‌باشد [۵ و ۶]. در روش NEGF از روش تکرار خودسازگار استفاده می‌شود در این الگوریتم دو معادله به

با توجه به شکل (۲) ملاحظه می‌شود که اثر ناهمپوشانی باعث کاهش جریان نشستی نسبت به ساختار متداول می‌شود. این کاهش در جریان نشستی به دلیل کاهش احتمال تونل‌زنی نوار به نوار ایجاد شده است. علاوه بر این دیده می‌شود که جریان در ولتاژهای گیت- سورس منفی نیز روند کاهشی دارد. کاهش در جریان درین در بایاس‌های منفی به معنای کاهش و یا به عبارتی بهبود رفتار آمبای‌پلار افزاره می‌باشد. نمودار  $I_D-V_{DS}$  به ازای ولتاژهای مختلف گیت- سورس در شکل (۳) نمایش داده شده است. با توجه به نتایج شبیه‌سازی، اثر ناهمپوشانی باعث کاهش جریان اشباع می‌شود این در حالی است که جریان اشباع برای ساختار متداول مقدار بیشتری دارد.



شکل ۳- نمودار  $I_D-V_{DS}$  برای ساختار متداول و ساختار ناهمپوشانی با کاهش طول فلز گیت در  $V_{GS} = 0.4, 0.5, 0.6$  V.

شکل (۴) دیاگرام نوار انرژی را برای ساختارهای متداول و ناهمپوشانی با کاهش طول فلز گیت در بایاس  $V_{DS} = 0.4$  V و  $V_{GS} = 0$  V و برای بایاس  $V_{DS} = 0.4$  V و  $V_{GS} = 0.4$  V نشان می‌دهد. در حالت خاموش افزاره‌ها، شکل (۴- الف)، در سمت درین افزاره دارای ناهمپوشانی، فاصله افقی ما بین نوار هدایت و نوار ظرفیت در مقایسه با فاصله بین نوارها در ساختار پایه، افزایش یافته و امکان تونل‌زنی نوار به نوار کاهش یافته است. بنابراین جریان نشستی افزاره دارای ناهمپوشانی نسبت به ساختار پایه کمتر خواهد بود. برای مقایسه بهتر، پروفایل جریان نشستی متناظر با شکل (۴- الف) برای هر دو ساختار پایه و دارای ناهمپوشانی، در شکل‌های (۴- ج) و (د) ترسیم شده‌اند. دیده می‌شود که با اعمال ناهمپوشانی، به دلیل ایجاد شیب در دیاگرام نوار انرژی میزان طیف جریان عبوری در مقایسه با ساختار بدون

که  $q$  بار الکترون،  $h$  ثابت پلانک،  $T(E)$  ضریب انتقال و  $E_{FD}$  تراز فرمی سورس و درین هستند که با توجه به جزییات ذکر شده در [۱۴] درحالتی که الکتروود درین، سورس زمین است سطح فرمی صفر می‌باشد و با اعمال ولتاژ به میزان ولتاژ اعمال شده اختلاف بین سطوح فرمی درین و سورس ایجاد خواهد شد [۱۴]. ضریب انتقال از رابطه (۳) قابل محاسبه است [۴ و ۵]:

$$T(E) = \text{trace}(\Gamma_S G \Gamma_D G^+) \quad (3)$$

که در آن  $G$  تابع گرین است و  $\Gamma_{S(D)}$  گسترش سطح انرژی به علت اتصال‌های سورس و درین است که توسط رابطه (۴) محاسبه شده است [۴ و ۵].

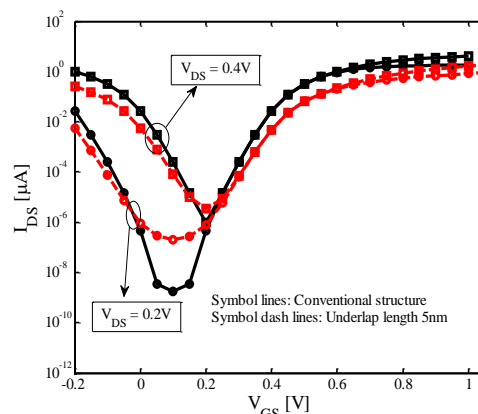
$$\Gamma_{S(D)} = i \left( \sum_{S(D)}^+ - \sum_{S(D)}^- \right) \quad (4)$$

لازم به ذکر است که برای گسسته‌سازی و مدل‌سازی عددی ساختار ترانزیستور در دو بعد، اندازه مش‌ها در جهت  $Z$  برابر  $0.25$  نانومتر و در جهت  $R$  برابر  $0.1$  نانومتر در نظر گرفته شده است و در هر دو جهت مذکور مش‌بندی به صورت یکنواخت انتخاب شده است.

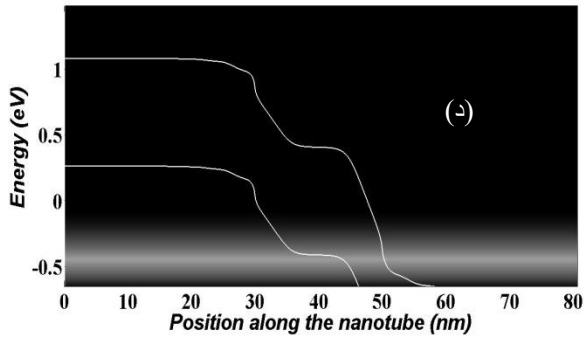
### ۳- نتایج شبیه‌سازی

#### ۳-۱- ساختار ناهمپوشانی با کاهش طول فلز گیت

در این بخش ابتدا مشخصات نمودار  $I_D-V_{GS}$  را برای ساختار ناهمپوشانی با کاهش طول فلز گیت در شکل (۲) مورد بررسی قرار داده‌ایم. در این شکل نتایج شبیه‌سازی با ساختار متداول مقایسه شده است.

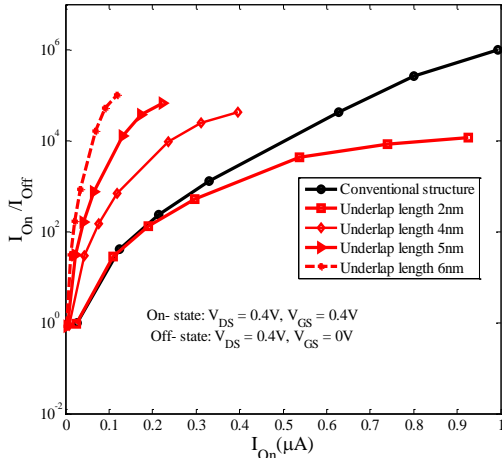


شکل ۲- مشخصه انتقال در مقیاس لگاریتمی برای ساختار متداول و ساختار ناهمپوشانی با کاهش طول فلز گیت در  $V_{DS} = 0.2, 0.4$  V.



شکل ۴- مقایسه دیاگرام نوار انرژی ساختار متداول و ساختار ناهمپوشانی با کاهش طول فلز گیت (الف) در بایاس  $V_{GS} = 0\text{ V}$  و  $V_{DS} = 0.4\text{ V}$  و (ب) در بایاس  $V_{GS} = 0.4\text{ V}$  و  $V_{DS} = 0.4\text{ V}$  (ج) طیف جریان نشستی عبوری متناظر با شکل الف برای ساختار پایه (د) طیف جریان نشستی عبوری متناظر با شکل الف برای ساختار دارای ناهمپوشانی

در این بررسی جریان حالت خاموش در بایاس  $V_{DS} = 0.4\text{ V}$  و  $V_{GS} = 0\text{ V}$  و جریان حالت روشن در بایاس  $V_{DS} = 0.4\text{ V}$  و  $V_{GS} = 0.4\text{ V}$  در نظر گرفته شده است. با توجه به شکل ۵ دیده می‌شود که افزایش طول ناهمپوشانی منجر به افزایش نسبت جریان می‌گردد ولی هرچه طول ناهمپوشانی بیشتر می‌گردد کاهش جریان اشباع قابل ملاحظه‌تر می‌گردد.



شکل ۵- نمودار نسبت جریان برحسب جریان حالت روشن برای ساختارهای متداول و ناهمپوشانی با کاهش طول فلز گیت در  $V_{DS} = 0.4\text{ V}$ .

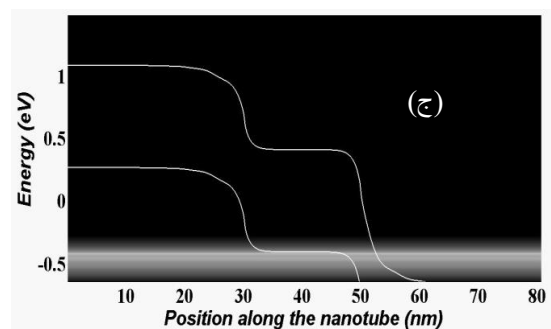
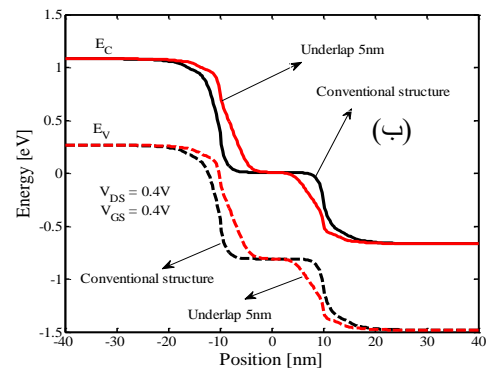
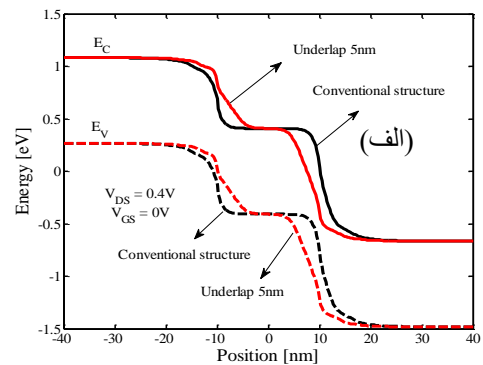
برای بررسی رفتار حالت روشن و خاموش افزاره زمان تاخیر ( $\tau$ ) و حاصل ضرب توان در تاخیر (PDP)، که به ترتیب با رابطه‌های (۵) و (۶) تعریف می‌شوند مورد ارزیابی قرار گرفته و با ساختار متداول مقایسه شده است [۴-۶].

$$\tau = (Q_{ON} - Q_{OFF}) / I_{ON} \quad (5)$$

$$PDP = (Q_{ON} - Q_{OFF}) V_{DD} \quad (6)$$

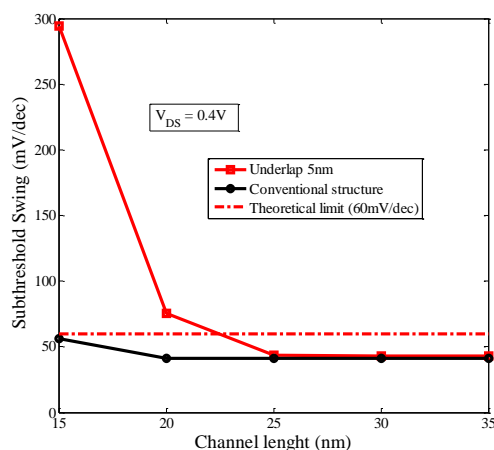
ناهمپوشانی دچار پهن شدگی شده اما مجموعاً از شدت آن کاسته شده است. مجموع این طیف جریان نشستی را تشکیل می‌دهد. میزان جریان طیفی عبوری با شدت رنگ سفید متناسب است. مشخص است که در اطراف انرژی منفی ۰/۵ الکترون ولت که کمترین فاصله افقی بین نواری ایجاد می‌شود، شدت رنگ سفید در ساختار پایه بیش از ساختار دارای ناهمپوشانی است.

برای بررسی بیشتر ساختار مورد نظر، اثر ناهمپوشانی را به ازای طول‌های مختلف ۲، ۴، ۵ و ۶ نانومتر مورد بررسی قرار داده‌ایم و نسبت جریان حالت روشن به خاموش را برای ساختار متداول و ساختار ناهمپوشانی با کاهش طول فلز گیت ارزیابی نموده‌ایم.



نسبت جریان نشان می‌دهد. دیده می‌شود که افزایش طول ناهمپوشانی باعث کاهش قابل توجه PDP می‌شود. در مقایسه با ساختار متداول در طول ناهمپوشانی ۵ نانومتر حاصل ضرب توان در تأخیر مقدار کمتری دارد، بنابراین برای کاربردهای با توان مصرفی پایین گزینه مناسبی است. نوسان زیرآستانه پارامتر مهم دیگری است که هرچه مقدار آن کمتر باشد نشان دهنده مزیت ترانزیستور برای استفاده در کاربردهای با توان مصرفی پایین در ناحیه زیرآستانه است. نوسان زیرآستانه برحسب میلی ولت بر dec از فرمول زیر تعیین می‌شود [۴ و ۵]:

$$SS = 10^3 \frac{V_{GS2} - V_{GS1}}{\log(I_{DS2}) - \log(I_{DS1})} \quad (7)$$



شکل ۷- نمودار نوسان زیرآستانه برحسب طول‌های مختلف کانال، از ساختارهای متداول و ناهمپوشانی با کاهش طول فلز گیت در  $V_{DS}=0.4V$ .

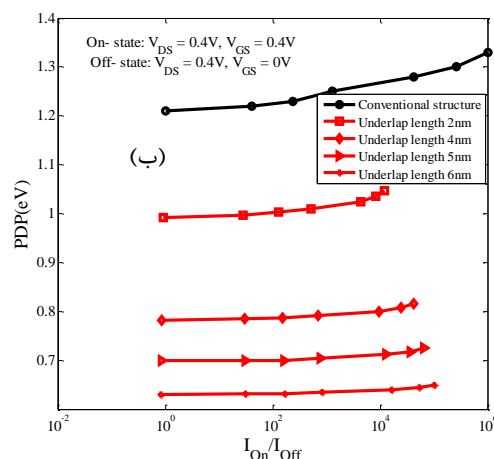
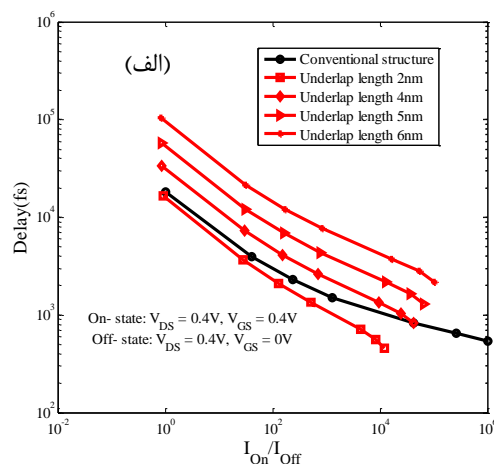
نمودار نوسان زیرآستانه برحسب طول‌های مختلف کانال برای ساختار متداول و ساختار ناهمپوشانی با کاهش طول فلز گیت در ولتاژ درین- سورس  $0.4V$  ولت در شکل (۷) نشان داده شده است. با توجه به شکل (۷) در طول‌های کانال کوچک‌تر اثر ناهمپوشانی باعث افزایش نوسان زیرآستانه می‌گردد که این به معنی کم بودن شیب زیرآستانه و بالا بودن جریان نشتی می‌باشد. در حالی که در طول‌های کانال بزرگ‌تر نوسان زیرآستانه بهبود پیدا کرده است.

### ۳-۲- ساختار ناهمپوشانی ناشی از کامل نبودن

#### ناخالصی درین و سورس

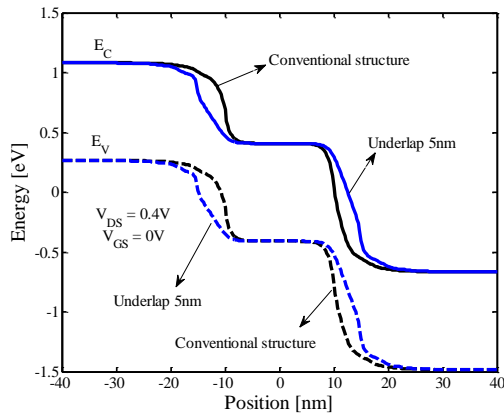
مشخصات نمودار  $I_D-V_{GS}$  برای ساختارهای متداول و ناهمپوشانی ناشی از کامل نبودن ناخالصی سورس و درین

در این روابط،  $Q_{OFF}$  و  $Q_{ON}$  کل بار در داخل ترانزیستور در حالت روشن در بایاس  $V_{GS}=0.4V$  و  $V_{DS}=0.4V$  و در حالت خاموش در بایاس  $V_{GS}=0V$  و  $V_{DS}=0.4V$  است. در شکل ۶ (الف) نمودار تأخیر برحسب نسبت جریان نشان داده شده است. ملاحظه می‌شود که با افزایش طول ناهمپوشانی از ۲ تا ۶ نانومتر زمان تأخیر افزایش یافته است. در مقایسه با ساختار متداول زمان تأخیر در طول ناهمپوشانی ۲ نانومتر مقدار کمتری دارد ولی در طول‌های ۴، ۵ و ۶ نانومتر این مقدار افزایش می‌یابد و این امر به دلیل کاهش جریان حالت روشن می‌باشد. لذا چون زمان تأخیر با جریان حالت روشن رابطه عکس دارد بنابراین با کاهش جریان اشباع در طول‌های بیشتر ناهمپوشانی، زمان تأخیر نیز افزایش می‌یابد.

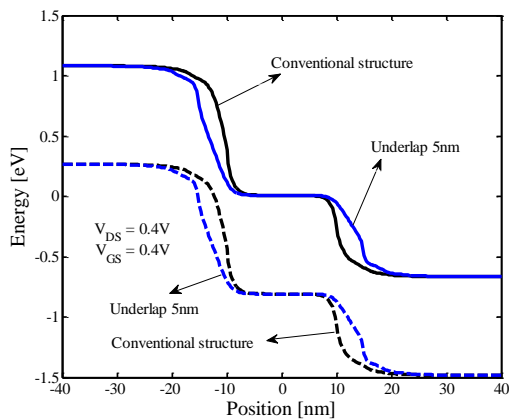


شکل ۶- (الف) نمودار تأخیر برحسب نسبت جریان (ب) نمودار حاصل ضرب توان در تأخیر برحسب نسبت جریان برای ساختار متداول و ساختار ناهمپوشانی با کاهش طول فلز گیت در  $V_{DS}=0.4V$ .

شکل ۶- (ب) نمودار حاصل ضرب توان در تأخیر را برحسب



(الف)



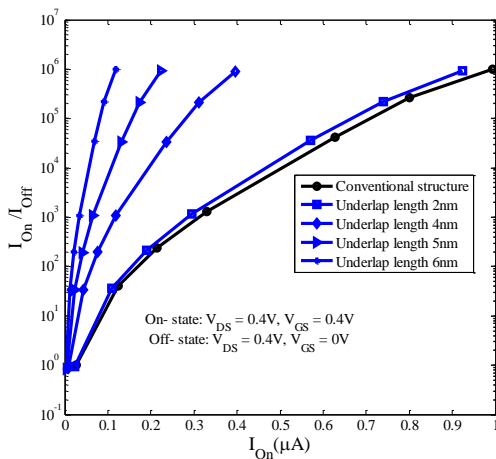
(ب)

شکل ۱۰- مقایسه دیاگرام نوار انرژی ساختار متداول و ساختار

ناهمپوشانی ناشی از کامل نبودن ناخالصی درین و سورس در

الف) در بایاس  $V_{DS} = 0.4V$  و  $V_{GS} = 0V$  (ب) در بایاس

$V_{GS} = 0.4V$  و  $V_{DS} = 0.4V$ .

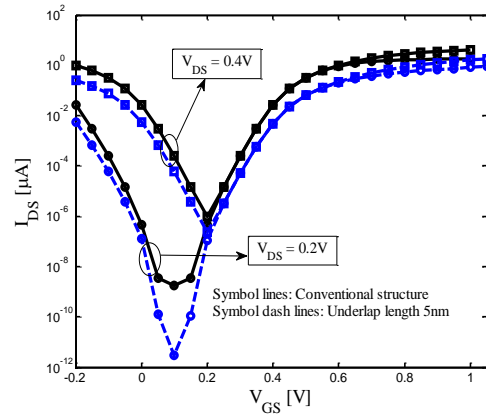


شکل ۱۱- نمودار نسبت جریان برحسب جریان حالت روشن

برای ساختارهای متداول و ناهمپوشانی ناشی از کامل نبودن

ناخالصی درین و سورس در  $V_{DS} = 0.4V$ .

در شکل (۸) مورد ارزیابی واقع شده است. دیده می شود که اثر ناهمپوشانی باعث کاهش جریان نشستی نسبت به ساختار متداول می گردد بنابراین کاهش جریان در ولتاژهای گیت- سورس منفی باعث بهبود رفتار آمبای پلار افزاره و تونل زنی نوار به نوار می شود.



شکل ۸- مشخصه  $I_D-V_{GS}$  برای ساختار متداول و ساختار

ناهمپوشانی ناشی از کامل نبودن ناخالصی درین و سورس در

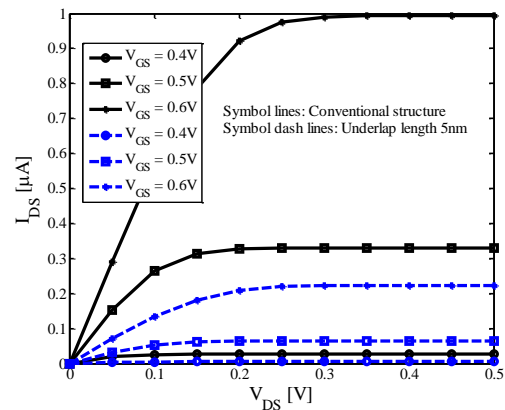
$V_{DS} = 0.2V, 0.4V$ .

نمودار  $I_D-V_{DS}$  به ازای ولتاژهای مختلف گیت- سورس در

شکل (۹) نمایش داده شده است. با توجه به نمودار کاهش

جریان اشباع در مقایسه با ساختار متداول کاملاً مشهود

است.



شکل ۹- نمودار  $I_D-V_{DS}$  برای ساختارهای متداول و

ناهمپوشانی ناشی از کامل نبودن ناخالصی درین و سورس در

$V_{GS} = 0.4V, 0.5V, 0.6V$ .

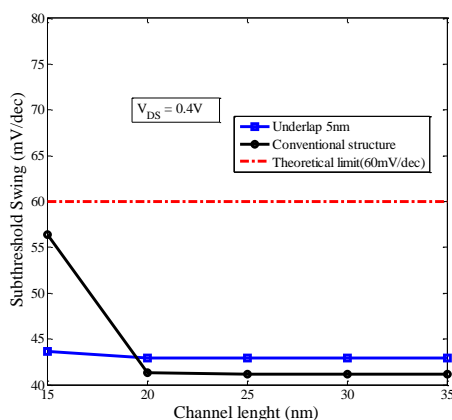
شکل (۱۰) دیاگرام نوار انرژی را برای ساختارهای متداول

و ناهمپوشانی ناشی از کامل نبودن ناخالصی درین و سورس

نشان می دهد.

توجه به نتایج حاصله با افزایش طول ناهمپوشانی زمان تأخیر افزایش می‌یابد و این امر به دلیل کاهش جریان حالت روشن است همچنین دیده می‌شود که افزایش طول ناهمپوشانی باعث کاهش قابل توجه PDP در مقایسه با ساختار متداول می‌شود.

نمودار نوسان زیرآستانه برحسب طول‌های مختلف کانال برای ساختار متداول و ساختار ناهمپوشانی ناشی از کامل نبودن ناخالصی درین- سورس در شکل (۱۳) نشان داده شده است. مشاهده می‌گردد که با افزایش طول کانال و در طول ناهمپوشانی ۵ نانومتر نوسان زیرآستانه روند کاهشی دارد. ولی در مقایسه با ساختار متداول نوسان زیرآستانه در طول‌های کمتر کانال بهبود یافته و با افزایش طول کانال نوسان زیرآستانه نسبت به ساختار متداول بیشتر شده است.

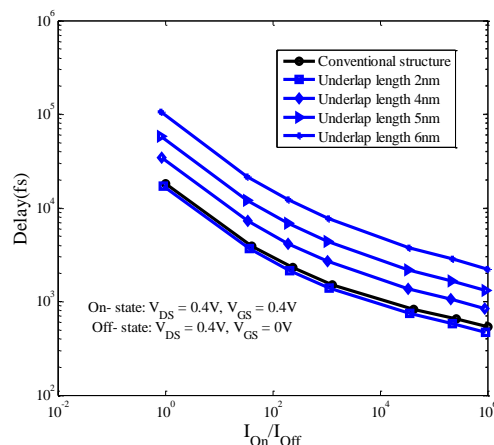


شکل ۱۳- نمودار نوسان زیرآستانه برحسب طول‌های مختلف کانال، برای ساختارهای متداول و ناهمپوشانی ناشی از کامل نبودن ناخالصی درین و سورس در  $V_{DS}=0.4V$ .

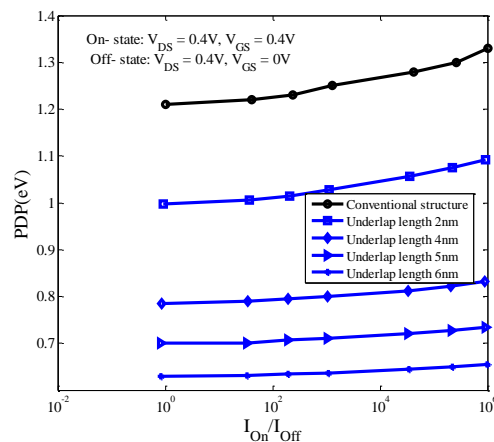
#### ۴- نتیجه‌گیری

در این مقاله به بررسی اثرات ناهمپوشانی بر روی عملکرد ترانزیستور اثر میدانی نانولوله کربنی تونلی با دو رویکرد اثر ناهمپوشانی با کاهش طول فلز گیت و اثر ناهمپوشانی ناشی از کامل نبودن ناخالصی درین و سورس پرداخته شده است. با توجه به نتایج حاصل شده از مقایسه هر دو مورد مذکور، اثر ناهمپوشانی باعث کاهش جریان اشباع افزاره می‌شود و به طور قابل توجهی جریان نشستی را کاهش می‌دهد. دیده می‌شود که در ولتاژهای گیت- سورس منفی نیز جریان روند کاهشی دارد که باعث بهبود رفتار آمبای‌پلار افزاره می‌شود. علاوه بر این ناهمپوشانی با کاهش طول فلز گیت در طول‌های کانال کوچک‌تر باعث افزایش نوسان زیرآستانه می‌گردد در حالی که در طول‌های کانال بزرگ‌تر نوسان

با توجه به شکل (۱۰) دیده می‌شود که اثر ناهمپوشانی باعث گسترده‌تر شدن سد تونل‌زنی در محل اتصال درین- کانال و سورس- کانال می‌شود در نتیجه این امر کاهش جریان نشستی را به همراه دارد. نمودار نسبت جریان برحسب جریان حالت روشن برای ساختارهای متداول و ناهمپوشانی ناشی از کامل نبودن ناخالصی درین و سورس در طول‌های مختلف ناهمپوشانی در شکل (۱۱) نشان داده شده است.



(الف)



(ب)

شکل ۱۲- (الف) نمودار زمان تأخیر برحسب نسبت جریان (ب) حاصل‌ضرب توان در تأخیر برحسب نسبت جریان برای ساختارهای متداول و ناهمپوشانی ناشی از کامل نبودن ناخالصی درین- سورس در  $V_{DS}=0.4V$ .

مشاهده می‌شود که افزایش طول ناهمپوشانی از ۲ تا ۶ نانومتر منجر به افزایش نسبت جریان در مقایسه با ساختار متداول می‌گردد.

در شکل (۱۲- الف) و (ب) نمودار تأخیر و حاصل‌ضرب توان در تأخیر برحسب نسبت جریان نشان داده شده است. با



۶ نانومتر منجر به افزایش نسبت جریان در مقایسه با ساختار متداول می‌گردد. هرچه طول ناهمپوشانی بیشتر شود کاهش جریان اشباع قابل ملاحظه‌تر می‌گردد. نتایج بررسی روی ساختارهای دارای ناهمپوشانی نشان می‌دهد که با کاهش حاصل‌ضرب توان در تأخیر در مقایسه با ساختار متداول، این ساختارها برای کاربردهای با توان مصرفی پایین گزینه مناسب‌تری محسوب می‌شوند.

زیرآستانه بهبود پیدا کرده است. در اثر ناهمپوشانی ناشی از کامل نبودن ناخالصی درین و سورس دیده شد که با افزایش طول کانال و در طول ناهمپوشانی ۵ نانومتر نوسان زیرآستانه روند کاهشی دارد که در مقایسه با ساختار متداول، نوسان زیرآستانه در طول‌های کمتر کانال بهبود یافته و با افزایش طول کانال نسبت به ساختار متداول مقدار آن بیشتر شده است. از مقایسه نسبت جریان برای هر دو مورد مشاهده می‌شود که افزایش طول ناهمپوشانی از ۲ تا

## مراجع

- [1] S.O. Koswatta, D.E. Nikonov, and M. S. Lundstrom, "Computational study of carbon nanotube p-i-n tunnel FETs", IEEE International Electron Devices Meeting, IEDM Technical Digest, December 2005, pp. 518–521.
- [2] M.J. Lee, and W.Y. Choi, "Effects of Device Geometry on Hetero-Gate-Dielectric Tunneling Field-Effect Transistors", IEEE Electron Device Letters, Vol. 33, No. 10, October 2012, pp. 1459–1461.
- [3] A. Naderi, and S.A. Ahmadi, "Attributes in the Performance and Design Considerations of Asymmetric Drain and Source Regions in Carbon Nanotube Field Effect Transistors: Quantum Simulation Study", ECS Journal of Solid State Science and Technology, Vol. 5, No.7, May 2016, pp.M63–M68.
- [4] A. Naderi, and P. Keshavarzi, "The effects of source/drain and gateoverlap on the performance of carbon nanotube field effect transistors", Superlattices and Microstructures, Vol. 52, No. 5, November 2012, pp. 962–976.
- [5] A. Naderi, and M. Ghodrati, "Improving band-to-band tunneling in a tunneling carbon nanotube field effect transistor by multi-level development of impurities in the drain region", The European Physical Journal Plus, Vol. 132, December 2017.
- [6] D.L. Pulfrey, and L. Chen, "Comparison of p-i-n and n-i-n carbon nanotube FETs regarding high-frequency performance", Solid-State Electron, Vol. 53, No. 9, September 2009, pp. 935–939.
- [7] L. M. Peng, Z. Zhang, and S. Wang, "Carbon nanotube electronics: recent advances", Materials Today, Vol. 17, No. 9, November 2014, pp. 433–442.
- [8] A.K. Sharma, R. Gupta, and A. Sharma, "Comparison of the Proposed Device With Conventional Gate All Around Tunnel Field Effect Transistor GAA-TFET", International Journal of Science, Technology and Management, Vol. 03, No. 09, September 2014, pp. 1537–2394.
- [9] A. Rahman, J. Guo, and S. Datta, "Theory of Ballistic Nanotransistors", IEEE Transactions on Electron Devices, Vol. 50, No. 9, September 2003, pp. 1853–1864.
- [10] W. Wang, X. Yang, N. Li, G. Xiao, S. Jiang, C. Xia, and Y. Wang, "Transport study of gate and channel engineering on the surrounding gate CNTFETs based on NEGF quantum theory", Journal of Computational Electronics, Vol. 13, NO. 1, March 2014, pp. 192–197.
- [11] H. Wang, Sh. Chang, Y. Hu, H. He, J. He, Q. Huang, F. He, and G. Wang, "A Novel Barrier Controlled Tunnel FET", IEEE Electron Device Letters, Vol. 35, No. 7, May 2014, pp. 798–800.
- [12] A. Naderi, and M. Ghodrati, "Cut Off Frequency Variation by Ambient Heating in Tunneling p-i-n CNTFETs", ECS Journal of Solid State Science and Technology, Vol. 7, No. 2, January 2018, pp. M6–M10.
- [13] A. Naderi, and M. Ghodrati, "An efficient structure for T-CNTFETs with intrinsic-n-doped impurity distribution pattern in drain region", Turkish Journal of Electrical Engineering & Computer Sciences, Vol. 26, No. 5, August 2018, pp. 2335–2346.
- [14] J. Guo, "Carbon nanotube electronics: Modeling, physics, and applications", Purdue University, August, 2004.
- [15] A. Shaker, M. Ossaimee, A. Zekry, "Effect of asymmetrical double-pockets and gate-drain underlap on Schottky barrier tunneling FET: Ambipolar conduction vs. high frequency performance", Superlattices and Microstructures, Vol. 96, 2016, pp. 179–190.

[16] A. Shaker, M. Ossaimee, A. Zekry, M. Abouelatta, "Influence of Gate Overlap Engineering on Ambipolar and High Frequency Characteristics of Tunnel-CNTFET", *Superlattices and Microstructures*, Vol. 86, October 2015, pp. 518–530.

[۱۷] بهروز عبدی تهنه و علی نادری، "ساختار جدید ترانزیستور اثر میدانی نانولوله کربنی تونل‌زنی با دوپینگ خطی در ناحیه درین: شبیه‌سازی عددی کوانتومی"، نشریه مدل‌سازی در مهندسی، دوره ۱۶، شماره ۵۲، بهار ۱۳۹۷، صفحه ۱۰۹-۱۱۷.

[۱۸] علی اصغر اروچی، اکرم عنبر حیدری و زینب رضانی، "ترانزیستور اثر میدان فلز- نیمه هادی با ناحیه بدون ناخالصی در طرف درین برای اصلاح چگالی حامل‌ها و کاربردهای توان بالا"، نشریه مدل‌سازی در مهندسی، دوره ۱۳، شماره ۴۳، زمستان ۱۳۹۴، صفحه ۱۲۱-۱۲۷.

[۱۹] میثم زارعی و مهسا مهرا، "تکنیک نوین برای کاهش اثر خودگرمایی در ترانزیستورهای اثرمیدان با سورس و درین گسترده شده"، نشریه مدل‌سازی در مهندسی، دوره ۱۶، شماره ۵۳، تابستان ۱۳۹۷، صفحه ۱۴۹-۱۵۵.