

# یک اینورتر تقویت کننده تک مرحله ای تک فاز بهبود یافته

هادی خرم دل<sup>۱</sup>، فرزاد صداقتی<sup>۲\*</sup> حسین شایقی<sup>۳</sup>، هادی دولتی<sup>۴</sup>

اطلاعات مقاله	چکیده
دریافت مقاله: پذیرش مقاله:	این مقاله یک اینورتر تک فاز تک مرحله ای بهبود یافته با چهار کلید را ارائه می کند. اینورتر پیشنهادی همانند اینورتر شبه منبع امپدانس (qZSI) و اینورتر تقویت کننده شبه کلیدزنی شده (qSBI)، دارای ویژگی های مهمی مانند جریان ورودی پیوسته، ولتاژ افزایش-کاهنده با تبدیل تک مرحله ای، ایمنی اتصال کوتاه و کارایی برای سیکل کاری های گوناگون است. در ادامه مقاله ابتدا نحوه عملکرد اینورتر پیشنهادی و نحوه کلیدزنی آن بیان می شود و سپس تحلیل حالت دائمی آن ارائه می گردد. به منظور مشخص نمودن مزیت های اینورتر پیشنهادی، مقایسه مبدل با ساختارهای مشابه ارائه می گردد. به منظور تأیید عملکرد صحیح و همچنین اثبات روابط ارائه شده، یک نمونه عملی از ساختار پیشنهادی در محیط آزمایشگاه پیاده سازی شده است. نتایج آزمایشگاهی اینورتر پیشنهادی در توان خروجی حدوداً ۱۵ وات و در فرکانس کلیدزنی ۱۰ کیلوهرتز استخراج شده است. نتایج و شکل موج های به دست آمده از تست آزمایشگاهی، عملکرد مبدل پیشنهادی، تحلیل حالت دائمی و کارایی آن را نشان می دهد.
واژگان کلیدی: اینورتر تقویت کننده اینورتر کلیدزنی شده اینورتر منبع امپدانس بهره ولتاژ بالا	

## ۱- مقدمه

بهره ولتاژ بالا باشد تا امکان تبدیل تک مرحله ای توان با تلفات توان پایین فراهم گردد [۱]. اینورترهای منبع ولتاژ سنتی یک تبدیل توان DC-AC باک است که در آن ولتاژ منبع DC بالاتر از حداکثر ولتاژ خروجی AC است [۱-۳]. کاهنده بودن، اینورترهای منبع ولتاژ سنتی را در زمینه سلول های سوختی، تولید برق فتوولتائیک و تولید برق بادی محدود می کند. به عنوان مثال، ولتاژ خروجی یک ماژول PV حدود ۳۰ ولت است که برای پاسخگویی به سطح ولتاژ اینورترهای متصل به شبکه کافی نیست. در نتیجه شبکه های تقویت کننده چندمرحله ای برای به دست آوردن خروجی ایده آل مورد نیاز هستند اما سیستم چندمرحله ای منجر به هزینه بالاتر و کاهش بازده کلی سیستم می شود. [۴-۶]. در اینورترهای منبع ولتاژ سنتی هر دو کلید در یک پایه را نمی توان به طور همزمان روشن کرد چرا که باعث اتصال کوتاه منبع ولتاژ DC می شود. علاوه بر این، یک مبدل تقویت کننده

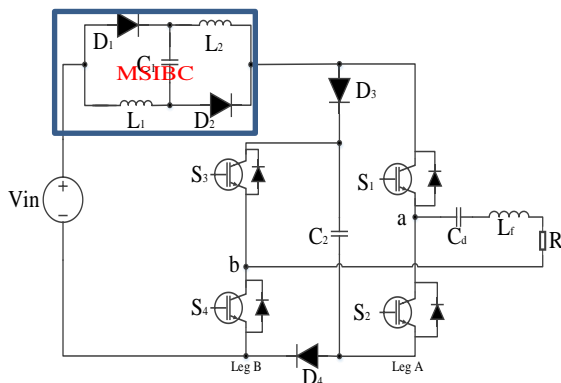
امروزه با جدی تر شدن بحران انرژی و همچنین وجود مشکلات زیست محیطی، منابع تولید انرژی پراکنده در حال گسترش هستند. امروزه تقاضای فزاینده ای در دنیا برای انرژی وجود دارد که برای برآورده ساختن این تقاضا، ادغام منابع انرژی تجدیدپذیر مانند انرژی خورشیدی، نیروی باد و غیره در شبکه سیستم های قدرت ضروری است. راندمان بالا، اندازه کوچک، هزینه کم معیارهای مرسوم برای سیستم های تولید برق در مقیاس کوچک هستند. چنین ضرورت هایی توسعه اینورتر را به پیکربندی ساده تر، تعداد قطعات کمتر و طراحی ماژولار و فشرده سوق می دهد. به منظور تبدیل توان در مجموعه سیستم های تولید و توزیع، ساختارهای مختلف اینورترهای تک مرحله ای و چندمرحله ای معرفی شده است. هدف این مقاله ارائه یک ساختار اینورتر تک مرحله ای است که دارای راندمان بالا و

۳. استاد، دانشکده فنی و مهندسی، مرکز تحقیقات مدیریت انرژی، دانشگاه محقق اردبیلی  
۴. دانشجوی کارشناسی ارشد، دانشکده مهندسی برق و کامپیوتر، دانشگاه تبریز

\* پست الکترونیک نویسنده مسئول: farzad.sedaghati@uma.ac.ir  
۱. دانشجوی دکتری، دانشکده فنی و مهندسی، دانشگاه محقق اردبیلی  
۲. دانشیار، دانشکده فنی و مهندسی، مرکز تحقیقات مدیریت انرژی، دانشگاه محقق اردبیلی

با شاخص مدولاسیون بزرگتر  $M$ ، با افزودن اجزای غیرفعال اضافی، یک سری مبدل منبع امیدانس قابل گسترش با بهره ولتاژ بالاتر پیشنهاد شده است [۱۳-۱۵]. علاوه بر این، جایگزینی یک سلف واحد با یک واحد سلف سوئیچ شده یک راه مفید برای دستیابی به ضریب تقویت بالا و جریان ورودی پیوسته است. این ساختارها ضریب تقویت بسیار بالایی دارند، اما کمبود آن‌ها استفاده بیش از حد از سلف و خازن است که باعث افزایش وزن و حجم کل سیستم مبدل می‌شود. در اینورترهای منبع امیدانسی در حالت اتصال کوتاه، سلف‌ها به وسیله خازن‌ها شارژ می‌شوند. برای حالت غیراتصال کوتاه انرژی که در سلف‌ها و لینک DC ذخیره شده است، آزاد می‌شوند. اینورترهای منبع امیدانسی بهره ولتاژ را در یک مرحله افزایش می‌دهند. افزایش تک‌مرحله‌ای باعث از بین رفتن زمان مرده، افزایش قابلیت اطمینان و کاهش اعوجاج هارمونیک به دلیل نبود زمان مرده در اینورتر می‌شود. برای حل مشکل تقویت ولتاژ اینورترهای منبع امیدانسی، اینورترهای SL-Z-Source معرفی شده‌اند. در این دسته از اینورترها برای افزایش بهره ولتاژ به جای سلف‌های موجود در اینورتر منبع امیدانسی از سول سلف‌های کلیدزنی شده استفاده شده است [۹-۱۸]. ساختارهای دیگری از انواع اینورترهای منبع Z به منظور افزایش بهره ولتاژ و کاهش جریان هجومی معرفی شده است. اما وجود سلف‌های متعدد در این ساختارها باعث کاهش بازده، افزایش حجم و وزن می‌شود. به منظور کاهش این معایب، اینورتر منبع امیدانسی کلیدزنی شده معرفی شده است. در اینورتر منبع امیدانسی کلیدزنی با این که اندازه و هزینه مناسب است، ولی مقدار بهره کمتر از اینورتر منبع Z مرسوم است. برای حل مشکل بهره اینورتر منبع امیدانسی ساختار جدیدی تحت عنوان اینورتر تک‌فاز تک‌مرحله‌ای معرفی شده است که این اینورترها مانند اینورتر شبه منبع امیدانسی و اینورتر تقویت‌کننده شبه کلیدزنی شده، دارای ویژگی‌های مانند جریان ورودی پیوسته، ایمنی اتصال کوتاه و ولتاژ افزایش‌دهنده-کاهنده با تبدیل تک‌مرحله‌ای هستند [۱۶]. اینورتر پیشنهادی علاوه بر مزایای اینورترهای تقویت‌کننده شبه کلیدزنی سنتی مانند حفظ جریان ورودی پیوسته، ایمنی اتصال کوتاه، حذف جریان هجومی لحظه راه‌اندازی، دارای شاخص مدولاسیون

DC-DC اضافی در جلوی پل اینورتر قرار داده می‌شود تا در هنگام استفاده از ولتاژ ورودی پایین، ولتاژ خروجی AC بالا به دست آید. این عمل باعث افزایش مراحل تبدیل توان DC-AC-DC می‌شود که نهایتاً منجر به هزینه بالا و راندمان پایین کل سیستم می‌شود [۵-۶]. ساختار جدید اینورترهای تک‌مرحله‌ای مزایایی مانند ساده بودن ساختار، تعداد قطعات کم، اندازه و حجم کوچک، هزینه کم و راندمان بالا را دارند [۷-۸]. اما این اینورترها در معرض طیف محدودی از تغییرات در ولتاژ تغذیه ورودی خود هستند. اینورترهای چندمرحله‌ای، در مقایسه با اینورترهای تک‌مرحله‌ای هیچ محدودیتی در تغییر ولتاژ تغذیه ورودی ندارند، اما نسبت به اینورترهای تک‌مرحله‌ای دارای ساختار پیچیده‌تر، هزینه بالاتر و راندمان پایین‌تر هستند [۹]. برای حداقل کردن معایب اینورترهای چندمرحله‌ای و همچنین به منظور حل مشکلات اینورترهای منبع ولتاژ، اینورتر منبع امیدانسی توسط Peng پیشنهاد شد [۱۰]. شبکه منبع امیدانسی یک شبکه امیدانس متقارن نوع X است که از دو سلف و دو خازن تشکیل شده است. اینورتر منبع امیدانسی قادر به افزایش ولتاژ ورودی است. در این نوع اینورتر هر دو کلید یک پایه پل را می‌توان همزمان روشن کرد و امکان اتصال کوتاه را فراهم می‌کند، با این عمل زمان مرده روش کنترل PWM اینورتر دیگر نیازی به تنظیم ندارد و کیفیت شکل موج ولتاژ خروجی بهبود می‌یابد [۱۱]. با این حال، جریان ورودی اینورتر منبع امیدانسی ناپیوسته است همچنین قابلیت افزایش ولتاژ خروجی محدود است، به این معنی که نمی‌تواند برخی از کاربردهای سطح ولتاژ بالا را برآورده کند. بنابراین بر اساس شبکه سنتی منبع امیدانسی، با ایجاد تغییراتی در رابطه با منبع ولتاژ ورودی و شبکه امیدانس منبع امیدانسی، جوئل اندرسون خانواده اینورترهای شبه منبع امیدانسی را پیشنهاد می‌کند [۱۲]. در اینورترهای شبه منبع امیدانسی، منبع ولتاژ ورودی DC و سلف مستقیماً به هم متصل می‌شوند تا جریان ورودی پیوسته‌ای را تولید کنند و جریان هجومی را در سمت ورودی مهار کنند. با این حال، بهره ولتاژ خروجی اینورترهای شبه منبع امیدانسی بهبود نیافته است و با اینورتر منبع امیدانسی سنتی برابر است. به منظور به دست آوردن بهره ولتاژ بالاتر



شکل (۱) - ساختار اینورتر پیشنهادی

هنگامی که دیود سوم بایاس مستقیم است، ترکیبی از  $L_1$ ،  $C_1$ ،  $S_1$ ،  $S_2$ ،  $D_4$  و بلوک MSIBC (ترکیبی از سلول سلفی کلیدشونده به همراه خازن افزایش‌دهنده ولتاژ) نقش تقویت‌کننده را ایفا می‌کند. هنگامی که دیود چهارم بایاس مستقیم است، ترکیبی از  $L_1$ ،  $C_1$ ،  $S_3$ ،  $S_4$ ،  $D_3$  و بلوک MSIBC نقش دیگری به عنوان مبدل تقویت‌کننده ایفا می‌کند. در نتیجه دو مبدل تقویت‌کننده به یک مبدل تقویت‌کننده در اینورتر پیشنهادی تبدیل می‌شوند. خروجی مدار بوست درجه دوم به عنوان ورودی مدار تقویت‌کننده کلید استفاده می‌شود و بهره نهایی مبدل حاصل ضرب دو بهره است، بنابراین بهره ولتاژ بالاتری به دست می‌آید. برخلاف مبدل DA-qZSI، اینورتر پیشنهادی از دو جزء غیرفعال کمتر (یک سلف و یک خازن) و فقط یک دیود دیگر استفاده می‌کند، در حالی که بهره ولتاژ خروجی در مقایسه با بهره مبدل DA-qZSI بیشتر است. برخلاف مبدل EB-qZSI، ساختار پیشنهادی یک دیود کمتر، دو سلف کمتر و دو خازن کمتر دارد. بنابراین، استفاده از آن در سیستم‌های تولید انرژی تجدیدپذیر مانند سلول‌های سوختی، تولید برق فتوولتائیک مناسب خواهد بود.

## ۲-۲- روش کلیدزنی

تجزیه و تحلیل عملکرد حالت پایدار ساختار پیشنهادی در این بخش مورد بحث قرار می‌گیرد. در این ساختار از یک روش PWM جهت کلیدزنی استفاده شده است. منطق کلیدزنی و ساختار آن در شکل (۲) آورده شده است. همچنین دو ولتاژ ثابت  $V_{SH}$  و  $-V_{SH}$  با ولتاژ  $V_{tri1}$  مقایسه می‌شوند تا سیگنال کنترل اتصال کوتاه را تولید کنند. در

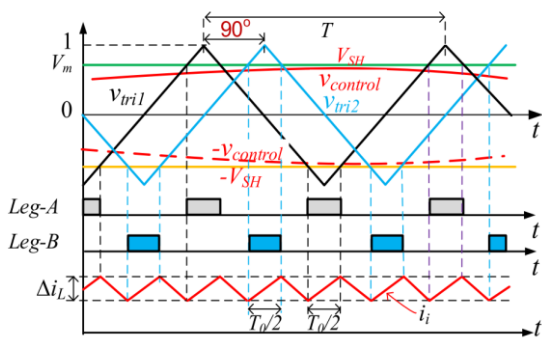
بالتر برای بهبود کیفیت ولتاژ خروجی و تنش‌های جریان کمتر در سلف‌ها، کلیدها و دیودها نسبت به سایر اینورترهای شبه‌منبع امپدانسی با تعداد عناصر فعال و غیرفعال کمتر است. همچنین اینورتر پیشنهادی جریان اولیه کمتری دارد و به دلیل شاخص مدولاسیون بالا برای کاربردها با سیکل-های کاری متفاوت کارایی لازم را دارد.

این مقاله یک ساختار تقویت‌کننده تک‌مرحله‌ای برای اینورترهای منبع امپدانسی ارائه می‌کند. در بخش دوم مقاله به معرفی ساختار اینورتر پیشنهادی، تجزیه و تحلیل اصول عملکردی و روش کلیدزنی آن پرداخته می‌شود. در ادامه طراحی اجزای غیرفعال و فعال در بخش سوم مقاله مورد بحث قرار خواهد گرفت. بخش چهارم مقاله به مقایسه مشخصه‌های اینورتر پیشنهادی با دیگر اینورترها با قابلیت بوست بالا می‌پردازد. در بخش پنجم مقاله نتایج اندازه‌گیری عملی از نمونه پیاده‌سازی آزمایشگاهی اینورتر پیشنهادی با توان خروجی ۱۵۰ وات ارائه می‌شود. در نهایت، در بخش ششم نتیجه‌گیری مقاله استخراج می‌گردد.

## ۲- اینورتر تقویت‌کننده پیشنهادی

### ۲-۱- ساختار اینورتر

در این مقاله یک اینورتر شبه سوئیچ تقویت‌کننده تک‌فاز جدید با قابلیت بهره ولتاژ بالا در شکل (۱) ساخته و ارائه شده است که از دو قسمت تشکیل شده است، بخش اول مدار تقویت سوئیچ است که از دو سلف  $L_1$  و  $L_2$ ، دو خازن  $C_1$  و  $C_2$ ، چهار دیود  $D_1$ ،  $D_2$ ،  $D_3$  و  $D_4$  و چهار کلید  $S_1$ ،  $S_2$ ،  $S_3$  و  $S_4$  تشکیل شده است. بخش دوم مدار خروجی است که از یک خازن  $C_d$  برای حذف مؤلفه DC و یک بار غیرفعال  $RL_f$  تشکیل شده است. خروجی مدار تقویت درجه دوم به عنوان ورودی دومی استفاده می‌شود. در واقع ساختار اینورتر پیشنهادی یک کلید فعال کمتر نسبت به qSBI دارد.



ب

شکل (۲) الف-شکل موج‌های کلیدی مدار پیشنهادی و روش PWM آن، ب-روش کنترل PWM اینورتر پیشنهادی در یک دوره کلیدزنی [۱۸].

### ۲-۳-۱- مد عملکردی اتصال کوتاه

مد کاری اینورتر پیشنهادی در حالت اتصال کوتاه در شکل (۳) نشان داده شده است. برای حالت اتصال کوتاه بایستی کلیدهای یک پایه همزمان روشن باشند. معادلات زیر معادلات مربوط به مد کاری ساختار پیشنهادی در حالت اتصال کوتاه را بیان می‌کند:

$$V_m = V_{L1} - V_{C1} + V_{L2} \quad (1)$$

$$V_{L2} = V_{C1} \quad (2)$$

با ادغام رابطه (۱) در رابطه (۲)، رابطه (۳) به صورت زیر تعریف می‌شود:

$$V_{L1} = V_m \quad (3)$$

$$i_{L1} + i_{C1} = i_m \quad (4)$$

$$i_{C1} = i_{D2} - i_{L1} \quad (5)$$

همچنین با ادغام رابطه (۲) در رابطه (۵)، رابطه (۶) به صورت زیر تعریف می‌شود:

$$i_{C1} = -i_{L2} \quad (6)$$

### ۲-۳-۲- مد عملکردی غیراتصال کوتاه

شکل (۴) مدار معادل اینورتر پیشنهادی را در حالت غیراتصال کوتاه نشان می‌دهد. برای حالت غیراتصال کوتاه خازن شارژ و سلف‌ها دشارژ می‌شوند. ولتاژ سلف‌ها برابر با اختلاف ولتاژ منبع ولتاژ و ولتاژ خازن است. با توجه به این که این ولتاژ منفی و تقریباً ثابت است، جریان سلف‌ها به صورت خطی کاهش می‌یابد. معادلات مد کاری برای ساختار پیشنهادی در حالت غیراتصال کوتاه به صورت زیر بیان می‌شود:

$$V_{L1} = V_{C1} \quad (7)$$

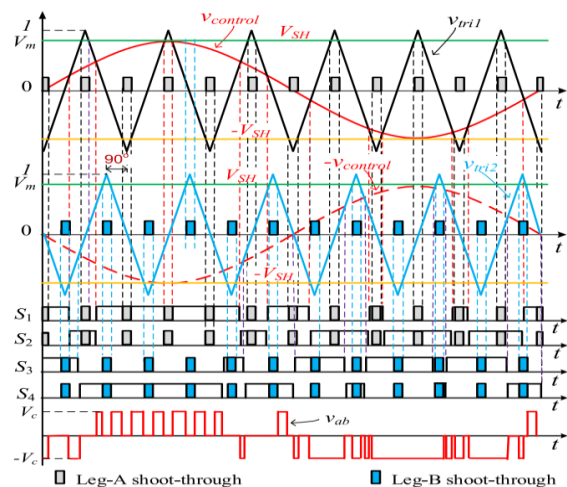
نتیجه سیگنال‌های کنترل اتصال کوتاه از طریق گیت‌های منطقی OR به سیگنال‌های کنترل کلیدهای  $S_1$  و  $S_2$  وارد می‌شوند تا حالت‌های اتصال کوتاه در پایه A ایجاد شود. به همین ترتیب دیگر شکل موج مثلی فرکانس بالا ( $V_{tri2}$ ) که ۹۰ درجه از  $V_{tri1}$  شیفت داده شده است با سیگنال  $V_{control}$  مقایسه می‌شود تا سیگنال‌های کنترل کلیدهای  $S_3$  و  $S_4$  در پایه B تولید شوند. دو ولتاژ ثابت  $V_{SH}$  و  $-V_{SH}$  با شکل موج مثلی  $V_{tri2}$  به منظور تولید سیگنال کنترل اتصال کوتاه مقایسه می‌شوند. در نتیجه سیگنال کنترل اتصال کوتاه از طریق گیت‌های منطقی OR به سیگنال‌های کنترل کلیدهای  $S_3$  و  $S_4$  وارد می‌شوند تا حالت‌های اتصال کوتاه را در پایه B تولید کنند. در نتیجه تعداد حالت‌های اتصال کوتاه در یک دوره کلیدزنی اینورتر پیشنهادی برابر چهار می‌باشد. با روش مدولاسیونی که در شکل (۲) آورده شده است، ولتاژ خروجی اینورتر دارای سه سطح  $(-V_C, 0, +V_C)$  است.

### ۲-۳-۲- اصول عملکرد اینورتر

برخلاف اینورترهای چهار کلید تک‌فاز مرسوم، اینورتر پیشنهادی می‌تواند در حالت اتصال کوتاه کار کند، به طوری که هر دو کلید در پایه به طور همزمان روشن می‌شوند. لذا مدهای کاری زیر جهت تحلیل و بررسی اینورتر پیشنهادی در نظر گرفته می‌شود:

• مد عملکردی اتصال کوتاه

• مد عملکردی غیراتصال کوتاه

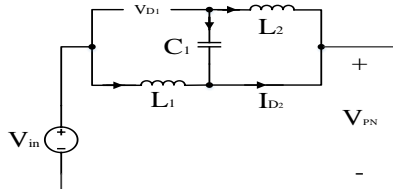


الف

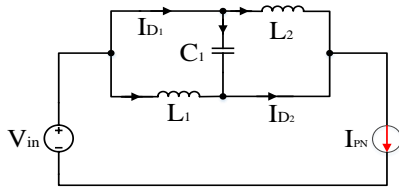
در این رابطه  $\omega_1$  فرکانس ولتاژ خروجی است، مقدار جریان خروجی بار در ساختار پیشنهادی به صورت رابطه زیر بیان می‌شود:

$$i_o(t) = I_m \sin(\omega_1 t + \phi) \quad (19)$$

$I_m$  و  $\Phi$  به ترتیب مقادیر حداکثر جریان خروجی و زاویه امپدانس است.



شکل (۳)- مد کاری اینورتر پیشنهادی در حالت اتصال کوتاه



شکل (۴)- مد کاری اینورتر پیشنهادی در حالت غیراتصال کوتاه

### ۳- طراحی المان‌های اینورتر پیشنهادی

#### ۳-۱- ریپل جریان سلف

به منظور به دست آوردن ریپل جریان سلف از معادلات محاسبه ریپل جریان سلف که در روابط (۶) و (۱۰) بیان شده است، استفاده می‌شود. همان‌طور که قبلاً ذکر شد، در حالت غیراتصال کوتاه دیود اول بایاس مستقیم می‌شود. بنابراین ولتاژ خازن اول برابر با ولتاژ منبع ورودی است و جریان سلف  $L_1$  در حالت غیراتصال کوتاه به صورت رابطه زیر تعیین می‌گردد:

$$I_{2,L2} = \frac{V_{C1}}{L_2} 2D_{ST}T + I_{1,L2} \quad (20)$$

$$\Delta I_{L1} = |I_{2,L1} - I_{1,L1}| = \left| \frac{2D_{ST}(V_{C1})}{fL_1} \right| \quad (21)$$

با قرار دادن رابطه (۱۳) در رابطه (۲۱)، رابطه (۲۲) به صورت زیر به دست می‌آید:

$$\Delta I_{L2} = \left| \frac{2D_{ST}(-2D)V_m}{fL_2(1-2D)} \right| \quad (22)$$

می‌توان رابطه (۲۲) را به شرح زیر ساده‌تر کرد:

$$\Delta I_{L2} = \frac{4D^2}{(1-2D)L_2f} V_m \quad (23)$$

$$V_{L2} = V_{C1} \quad (8)$$

$$V_{C1} = V_m \quad (9)$$

$$V_{PN} = V_m - V_{L1} \quad (10)$$

$$i_{C1} = i_o - i_{L2} - i_{L1} \quad (10)$$

زمانی که دیود اول در حالت هدایت قرار دارد و بایاس مستقیم است، ولتاژی که بر روی خازن اول ( $V_{C1}$ ) قرار می‌گیرد در حالت ایده‌آل برابر با مقدار ولتاژ منبع ورودی خواهد بود و زمانی که دیود اول در حالت بایاس معکوس قرار دارد، با توجه به این که بلوک MSIBC یک بلوک دو برابرکننده ولتاژ است، ولتاژ لینک DC به صورت رابطه زیر خواهد بود:

$$V_{PN} = 2V_m - 2V_{L1} \quad (11)$$

#### ۲-۴- محاسبه بهره ولتاژ اینورتر پیشنهادی

با توجه به قانون ولت-ثانیه مقدار متوسط ولتاژ سلف به صورت زیر به دست می‌آید:

$$V_{L1} = T_0 V_m + T_1 V_{C1} \quad (12)$$

$$V_{C1} = \frac{2T_0}{T_1} V_m \quad (13)$$

با قرار دادن رابطه (۱۳) در رابطه (۱۱) و با ساده‌سازی، رابطه (۱۴) به صورت زیر به دست می‌آید:

$$V_{PN} = 2V_m \left( \frac{T}{T_1} \right) \quad (14)$$

شکل (۲) نحوه شارژ سلف‌ها در حالت اتصال کوتاه را نشان می‌دهد. طبق این شکل سلف‌ها در یک دوره کلیدزنی ۴ مرتبه شارژ می‌شوند، لذا رابطه (۱۴) به صورت رابطه (۱۵) بازنویسی می‌شود:

$$V_{PN} = 2V_m \left( \frac{T}{(1-2D)T} \right) = \frac{2}{1-2D} V_m \quad (15)$$

در نهایت ضریب تقویت و یا بهره ولتاژ برای ولتاژ شبکه امپدانس پیشنهادی به صورت رابطه (۱۶) به دست می‌آید:

$$B_p = \frac{V_{PN}}{V_m} = \frac{V_{C2}}{V_m} = \frac{2}{1-2D} \geq 1 \quad (16)$$

مقدار مؤثر ولتاژ خروجی و جریان خروجی برای ساختار پیشنهادی به صورت زیر محاسبه می‌شود:

$$V_o = \frac{MV_m}{\sqrt{2}(1-4D)} = \frac{MB_p V_{dc}}{\sqrt{2}} \quad (17)$$

$$i_o = \frac{V_o}{\sqrt{R^2 + (\omega_1 L_f)^2}} \quad (18)$$

$$C_1 = \frac{2D_{ST}^2 \times 100 \times i_o}{(2D_{ST} - 2)X_{C1}\%V_{in}f} \quad (31)$$

برای به دست آوردن مقدار مناسب سلف برای اینورتر پیشنهادی، محدوده مجاز ریپل جریان سلف به صورت رابطه زیر تعریف می‌شود:

$$X_L \% = \frac{\Delta i_L}{I_L} \times 100\% \quad (32)$$

با قراردادن مقادیر  $i_{L1}$  و  $\Delta i_{L1}$  در رابطه (۳۲) مقدار نامی ظرفیت خازن  $L_1$  به صورت رابطه (۳۳) به دست می‌آید:

$$L_1 = \frac{4D_{ST} \times 100 \times V_{in} (2D_{ST} - 2)}{X_{L1}\% i_o f (1 - 2D_{ST})} \quad (33)$$

### ۳-۴- طراحی خازن $C_d$

با توجه به شکل (۲)، ولتاژ خازن  $C_d$  به صورت رابطه زیر به دست می‌آید:

$$V_{cd} = \frac{I_m}{\omega C_d} \cos(\omega t + \phi) + V_{cd} \quad (34)$$

در رابطه (۳۴)،  $I_m$ ،  $V_{cd}$  و  $\phi$  به ترتیب مقدار متوسط ولتاژ خازن  $C_d$ ، مقدار پیک جریان خروجی و زاویه امپدانس هستند. مقدار جریان  $I_m$  از رابطه (۱۹) به صورت رابطه (۳۵) تعریف می‌شود:

$$I_m = \frac{i_o(t)}{\sin(\omega t + \phi)} \quad (35)$$

همان‌طور که در شکل (۲) نشان داده شده است، ولتاژ خروجی اینورتر پیشنهادی، توسط کنترل سینوسی و ولتاژهای ورودی ثابت کنترل می‌شود. ولتاژ کنترل سینوسی برای تولید ولتاژ فرکانس اصلی با استفاده از رابطه  $V_o(t) = V_m \sin \omega t$  در خروجی استفاده می‌شود که در آن  $V_m = MV_{C1}$  مقدار پیک ولتاژ خروجی است، در حالی که ولتاژ خروجی ثابت برای تولید سطح ولتاژ ۰ و  $-V_{C1}$  استفاده می‌شود. حالت‌های اتصال کوتاه در جدول ۱ آورده شده است. خازن  $C_d$  با توجه به ریپل ولتاژ پیک به پیک طراحی شده است. از آن جایی که خازن  $C_d$  به صورت سری به بار متصل است، ریپل فرکانس پایین روی خازن  $C_d$  غالب است. فیلتر خازن  $C_d$  برای از بین بردن جزء DC ولتاژ خروجی، مطابق با شکل (۱)، استفاده شده است. هنگامی که بار اینورتر پیشنهادی به صورت خازنی باشد، یک فیلتر سلف برای حفظ جریان خروجی پیوسته در خروجی اینورتر استفاده می‌شود. زمانی که بار خازنی با خازن  $C_2$  موازی با پل اینورتر) و مقاومت به صورت سری استفاده شود، امپدانس بار به صورت  $R-j(C_1\omega)$

چون جریان سلف اول با جریان سلف دوم برابر است، در نتیجه ریپل جریان سلف دوم برابر با ریپل جریان سلف اول خواهد بود. بنابراین می‌توان نوشت:

$$\Delta i_{L2} = \Delta i_{L1} \quad (24)$$

با استفاده از قانون تعادل شارژ-ثانیه برای رابطه (۶) و رابطه (۱۰)، جریان خازن در حالت غیراتصال کوتاه به صورت رابطه (۲۵) به دست می‌آید:

$$i_{C1,ST} = (1 - 2D_{ST})(i_o - i_{L2} - i_{L1}) + 2D_{ST}(-i_{L2}) = 0 \quad (25)$$

با ساده کردن رابطه (۲۵) و توجه به این نکته که جریان سلف اول با جریان سلف دوم برابر است، رابطه (۲۶) حاصل می‌گردد:

$$\bar{i}_{L1} = \bar{i}_{L2} = \frac{D_{ST}}{2D_{ST} - 2} i_o \quad (26)$$

### ۳-۲- ریپل ولتاژ خازن

برای به دست آوردن ریپل ولتاژ خازن‌ها محاسبه یکی از حالت‌های اتصال کوتاه و غیراتصال کوتاه کفایت می‌کند که در این مقاله محاسبه ریپل ولتاژ خازن برای حالت اتصال کوتاه انجام می‌شود. برای محاسبه ریپل ولتاژ خازن از معادله  $i_c = C(dv_c/dt)$  در سیکل زمانی  $2D_{ST}T$  استفاده می‌شود.

$$|\Delta V_{C1}| = \left| \frac{2D_{ST} i_c T}{C_1} \right| \quad (27)$$

با قرار دادن رابطه (۶) در رابطه (۲۷)، رابطه ریپل خازن به شرح زیر به دست می‌آید:

$$\begin{cases} |\Delta V_{C1}| = \left| \frac{2D_{ST} T (-\bar{i}_{L2})}{C_1} \right| \\ T = \frac{1}{f} \end{cases} \quad (28)$$

با ساده کردن رابطه (۲۹) متوسط ولتاژ خازن  $C_1$  به صورت رابطه زیر به دست می‌آید:

$$\begin{cases} |\Delta V_{C1}| = \frac{-2D_{ST}^2 i_o}{(2D_{ST} + 2)C_1 f} \\ T = \frac{1}{f} \end{cases} \quad (29)$$

### ۳-۳- تعیین مقادیر خازن‌ها و سلف‌ها

برای به دست آوردن مقدار مناسب خازن، محدوده مجاز ریپل ولتاژ خازن به صورت رابطه زیر تعریف می‌شود:

$$X_C \% = \frac{\Delta V_C}{V_C} \times 100\% \quad (30)$$

با قرار دادن مقادیر  $V_{C1}$  و  $\Delta V_{C1}$  در رابطه (۳۰) مقدار نامی ظرفیت خازن  $C_1$  به صورت رابطه زیر به دست می‌آید:

هر حالت اتصال کوتاه  $T_0/2$  است. در حالت اتصال کوتاه، سلف  $L_1$  چهار بار در یک دوره کلیدزنی شارژ می‌شود. مانند روش‌های کنترل PWM برای مبدل qZS/qSBI، برای اطمینان از کیفیت بالای ولتاژ خروجی، مقدار دامنه  $V_{control}$  همان‌طور که در شکل (۲)-الف نشان داده شده است، بالاتر از  $V_{SH}$  نیست. بنابراین شاخص مدولاسیون به صورت زیر محدود می‌شود:

$$M \leq 1 - \frac{T_0}{T} = 1 - D \quad (40)$$

با توجه به روش کنترل، ساختار پیشنهادی به سیگنال‌های  $V_{SH}$ ،  $V_{tri}$  و  $V_{Control}$  حساسیت دارد. پارامتر تاثیرگذار بر سیگنال‌ها، دامنه سیگنال‌ها می‌باشد. دامنه سیگنال‌های  $V_{SH}$  و  $V_{Control}$  برابر با  $M$  می‌باشد. با توجه به رابطه (۱۶) مقدار بهره ولتاژ ساختار پیشنهادی با کاهش سیکل کاری کاهش می‌یابد و در عوض زمان رسیدن به پاسخ دائمی کاهش می‌یابد به عبارت دیگر با افزایش سیکل کاری مقدار بوست افزایش یافته و زمان رسیدن به پاسخ دائمی نیز افزایش می‌یابد. دلیل این کار این است که روش PWM یک روش مقایسه‌ای بین سیگنال‌ها است زمانی که سیکل کاری در حداقل مقدار خود است، با توجه به رابطه (۴۰)  $M$  حداکثر مقدار خود را دارد. با توجه به شکل (۲)-الف حداکثر دامنه سیگنال مثلثی برابر با ۱ می‌باشد و حداکثر دامنه سیگنال  $V_{SH}$  و  $V_{Control}$  برابر با  $M$  می‌باشد. بنابراین با توجه به این که اتصال کوتاه در حالت مقایسه‌ای  $-V_{SH} \leq V_{SH} \leq V_{tri}$  رخ می‌دهد، زمانی که  $M$  در حداکثر مقدار خود باشد حالت مقایسه‌ای از بین رفته و ساختار به درستی کنترل نخواهد شد. با توجه به رابطه (۴۰) ساختار پیشنهادی در بازه زمانی  $0 < D \leq 0.5$  مقدار بوست را انجام می‌دهد.

### ۳-۵- نتایج شبیه‌سازی و تحلیل ریاضی برای سیکل کاری متفاوت

در این بخش نتایج شبیه‌سازی و تحلیل ریاضی برای سیکل کاری‌های مختلف آورده شده است. پارامترهای نتایج شبیه‌سازی در جدول ۵ آورده شده است.

### ۳-۵-۱ نتایج تحلیل و شبیه‌سازی برای سیکل کاری

می‌باشد. در نتیجه خازن‌های  $C_d$  و  $C_2$  به صورت سری هستند و ظرفیت معادل در خروجی کمتر از  $C_d$  است. در این حالت جزء DC موجود در ولتاژ خروجی را نمی‌توان به طور کامل حذف کرد. بنابراین بار خازنی با  $C_2$  و  $R$  به صورت سری را نمی‌توان در اینورتر پیشنهادی استفاده کرد. انتخاب اندوکتانس و ظرفیت خازن  $C_d$  بر اساس ریپل ولتاژ پیک به پیک طراحی شده است. از رابطه (۳۶) دامنه ولتاژ خازن  $C_d$  به صورت رابطه زیر به دست می‌آید:

$$V_p C_d = \frac{I_m}{\omega_1 C_d} \quad (36)$$

جدول ۱- حالت‌های کلیدزنی دستگاه‌های نیمه‌هادی قدرت

State	Mode	Switch				Vab
		S <sub>1</sub>	S <sub>2</sub>	S <sub>3</sub>	S <sub>4</sub>	
Shoot-Through	1	on	on	on	off	-V <sub>C1</sub>
	2	on	on	off	on	0
	3	on	off	on	on	0
	4	off	on	on	on	-V <sub>C1</sub>
None-Shoot-Through	5	on	off	on	off	0
	6	off	on	on	off	-V <sub>C1</sub>
	7	on	off	off	on	V <sub>C1</sub>
	8	off	on	off	on	0

همچنین نسبت ریپل پیک به پیک ولتاژ خازن  $C_d$  به صورت رابطه زیر به دست می‌آید:

$$r_{C_d} \% = \frac{2V_p C_d}{V_{cd}} \quad (37)$$

در نتیجه ظرفیت خازن  $C_d$  برابر می‌شود با:

$$C_d = \frac{2B_p I_m}{r_{C_d} \% D_{sr} \omega_1 V_{cd}} \quad (38)$$

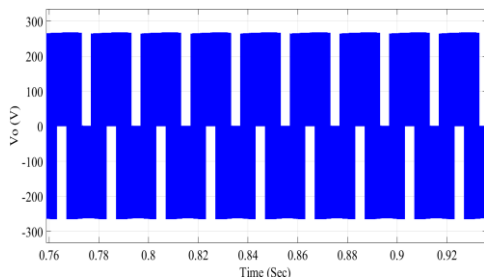
### ۳-۴- تحلیل حساسیت

شکل (۲)-ب بزرگ شدن الگوی کلیدزنی را در شکل (۲)-الف نشان می‌دهد. در یک دوره کلیدزنی،  $T$ ، هر پایه مدار دو بار اتصال کوتاه دارد. یک دوره سیکل کاری اتصال کوتاه به صورت زیر تعریف شده است:

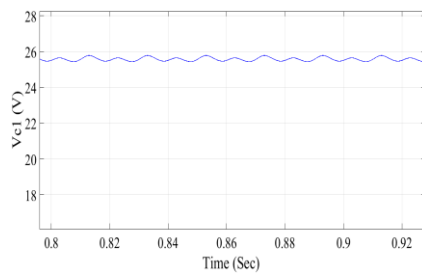
$$D = \frac{T_0}{T} \quad (39)$$

که در رابطه بالا  $T_0$  کل فواصل زمانی اتصال کوتاه و  $T$  طول یک دوره کلیدزنی است. از شکل (۲)-ب، فاصله زمانی در

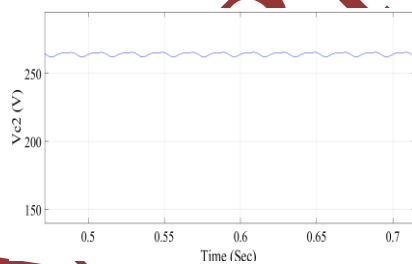
خازن را نشان می‌دهد، مقدار پیک ولتاژ برای خازن اول برابر با ۲۶ ولت است. مطابق رابطه (۸) مقدار ولتاژ خازن اول در سیکل کاری ۰/۴ برابر ۳۰ ولت است. نتایج شبیه‌سازی نتایج محاسبات را تأیید می‌کند. شکل (۱۰) شکل موج ولتاژ خازن دوم را نشان می‌دهد. با توجه به نتایج شبیه‌سازی که نحوه شارژ خازن را نشان می‌دهد، مقدار پیک ولتاژ برای خازن دوم تقریباً برابر با ۲۶۸ ولت است. طبق رابطه (۱۵)، مقدار ولتاژ خازن دوم در سیکل کاری ۰/۴ برابر ۳۰۰ ولت است. نتایج شبیه‌سازی نتایج محاسبات را تأیید می‌کند.



شکل (۸) - شکل موج ولتاژ خروجی،  $V_o$



شکل (۹) - شکل موج خازن اول،  $V_{c1}$

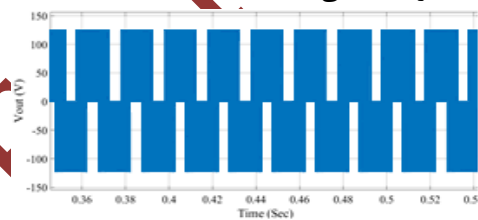


شکل (۱۰) - شکل موج ولتاژ خازن دوم،  $V_{c2}$

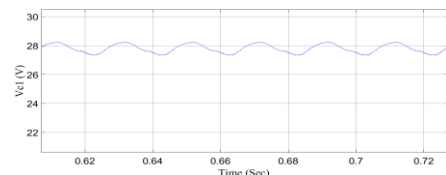
### ۳-۵-۲ نتایج تحلیل و شبیه‌سازی برای سیکل کاری ۰/۱

شکل (۱۱) بیانگر شکل موج ولتاژ خروجی است. مقدار پیک ولتاژ خروجی برابر با ۷۵ ولت است. طبق رابطه (۱۶) در سیکل کاری ۰/۱ مقدار ولتاژ خروجی برابر ۷۵ ولت است. شکل (۱۲) نحوه شارژ خازن اول را نشان می‌دهد، مقدار

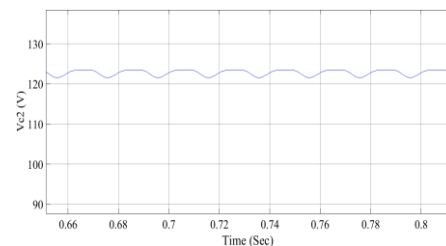
شکل (۵) بیانگر شکل موج ولتاژ خروجی است. مقدار پیک ولتاژ خروجی برابر با ۱۲۵ ولت است. طبق رابطه (۱۶) در سیکل کاری ۰/۲۷ مقدار ولتاژ خروجی برابر ۱۳۰ ولت است که نتایج شبیه‌سازی را تأیید می‌کند. شکل (۶) نحوه شارژ خازن را نشان می‌دهد، مقدار پیک ولتاژ برای خازن اول برابر با ۲۸/۵ ولت است. مطابق رابطه (۸) مقدار ولتاژ خازن اول در سیکل کاری ۰/۲۷ برابر ۳۰ ولت است. نتایج شبیه‌سازی نتایج محاسبات را تأیید می‌کند. شکل (۷) شکل موج ولتاژ خازن دوم را نشان می‌دهد. با توجه به نتایج شبیه‌سازی که نحوه شارژ خازن را نشان می‌دهد، مقدار پیک ولتاژ برای خازن دوم تقریباً برابر با ۱۲۳ ولت است. طبق رابطه (۱۵)، مقدار ولتاژ خازن دوم در سیکل کاری ۰/۲۷ برابر ۱۳۰ ولت است. نتایج شبیه‌سازی نتایج محاسبات را تأیید می‌کند.



شکل (۵) - شکل موج ولتاژ خروجی،  $V_o$



شکل (۶) - شکل موج خازن اول،  $V_{c1}$



شکل (۷) - شکل موج ولتاژ خازن دوم،  $V_{c2}$

### ۳-۵-۲ نتایج تحلیل و شبیه‌سازی برای سیکل کاری ۰/۴

شکل (۸) بیانگر شکل موج ولتاژ خروجی است. مقدار پیک ولتاژ خروجی برابر با ۲۶۸ ولت است. طبق رابطه (۱۶) در سیکل کاری ۰/۴ مقدار ولتاژ خروجی برابر ۳۰۰ ولت است که نتایج شبیه‌سازی را تأیید می‌کند. شکل (۹) نحوه شارژ



انجام می‌گیرد. در اینورترهای منبع ولتاژ با وجود استفاده از زمان‌مدرده، به دلیل وجود نویز تداخل الکترومغناطیسی مدار آسیب می‌بیند و منجر به کوتاه شدن پایه‌های اینورتر می‌شود. بنابراین اینورترهای منبع ولتاژ معمولی در [۱۴] و [۲۰-۲۱] نمی‌توانند حالت اتصال کوتاه را به دلیل نویز تداخل الکترومغناطیسی تحمل کنند. اگرچه اینورترهای منبع جریان سنتی تحت تأثیر حالت اتصال کوتاه قرار نمی‌گیرند، اما مشکل مدار باز دارند که باعث مدار باز شدن سلف می‌شود و به مدار آسیب می‌رساند. از اصول عملکرد اینورتر پیشنهادی، حالت‌های اتصال کوتاه برای تضمین عملکرد اینورتر ضروری هستند. این ویژگی مشابه اینورتر-های منبع جریان سنتی است [۲۲-۲۳]. با این وجود، برخلاف اینورترهای منبع جریان سنتی، اینورتر پیشنهادی حالت مدار باز را ایمن می‌کند. هنگامی که حالت مدار باز در ساختار اینورتر پیشنهادی رخ می‌دهد، جریان بدون ایجاد هیچ‌گونه جهشی به دیودها می‌رسد. در نتیجه اینورتر پیشنهادی حالت‌های مدار باز و اتصال کوتاه را ایمن می‌کند.

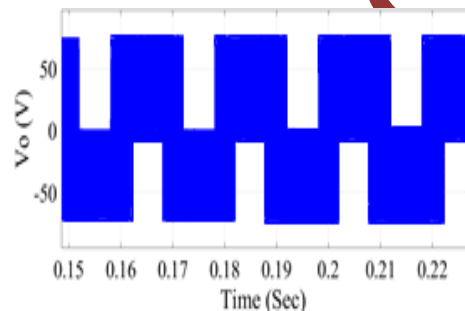
#### ۴-۲- مقایسه ضریب بهره ولتاژ

در شکل (۱۴) ضریب بهره ولتاژ ( $B$ ) اینورتر پیشنهادی بر حسب خرجه کاری  $D_{ST}$  در مقایسه با دیگر اینورترها نشان داده شده است. همان‌طور که در شکل قابل مشاهده است، ساختار پیشنهادی نسبت به ساختارهای مقایسه شده دارای ضریب بهره ولتاژ بهتری است.

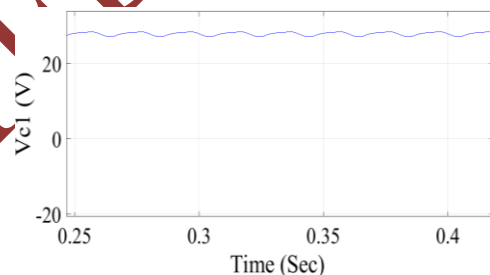
#### ۴-۳- مقایسه تنش‌های ولتاژ و جریان

جدول ۲ مقایسه ضریب بهره ولتاژ و تنش ولتاژ خازن اینورتر پیشنهادی با اینورترهای مشابه را از طریق روابط ریاضی انجام داده است. از آن جایی که اینورترهای تقویت‌کننده در [۱۴] و [۲۳] نمی‌توانند در حالت اتصال کوتاه کار کنند، مقایسه تنش فقط بین اینورتر پیشنهادی، qSBI و [۱۴] انجام می‌شود. همان‌طور که از روابط ریاضی موجود در جدول ۲ قابل مشاهده است، اینورتر پیشنهادی از لحاظ تنش خازن، ضریب بهره و ولتاژ خروجی نسبت به اینورترهای مشابه بهتر است. همان‌طور که در جدول ۳ بیان شده است ولتاژ پیک به پیک بار، جریان پیک دیود، جریان روی کلیدها، جریان ورودی و

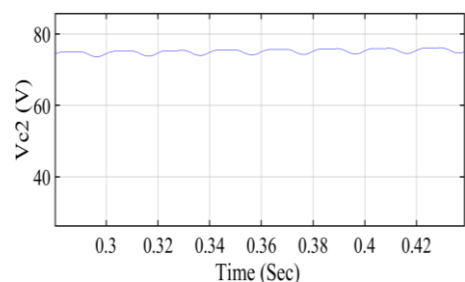
پیک ولتاژ برای خازن اول برابر با  $28/5$  ولت است. مطابق رابطه (۸) مقدار ولتاژ خازن اول در سیکل کاری  $0/1$  برابر  $30$  ولت است. نتایج شبیه‌سازی نتایج محاسبات را تأیید می‌کند. شکل (۱۳) شکل موج ولتاژ خازن دوم را نشان می‌دهد. با توجه به نتایج شبیه‌سازی که نحوه شارژ خازن را نشان می‌دهد، مقدار پیک ولتاژ برای خازن دوم تقریباً برابر با  $75$  ولت است. طبق رابطه (۱۵)، مقدار ولتاژ خازن دوم در سیکل کاری  $0/1$  برابر  $75$  ولت است.



شکل (۱۱)- شکل موج ولتاژ خروجی،  $V_o$



شکل (۱۲)- شکل موج خازن اول،  $V_{C1}$



شکل (۱۳)- شکل موج ولتاژ خازن دوم،  $V_{C2}$

#### ۴-۴ مقایسه اینورتر پیشنهادی با اینورترهای

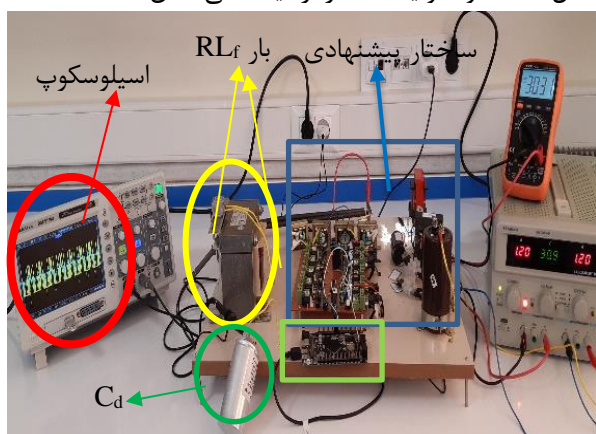
##### تقویت‌کننده تک‌مرحله‌ای مرسوم

##### ۴-۱- ایمنی‌های اتصال کوتاه و مدار باز

در اینورترهای منبع ولتاژ حالت اتصال کوتاه ممنوع است زیرا باعث اتصال کوتاه در خازن می‌شود و به مدار آسیب می‌رساند. برای جلوگیری از اتصال کوتاه بایستی زمان‌مدرده ایجاد شود که این کار با افزایش اعوجاج شکل موج خروجی

### ۵- نتایج اندازه‌گیری آزمایشگاهی

در این بخش یک نمونه اولیه آزمایشگاهی ۱۵۰ وات بر اساس STM32F217ZGT6 ساخته شده است تا ویژگی‌های اینورتر پیشنهادی را در حالت مستقل از شبکه تأیید کند. پارامترهای نمونه اولیه در جدول ۵ ذکر شده است. ولتاژ ورودی ۳۰ ولت است و مقدار مؤثر ولتاژ خروجی ۱۶۴ ولت در ۵۰ هرتز است. خازن  $C_1$  با ۱۲۰۰ میکروفاراد ۲۵۰ ولت الکتrolیتی و خازن  $C_2$  با ۱۲۰۰ میکروفاراد ۴۰۰ ولت الکتrolیتی می‌باشد. در حالی که خازن سی دی ۴۵۰ ولت MKTAC(AC) می‌باشد. سلف‌های  $L_1$  و  $L_2$  از هسته E شکل و جنس فریت از سیم لاک‌ی با ضخامت ۰/۵ میلی‌متر با تعداد دور ۱۳۶ ساخته شده است سلف‌ها قابلیت تحمل ولتاژ ۳۰۰ ولت و جریان ۷ آمپر را دارند. در شکل (۱۵) نمونه اولیه ساختار آزمایشگاهی نشان شده است.



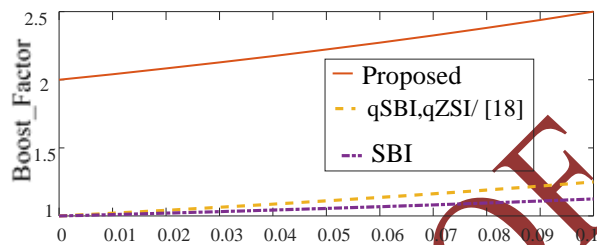
شکل (۱۵) - نمونه آزمایشگاهی پیاده‌سازی شده از اینورتر پیشنهادی

جدول ۵- عناصر مداری و پارامترهای مورد استفاده برای نمونه آزمایشگاهی

پارامتر	مقدار
سلف‌های $L_1$ و $L_2$	۲/۵ میلی هانری با مقاومت داخلی ۰/۴ اهم
خازن‌های $C_1$ , $C_2$	۱۲۰۰ میکرو فاراد
خازن $C_d$	۲۵ میکرو فاراد
فرکانس کلیدزنی	۱۰ کیلو هرتز
ولتاژ ورودی	۳۰ ولت
فرکانس خروجی	۵۰ هرتز
سلف $L_f$	۵۰ میلی هانری
مقاومت	۵۰ اهم
دیود	SKR48F10
کلید	IRFP460N
کنترلر	STM32F217ZGT6

جریان خازن  $C_d$  در اینورتر پیشنهادی نسبت به اینورترهای مشابه قبلی بهتر است.

مقایسه بهره



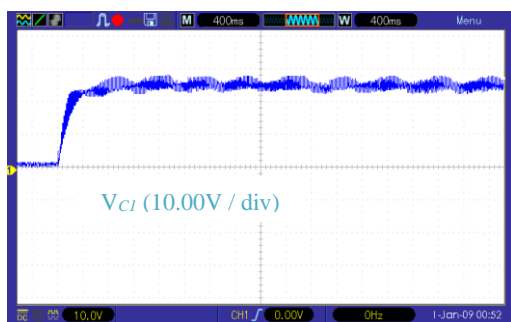
چرخه کاری  
شکل (۱۴) - مقایسه ضریب بهره ولتاژ اینورتر پیشنهادی با اینورترهای مشابه

جدول ۲- روابط تنش ولتاژ خازن، ضریب بوست و ولتاژ خروجی ساختار پیشنهادی با ساختارهای مشابه

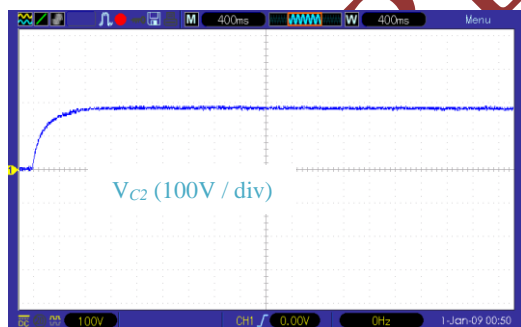
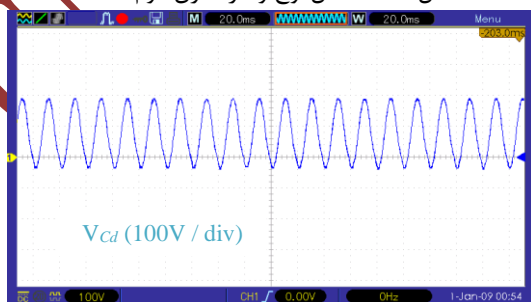
Proposed	[18]	qSBI	
$V_{c1} = V_{in}$ for NST	$V_{c1} = \frac{1-D}{1-2D} V_{in}$	$V_{c1} = \frac{D}{1-2D} V_{in}$	$V_c$
$B = \frac{2}{1-2D}$	$B = \frac{1}{1-2D}$	$B = \frac{1}{1-2D}$	$B$
$V_o = \frac{2 \times M \times V_{in}}{\sqrt{2}(1-2D)}$	$V_o = \frac{M \times V_{in}}{\sqrt{2}(1-2D)}$	STM32F217ZG $V_o = \frac{M \times V_{in}}{\sqrt{2}(1-2D)}$	$V_o$

جدول ۳- مقایسه تنش ولتاژ و جریان ساختار پیشنهادی با ساختارهای مشابه

Proposed	[18]	qSBI	qZSI	
5 A	7.8A	7.8A	11.3A	$I_{pp,D_2}$
5A	7.8A	7.8A	15.6A	$I_{PP,S}$
3.5A	7.8A	7.8A	7.8A	$I_{in}$
1.2A	8.7A	8.7A	8.7A	$I_{Cd}$
488V	253V	253V	175V	$V_{C3}$
-	-	-	78V	$V_{C2}$
370V	253V	253V	174V	$V_{PP,Loa d}$

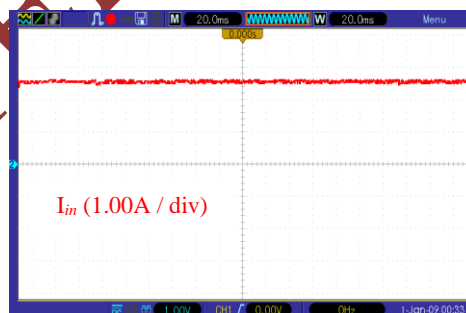
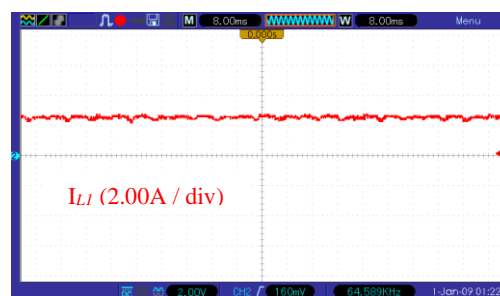
شکل (۱۸) - شکل موج ولتاژ خازن اول،  $V_{C1}$ 

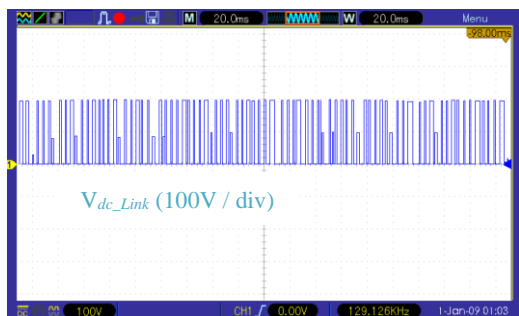
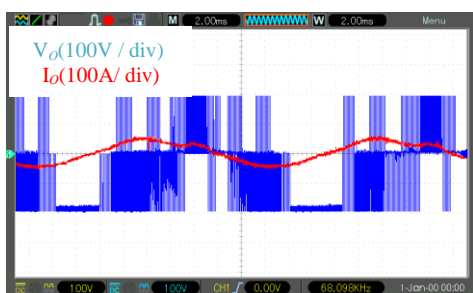
شکل (۱۹) شکل موج ولتاژ خازن دوم را نشان می‌دهد. با توجه به نتایج آزمایشگاهی که نحوه شارژ خازن را نشان می‌دهد، مقدار پیک ولتاژ برای خازن دوم تقریباً برابر با ۲۰۰ ولت است. طبق رابطه (۱۵)، مقدار ولتاژ خازن دوم در سیکل کاری ۰/۳۸ برابر ۲۵۰ ولت است. نتایج آزمایشگاهی نتایج محاسبات را تأیید می‌کند. شکل (۲۰) شکل موج ولتاژ خازن  $C_d$  برای ساختار پیشنهادی می‌باشد. مقدار پیک ولتاژ برای خازن تقریباً برابر با ۲۰۰ ولت است. از آن جایی که این خازن برای جلوگیری از ایجاد افست روی جریان خروجی استفاده شده است، دارای مقداری افست است. شکل (۲۱) بیانگر شکل موج جریان سلف دوم است. مقدار پیک جریان سلف دوم تقریباً برابر با ۲ آمپر است. جریان سلف دوم به صورت پیوسته است.

شکل (۱۹) - شکل موج ولتاژ خازن دوم،  $V_{C2}$ شکل (۲۰) - شکل موج ولتاژ خازن  $V_{Cd}$ 

سیکل کاری	۰/۳۸
-----------	------

شکل (۱۶) شکل موج جریان ورودی برای ساختار پیشنهادی را نشان می‌دهد. با توجه به این شکل، مقدار پیک جریان ورودی تقریباً برابر با ۳ آمپر است. قابل ذکر است که جریان ورودی به صورت پیوسته است که علت آن وجود سلف در مدار است. شکل (۱۷) شکل موج جریان سلف اول را نشان می‌دهد. با توجه به این شکل، مقدار پیک جریان سلف اول تقریباً برابر با ۲ آمپر است و جریان سلف به صورت پیوسته است. شکل (۱۸) نحوه شارژ خازن را نشان می‌دهد، مقدار پیک ولتاژ برای خازن اول برابر با ۲۸ ولت است. مطابق رابطه (۸) مقدار ولتاژ خازن اول در سیکل کاری ۰/۳۸ برابر ۳۰ ولت است. نتایج ساخت عملی نتایج محاسبات را تأیید می‌کند. علت تفاوت جزئی نتایج محاسبات تحلیلی با نتایج آزمایشگاهی این است که در قسمت تحلیل همه عناصر ایده‌آل در نظر گرفته شده است.

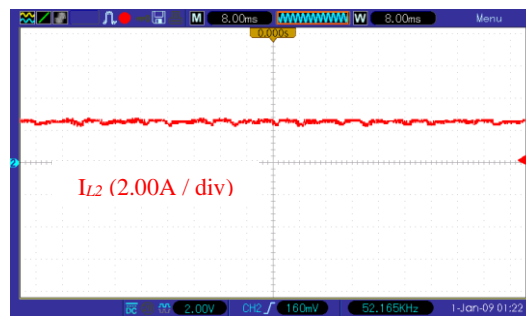
شکل (۱۶) - شکل موج جریان ورودی،  $I_{in}$ شکل (۱۷) - شکل موج جریان سلف اول،  $I_{L1}$

شکل (۲۳) - شکل موج ولتاژ دیود سوم،  $V_{d3}$ شکل (۲۴) - شکل موج ولتاژ لینک DC،  $V_{dc\_Link}$ 

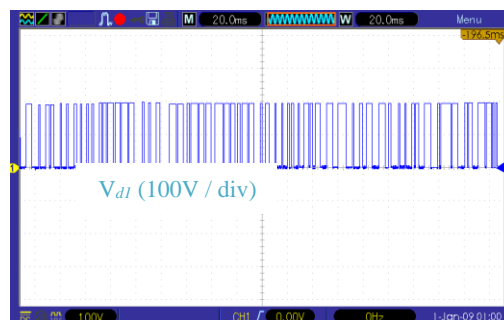
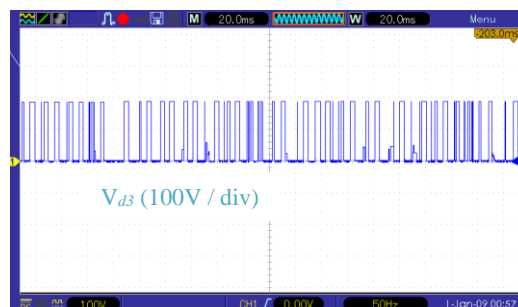
شکل (۲۵) - شکل موج ولتاژ و جریان خروجی

## ۶- نتیجه‌گیری

در این مقاله یک ساختار بهبودیافته برای اینورتر تقویت‌کننده کلیدزنی‌شده با هدف افزایش بهره ولتاژ و کاهش جریان هجومی به هنگام راه‌اندازی ارائه شده است. ساختار جدید از قابلیت اطمینان بالایی برخوردار است چون هم اثر مدار باز و هم اثر اتصال کوتاه را ایمن می‌کند. در مقایسه با ZS/qSBI، اینورتر پیشنهادی توانایی افزایش بهره ولتاژ با جریان ورودی پیوسته را دارد. علاوه بر این جریان هجومی به هنگام راه‌اندازی در اینورتر پیشنهادی کمتر است. تنش ولتاژ خازن و تنش ولتاژ کلیدها در اینورتر پیشنهادی نسبت به ساختارهای مشابه کمتر است. همچنین اینورتر پیشنهادی در یک سیکل کاری مشخص، بهره ولتاژ بهتری نسبت به ساختارهای مشابه دارد. بنابراین ساختار پیشنهادی می‌تواند محدوده وسیعی برای انتخاب چرخه کاری کلید را پوشش دهد. اینورتر پیشنهادی، به منظور استفاده در پیل‌های سوختی و یا فتوولتائیک، در جایی که ولتاژ ورودی پایین باید به ولتاژ خروجی بالای تبدیل شود کاربرد دارد. در نهایت صحت تحلیل‌های ارائه شده در مورد مبدل پیشنهادی توسط نتایج به دست آمده از اندازه‌گیری آزمایشگاهی مورد تأیید قرار گرفته است.

شکل (۲۶) - شکل موج جریان سلف دوم،  $I_{L2}$ 

شکل (۲۲) شکل موج ولتاژ دیود اول را نشان می‌دهد. ولتاژ دیود دوم نیز همانند ولتاژ دیود اول است. شکل (۲۳) شکل موج ولتاژ دیود سوم را نشان می‌دهد. ولتاژ دیود چهارم نیز همانند ولتاژ دیود سوم است. شکل موج ولتاژ لینک DC در شکل (۲۴) نشان داده شده است. طبق رابطه (۱۵) ولتاژ لینک DC برابر ۲۵۰ ولت است که نتایج تست عملی، نتایج محاسبات را تأیید می‌کند. شکل (۲۵) بیلگر شکل موج ولتاژ و جریان خروجی است. مقدار پیک جریان و ولتاژ خروجی به ترتیب برابر با ۲۰۰ ولت و ۱ آمپر است. نتایج ساخت آزمایشگاهی در ضریب بهره ۰/۳۸ افزایش ولتاژ تقریباً ۸ برابری را نشان می‌دهد. طبق رابطه (۱۶) در سیکل کاری ۰/۳۸ مقدار ولتاژ خروجی برابر ۲۵۰ ولت است که نتایج آزمایشگاهی را تأیید می‌کند.

شکل (۲۲) - شکل موج ولتاژ دیود اول،  $V_{d1}$ 

[9] Patil, A. S., & Diwan, S. P. (2020, March). Notice of Violation of IEEE Publication Principles: A Single-Phase Switched-Boost Inverter for Photovoltaic System. In 2020 2nd International Conference on.

[10] Peng, F.Z., 2003. Z-source inverter. *IEEE Transactions on industry applications*, 39(2), pp.504-510.

[11] Loh, P.C., Vilathgamuwa, D.M., Lai, Y.S., Chua, G.T. and Li, Y., 2004, October. Pulse-width modulation of Z-source inverters. In *Conference Record of the 2004 IEEE Industry Applications Conference, 2004. 39th IAS Annual Meeting.* (Vol. 1). IEEE.

[12] Anderson, J. and Peng, F.Z., 2008, June. Four quasi-Z-source inverters. In *2008 IEEE Power Electronics Specialists Conference* (pp. 2743-2749). IEEE.

[13] Gajanayake, C.J., Luo, F.L., Gooi, H.B., So, P.L. and Siow, L.K., 2010. Extended-boost Z-source inverters. *IEEE Transactions on Power Electronics*, 25(10), pp.2642-2652.

[14] Loh, P.C., Li, D. and Blaabjerg, F., 2013.  $\Gamma$ -Z-source inverters. *IEEE transactions on Power Electronics*, 28(11), pp.4880-4884.

[15] Qian, W., Peng, F.Z. and Cha, H., 2011. Trans-Z-source inverters. *IEEE transactions on power electronics*, 26(12), pp.3453-3463.

[16] Vadi, S., Bayindir, R., & Hossain, E. (2020). A review of control methods on suppression of  $2\omega$  ripple for single-phase quasi-Z-source inverter. *IEEE Access*, 8, 42055-42070.

[17] Jagan, V., Kotturu, J. and Das, S., 2017. Enhanced-boost quasi-Z-source inverters with two-switched impedance networks. *IEEE Transactions on Industrial Electronics*, 64(9), pp.6885-6897.

[18] Nguyen, M. K., & Tran, T. T. (2017). A single-phase single-stage switched-boost

## مراجع

[1] Xue, Y., Chang, L., Kjaer, S.B., Bordonau, J. and Shimizu, T., 2004. Topologies of single-phase inverters for small distributed power generators: an overview. *IEEE transactions on Power Electronics*, 19(5), pp.1305-1314.

[2] Dasgupta, S., Sahoo, S.K. and Panda, S.K., 2010. Single-phase inverter control techniques for interfacing renewable energy sources with microgrid—Part I: Parallel-connected inverter topology with active and reactive power flow control along with grid current shaping. *IEEE transactions on power electronics*, 26(3), pp.717-731.

[3] Freddy, T.K.S., Rahim, N.A., Hew, W.P. and Che, H.S., 2013. Comparison and analysis of single-phase transformerless grid-connected PV inverters. *IEEE Transactions on Power Electronics*, 29(10), pp.5358-5369.

[4] Shen, M., Joseph, A., Wang, J., Peng, F.Z. and Adams, D.J., 2007. Comparison of traditional inverters and Z-source inverter for fuel cell vehicles. *IEEE Transactions on power electronics*, 22(4), pp.1453-1463.

[5] Tang, Y., Fu, D., Wang, T. and Xu, Z., 2014. Hybrid switched-inductor converters for high step-up conversion. *IEEE Transactions on Industrial Electronics*, 62(3), pp.1480-1490.

[6] Gu, B., Dominic, J., Lai, J.S., Zhao, Z. and Liu, C., 2012. High boost ratio hybrid transformer DC-DC converter for photovoltaic module applications. *IEEE Transactions on Power Electronics*, 28(4), pp.2048-2058.

[7] Freddy, T.K.S., Rahim, N.A., Hew, W.P. and Che, H.S., 2013. Comparison and analysis of single-phase transformerless grid-connected PV inverters. *IEEE Transactions on Power Electronics*, 29(10), pp.5358-5369.

[8] Caceres, R.O. and Barbi, I., 1999. A boost DC-AC converter: analysis, design, and experimentation. *IEEE transactions on power electronics*, 14(1), pp.134-141.

system. *IEEE transactions on power electronics*, 28(6), 2664-2676.

[23] Grogan, S. A. S., Holmes, D. G., & McGrath, B. P. (2011). High-performance voltage regulation of current source inverters. *IEEE transactions on power electronics*, 26(9), 2439-2448.

inverter with four switches. *IEEE Transactions on Power Electronics*, 33(8), 6769-6781.

[19] Nguyen, M.K., Le, T.V., Park, S.J. and Lim, Y.C., 2014. A class of quasi-switched boost inverters. *IEEE Transactions on Industrial Electronics*, 62(3), pp.1526-1536.

[20] Kan, J., Xie, S., Wu, Y., Tang, Y., Yao, Z., & Chen, R. (2015). Single-stage and boost-voltage grid-connected inverter for fuel-cell generation system. *IEEE Transactions on Industrial Electronics*, 62(9), 5480-5490.

[21] Ribeiro, H., Pinto, A., & Borges, B. (2010, September). Single-stage DC-AC converter for photovoltaic systems. In *2010 IEEE Energy Conversion Congress and Exposition* (pp. 604-610). IEEE.

[22] Alajmi, B. N., Ahmed, K. H., Adam, G. P., & Williams, B. W. (2012). Single-phase single-stage transformer less grid-connected PV

## A Modified Single-Phase Single-Stage Boost Inverter

Hadi KHorrarnadel<sup>1</sup>, Farzad Sedaghati<sup>2</sup>, Hossein Shayeghi<sup>3</sup>, Hadi Dolati<sup>4</sup>

1. PhD student, Faculty of Engineering, University of Mohaghegh Ardabili

2. Associate Professor, Faculty of Engineering, Energy Management Research Center, University of Mohaghegh Ardabili

3. Professor, Faculty of Engineering, Energy Management Research Center, University of Mohaghegh Ardabili

4. MSc Student, Faculty of Electrical and Computer Engineering, University of Tabriz

\*Corresponding Author: farzad.sedaghati@uma.ac.ir

### ARTICLE INFO

Keywords:

Boost inverter

Switched inverter

Z-source Inverter

High step up

### ABSTRACT

This paper presents a modified single stage single phase inverter with four switches. The proposed inverter has important features such as continuous input current, voltage buck and boost with single stage conversion, short circuit safety and operation in various duty cycles same as qZSI and qSBI converters. In the rest of the paper, the suggested inverter operation mode and its switching method are described first and then, the steady state analysis is presented. To validate the merits of the proposed inverter, a comparison of the converter with similar topologies is provided. To verify the proper operation of the converter and also, to prove the presented theoretical calculations, a prototype of the

---

introduced topology has been implemented in the laboratory. Test measurement results of the suggested inverter in 150 W with 10kHz frequency is derived. The obtained results and waveforms from test measurement present proposed inverter operation, steady state analysis and performance.

---

UNCORRECTED PROOF