



Semnan University

# Journal of Modeling in Engineering

Journal homepage: <https://modelling.semnan.ac.ir/>

ISSN: 2783-2538



## Research Article

# Proposing and Modeling an Ultrahigh Step-Up DC-DC Converter Including Two Stages Boost Converter, Switched Capacitor and Coupled Inductor

Vahid Abbasi<sup>a</sup>, Milad Rezaie<sup>b</sup>

<sup>a</sup> Associate Professor, Department of Electrical Engineering, Kermanshah University of Technology, Kermanshah, Iran

<sup>b</sup> Graduate of Master of Electrical Engineering, Department of Electrical Engineering, Kermanshah University of Technology, Kermanshah, Iran

## PAPER INFO

### Paper history:

Received: 17 April 2022

Revised: 12 February 2023

Accepted: 20 September 2023

### Keywords:

DC-DC converter,  
Boost converter,  
Switched capacitor,  
Coupled inductor.

## ABSTRACT

In this paper, a new ultrahigh step-up converter composed of two stages boost converter, a switched capacitor unit and coupled inductor is proposed. Secondary winding of the coupled inductor has been merged with the switched capacitor and leakage energy of the coupled inductor recycles through the output side. The structure contains two power switches which operate synchronously. The converter is compared from different points of view with the others presented in references. According to the results of the comparison, the converter boosts voltage with higher gain in comparison to the references. In addition, the converter requires smaller inductor in its input side and voltage stress on its semiconductors is low. This paper presents analysis of operation states, design of the inductors and main equations of the converter performance. To validate the analysis, results of simulation in SIMULINK MATLAB and experiments are utilized as the last section of the paper. The prototype is designed for 150W output power to boost input voltage with gain equal to 16.

DOI: <https://doi.org/10.22075/jme.2023.26892.2257>

© 2024 Published by Semnan University Press.

This is an open access article under the CC-BY 4.0 license. (<https://creativecommons.org/licenses/by/4.0/>)

\* Corresponding author.

E-mail address: [v\\_abbasi@kut.ac.ir](mailto:v_abbasi@kut.ac.ir)

## How to cite this article:

abbasi, V., & Rezaie, M. (2024). Proposing and modeling an Ultrahigh Step-Up DC-DC Converter including two stages boost converter, switched capacitor and coupled inductor. *Journal of Modeling in Engineering*, 22(77), 157-173. doi: 10.22075/jme.2023.26892.2257

## پیشنهاد و مدل سازی یک مبدل DC-DC فوق افزایشده شامل مبدل بوست دو مرحله‌ای، تکنیک خازن سویچ شونده و سلف تزویج

وحید عباسی<sup>۱\*</sup>، میلاد رضائی<sup>۲</sup>

اطلاعات مقاله	چکیده
دریافت مقاله: ۱۴۰۱/۰۱/۲۸	در این مقاله یک مبدل DC/DC فوق افزایشده جدید با بهره ولتاژ بالا مبتنی بر افزایش ولتاژ بوسیله مبدل بوست دو مرحله‌ای به همراه تکنیک‌های خازن سویچ شونده و سلف تزویج پیشنهاد شده است. در ساختار ارائه شده از دو سوئیچ استفاده شده که به صورت همزمان عمل می‌کنند. طرف ثانویه سلف تزویج با خازن سویچ شونده به صورت یکپارچه درآمده و به علاوه انرژی نشستی سلف تزویج با تخلیه در سمت خروجی، بازیابی می‌گردد. مبدل پیشنهادی با چند مبدل در مراجع دیگر از دیدگاه پارامترهای اصلی مقایسه شده است. با توجه به مقایسه‌ها می‌توان گفت که بهره ولتاژ مبدل پیشنهادی نسبت به چند ساختار پیشنهادی جدید بالاتر بوده و از طرفی استرس ولتاژ روی سوئیچ‌ها و دیودهای آن پایین می‌باشد و به سلف ورودی کوچکتری نیاز خواهد داشت. حالت‌های عملکردی مبدل پیشنهادی به علاوه معادلات اصلی مبدل و طراحی المان‌های ذخیره انرژی بطور کامل ارائه شده است. در آخر برای تایید معادلات نظری یک نمونه اولیه ۱۵۰ وات از مبدل پیشنهادی در نرم افزار متلب/سیمولینک شبیه‌سازی گردیده و نمونه‌ای از آن نیز ساخته شده است.
بازنگری مقاله: ۱۴۰۱/۱۱/۲۳	
پذیرش مقاله: ۱۴۰۲/۰۶/۲۹	
<b>واژگان کلیدی:</b> مبدل DC-DC، مبدل بوست، خازن سویچ شونده، سلف تزویج.	

DOI: <https://doi.org/10.22075/jme.2023.26892.2257>

© 2024 Published by Semnan University Press.

This is an open access article under the CC-BY 4.0 license. (<https://creativecommons.org/licenses/by/4.0/>)

### ۱-مقدمه<sup>۱</sup>

اولین گزینه برای افزایش ولتاژ مبدل بوست می‌تواند باشد که دارای ساختار ساده و کم‌حجم است. اگر چه افزایش ولتاژ بوسیله آن به مقدار لازم نمی‌رسد و علت اصلی این مسئله محدود شدن افزایشده بوسیله مقاومت‌های داخلی سلف و افت ولتاژ بر روی قطعات می‌باشد. لذا روش‌های متفاوتی در راستای افزایش ولتاژ به کار برده می‌شوند که هر یک دارای مزایا و معایب مختص به خود هستند. از جمله این روش‌ها می‌توان به اتصال آبشاری دو یا چند مبدل افزایشده [۲] و درهم آمیختن مبدل‌ها [۱۹] اشاره کرد. در مدل‌های دیگر از طریق تغییر و یا اضافه کردن بخشی به

توان تولیدی بوسیله منابع انرژی نو به صورت عمومی دارای سطح ولتاژ پائین می‌باشند و نیاز به افزایش ولتاژ از طریق مبدل‌های افزایشده ولتاژ دارند. لذا اینگونه مبدل‌ها توجه بسیاری از محققین را در سال‌های اخیر به خود جلب کرده‌اند [۱-۲۹]. جهت افزایش ولتاژ منبع انرژی نو، در بسیاری از موارد احتیاج به مبدل‌های فوق‌افزاینده می‌باشد که دارای خصوصیات کمی و کیفی لازم هم باشند. در راستای روشن شدن موضوع خصوصیات مهم مورد بحث قرار خواهند گرفت.

\* پست الکترونیک نویسنده مسئول: v\_abbasi@kut.ac.ir

۱. دانشیار، دانشکده مهندسی برق، دانشگاه صنعتی کرمانشاه

۲. فارغ التحصیل کارشناسی ارشد مهندسی برق، دانشکده مهندسی برق، دانشگاه صنعتی کرمانشاه

استناد به این مقاله:

علت این مسئله ارتباط بهره ولتاژ آن با ضریب وظیفه به توان دو در مخرج [۱، ۱۲، ۱۴، ۱۵، ۱۹] وجود زمین مشترک بین بار و منبع، پیوستگی جریان ورودی و تعداد عناصر کم به کار رفته در ساختار این مبدل است. به علت قرار گرفتن سوئیچ در بخش انتهایی مدار، استرس ولتاژ روی سوئیچ دارای مقدار بالایی خواهد بود. استفاده از مبدل کوادراتیک با دو سوئیچ با تغییر محل آنها به میانه و ابتدای مبدل باعث کاهش استرس ولتاژ می‌گردد [۱۶]. با توجه به خصوصیات مثبت ذکر شده و امکان بهبود آن، از این مبدل در بسیاری از مبدل‌های پیشنهادی بهره برده‌اند [۲۲، ۲۶]. البته مبدل‌های دیگری مانند مبدل شبکه امپدانس و مبدل شبه شبکه امپدانس می‌توان به عنوان مبدل پایه استفاده کرد [۱۷-۱۸، ۲۸] که در مقام مقایسه، نسبت به مبدل کوادراتیک یا بوست دو مرحله‌ای دارای نکات ضعف مشهود هستند.

در این مقاله یک مبدل فوق افزاینده ترکیبی از مبدل بوست دو مرحله‌ای، خازن سوئیچ شونده و یک سلف تزویج ارائه گردیده است. طرف ثانویه سلف تزویج با خازن سویچ شونده به صورت یکپارچه درآمده و به علاوه انرژی نشتی سلف تزویج با تخلیه در سمت خروجی، بازیابی می‌گردد. خصوصیات مبدل بوست دو مرحله‌ای مشابه مبدل کوادراتیک می‌باشد یعنی دارای جریان ورودی پیوسته، دارای زمین مشترک و بهره ولتاژ بالا است. این مشخصات مبدل پیشنهادی را برای کاربردهای انرژی نو تبدیل به یک گزینه مناسب می‌کند. با توجه به ساختار دو کلیدی مبدل و محل استفاده آنها، استرس ولتاژ بر روی هر دو کلید دارای مقادیر کمی است. از طرفی استرس ولتاژ روی دیودها نیز مناسب می‌باشد. در راستای اثبات مزیت‌های مبدل پیشنهادی، مقایسه‌ای با سایر مبدل‌ها در متن مقاله تهیه گردیده است. ضمناً مقاله شامل تحلیل و شبیه‌سازی مبدل پیشنهادی می‌باشد و صحت‌سنجی تحلیل‌ها از طریق شبیه‌سازی و انجام آزمایش بر روی نمونه ساخته شده، مورد بررسی قرار خواهد گرفت.

## ۲- ساختار مبدل پیشنهادی و حالت‌های عملکرد

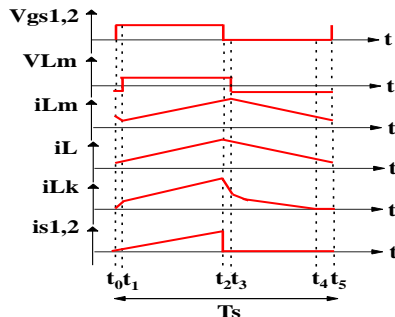
مبدل پیشنهادی شامل دو مرحله بوست به همراه تکنیک خازن سویچ شونده و سلف تزویج می‌باشد (شکل ۱ ساختار مبدل و جزئیات را نشان می‌دهد). مدار دو مرحله‌ای بوست شامل سلف ورودی  $L_1$ ، دیودهای  $D_1$  و  $D_2$ ، خازنهای  $C_1$  و  $C_2$  و طرف اولیه سلف تزویج  $N_1$  است. مدار از دو کلید

مبدل سعی بر بهبود افزایش‌دهی مبدل می‌گردد که استفاده از خازن سوئیچ شونده [۴، ۲۹-۳۰]، سلف سوئیچ شونده، سلول‌های افزایشی [۱۵، ۱۶]، سلف تزویج [۱۰، ۱۷] و ترانسفورماتور فرکانس بالا [۱۴، ۱۶] چند نمونه از این موارد هستند.

استفاده از روش درهم آمیختن مبدل‌ها به خاطر عدم نیاز به نوآوری، ایده‌ای جذاب به نظر می‌رسد. نکته منفی این روش، افزایش تعداد عناصر مدار و بویژه نیمه هادی‌ها می‌باشد که منجر به کاهش چگالی توان انتقالی، افزایش هزینه و کاهش راندمان می‌گردد [۲]. البته مبدل‌های در هم آمیخته دارای جریان ورودی با نوسانات بسیار کم هستند و این مسئله آنها را گزینه بسیار مناسبی برای بهره برداری از پیل‌های سوختی می‌کند. جهت ایجاد خاصیت فوق افزاینده در این مبدل‌ها نیاز به روش‌های افزاینده اضافی نیز می‌باشد که پیچیدگی و حجم مبدل را بیشتر خواهند کرد [۲۲]. خازن‌های سوئیچ شونده و سلول‌های افزاینده دو مدل متداول و پر استفاده دیگر در مبدل‌های افزاینده DC-DC هستند [۱۲، ۱۶، ۲۷-۲۹]. عناصر مرتبط با آنها در بخش انتهایی مبدل قرار می‌گیرند و یک ضریب ۲ یا ۳ در بهره ولتاژ ایجاد می‌کنند. از آنجا که تعداد عناصر خازن سوئیچ شونده و سلول‌های افزایشی محدود است و افزایش‌دهی موثری دارند، در نمونه‌های بسیاری به صورت ترکیبی با مبدل‌ها درآمده‌اند.

متناسب با تعداد دور، سلف تزویج عامل افزایش ولتاژ خروجی خواهد شد و غالباً یکی از سیم‌پیچ‌های آن جایگزین یکی از سلف‌های مبدل می‌گردد [۱۰، ۱۳، ۱۷، ۲۰]. علاوه بر اثر مثبت بر بهره ولتاژ، سلف تزویج بخش‌هایی از مدار را ایزوله می‌کند و تعداد هسته‌های مبدل به علت پیچیدن دو سیم‌پیچ و یا سه سیم‌پیچ بر روی یک هسته کاهش می‌یابد [۲۷، ۲۸]. در بعضی از کاربردها به علت استفاده نامناسب از سلف تزویج، افزایش ولتاژ وابسته به نسبت تعداد دور بالا خواهد بود که منجر به افزایش تلفات اهمی و اندوکتانس نشتی می‌شود [۲۲]. لذا باید سلف تزویج را به صورتی مکان‌یابی کرد تا بهره ولتاژ را بهینه افزایش دهد. این مسئله در مبدل پیشنهادی و مرجع [۲] مدنظر قرار گرفته است. نکته مهم دیگر جهت دست‌یابی به بهره ولتاژ بالا، انتخاب مبدل پایه با خصوصیات کمی و کیفی خوب می‌باشد. مبدل کوادراتیک یا بوست دو مرحله‌ای را می‌توان به عنوان یک گزینه موثر برای ارائه یک مبدل فوق افزاینده در نظر گرفت.

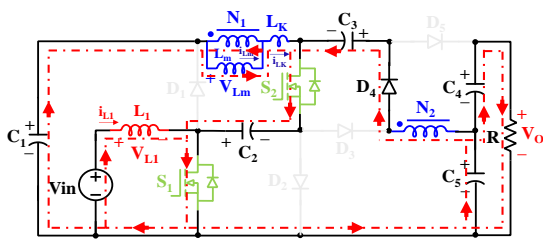
حالت‌های اول، سوم و پنجم از محاسبات حذف می‌گردند [۱۱]. لذا جهت کوتاه‌تر شدن و مفیدتر بودن بحث، در تحلیل حالت‌های عملکردی دو حالت اصلی دوم و چهارم مدنظر قرار گرفته‌اند.



شکل ۲- شماتیک شکل موج‌های مبدل پیشنهادی در حالت عملیاتی CCM

### ۲-۱-۱- توصیف حالت‌های عملکرد

حالت ۲  $[t_1-t_2]$ : در این حالت کلیدهای  $S_1$  و  $S_2$  روشن و همه دیودها بجز  $D_4$  بایاس معکوس هستند. سلف ورودی  $L_1$  توسط  $V_{in}$  شارژ و جریان  $i_{L1}$  بطور خطی افزایش می‌یابد. مسیر جریان در شکل ۳ نشان داده شده است. اندوکتانس مغناطیسی  $L_m$  و اندوکتانس نشتی  $L_k$  توسط خازنهای  $C_1$  و  $C_2$  شارژ می‌شوند و جریان‌های  $i_{Lm}$  و  $i_{Lk}$  افزایش می‌یابند. همچنین ثانویه سلف تزویج  $N_2$  و خازن‌های  $C_2$  و  $C_5$  به خازن  $C_3$  انرژی تزریق می‌کنند. در این حالت خازن‌های خروجی  $C_4$  و  $C_5$  بطور مداوم انرژی خود را به بار تحویل می‌دهند. این حالت با صفر شدن پالس کلیدهای  $S_1$  و  $S_2$  در  $t=t_2$  پایان می‌پذیرد.



شکل ۳- حالت کاری دوم مبدل پیشنهادی

حالت ۴  $[t_3-t_4]$ : در طول این حالت کلیدهای  $S_1$  و  $S_2$  خاموش و همه دیودها بجز دیود  $D_4$  بایاس مستقیم هستند. مسیر جریان در شکل (۴) نشان داده شده است. خازن‌های  $C_1$  و  $C_2$  توسط  $V_{in}$  و سلف ورودی  $L_1$  شارژ می‌شوند و جریان  $i_{L1}$  بطور خطی کاهش می‌یابد. انرژی اندوکتانس مغناطیسی  $L_m$  و اندوکتانس نشتی  $L_k$  به همراه خازن  $C_3$  از طریق دیود  $D_5$  به خازنهای  $C_4$  و  $C_5$  و  $C_2$  تحویل داده

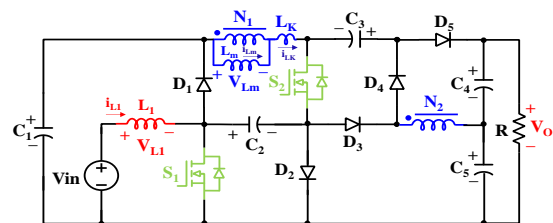
$S_1$  و  $S_2$  تشکیل شده که عملکردی همزمان دارند و این موضوع باعث سهولت کنترل مبدل می‌گردد. همچنین خازن سویچ شونده شامل دیودهای  $D_3$ ،  $D_4$ ،  $D_5$  و خازن‌های  $C_3$ ،  $C_4$ ،  $C_5$  است که با طرف ثانویه سلف تزویج ( $N_2$ ) به صورت یکپارچه درآمده‌اند. سلف تزویج هم متشکل از اندوکتانس مغناطیسی  $L_m$  و اندوکتانس نشتی  $L_k$  خواهد بود و نسبت تبدیل آن بصورت زیر تعریف می‌شود:

$$n = \frac{N_2}{N_1}$$

که در آن  $N_1$  تعداد دور اولیه و  $N_2$  تعداد دور ثانویه سلف تزویج می‌باشد.

به منظور ساده‌سازی تحلیل مبدل برخی مفروضات به شرح زیر است:

- اندوکتانس ورودی  $L_1$  به اندازه‌ای بزرگ است که جریان  $i_{L1}$  پیوسته می‌باشد و هر خازن به اندازه‌ای بزرگ در نظر گرفته شده تا در طول یک دوره کلیدزنی ولتاژ در هر خازن ثابت باشد.
- غیر از اندوکتانس نشتی طرف اولیه سلف تزویج، تمام اجزاء ایده‌آل فرض شده‌اند.



شکل ۱- شماتیک مبدل پیشنهادی

### ۲-۱-۲- عملکرد مبدل در حالت جریان پیوسته CCM

از آنجا که سعی بر این است که همواره مبدل‌های DC-DC در محدوده توان تعریف شده به صورت جریان پیوسته عمل کنند، تحلیل مبدل پیشنهادی نیز در همین حالت صورت گرفته است. از عمده معایب ناپیوستگی جریان، غیرخطی شدن رابطه بهره ولتاژ و وابستگی آن به پارامترهایی غیر از ضریب وظیفه خواهد بود. لذا در بخش طراحی نیز این مقوله مدنظر می‌باشد. شکل موج‌های مبدل پیشنهادی تحت عملکرد CCM در شکل (۲) نشان داده است. حالت‌های عملکردی مبدل پیشنهادی به پنج بخش تقسیم می‌شوند اما به دلیل زمان بر بودن حالت‌های دوم و چهارم، بخش اصلی عملکرد مبدل را می‌توان با آنها توصیف کرد. اصولاً در تحلیل این نوع مبدل‌ها، حالت‌های گذرا مانند

$$V_{C1} = \frac{V_{in}}{1-D} \quad (9)$$

بطور مشابه برای خازن  $C_2$  می‌توان رابطه ولتاژ آن را نوشت.

$$V_{C2} = V_{C1} = \frac{V_{in}}{1-D} \quad (10)$$

با استفاده از روابط (۲) و (۶)، اصل تعادل ولتاژ برای سلف مغناطیسی  $L_m$  قابل نوشتن است.

$$\int_0^{DT_s} 2V_{C1} dt + \int_{DT_s}^{T_s} -\frac{V_{C5}}{n} dt = 0 \quad (11)$$

با جایگذاری رابطه (۹) در داخل رابطه (۱۱) ولتاژ خازن  $C_5$  بدست می‌آید.

$$V_{C5} = \frac{2nDV_{in}}{(1-D)^2} \quad (12)$$

با جایگذاری رابطه (۲)، (۹) و (۱۲) در داخل رابطه (۳) ولتاژ خازن  $C_3$  به صورت زیر خواهد بود.

$$V_{C3} = \frac{(2n+1-D)V_{in}}{(1-D)^2} \quad (13)$$

با به کارگیری روابط (۲) و (۵) اصل تعادل ولتاژ برای سلف مغناطیسی  $L_m$  می‌توان به رابطه (۱۴) دست یافت.

$$\int_0^{DT_s} 2V_{C1} dt + \int_{DT_s}^{T_s} V_{C2} + V_{C3} - V_{C4} - V_{C5} dt = 0 \quad (14)$$

همچنین با جایگذاری روابط (۹)، (۱۲) و (۱۳) در داخل رابطه (۱۴) ولتاژ خازن  $C_4$  بدست می‌آید.

$$V_{C4} = \frac{[2+2n(1-D)]V_{in}}{(1-D)^2} \quad (15)$$

با جایگذاری روابط (۱۲) و (۱۵) در داخل رابطه (۷) ولتاژ خروجی برابر با رابطه زیر خواهد بود.

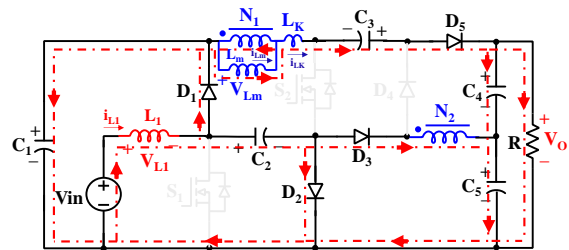
$$V_O = \frac{(2+2n)V_{in}}{(1-D)^2} \quad (16)$$

از رابطه (۱۶) بهره ولتاژ مبدل پیشنهادی در حالت CCM قابل محاسبه است و به صورت رابطه (۱۷) می‌توان آن را نوشت.

$$M_{CCM} = \frac{V_O}{V_{in}} = \frac{2+2n}{(1-D)^2} \quad (17)$$

از رابطه (۱۷) می‌توان نتیجه گرفت که بهره ولتاژ مبدل به ضریب وظیفه ( $D$ ) و نسبت تبدیل سلف تزویج ( $n$ ) بستگی دارد. شکل ۵ بهره ولتاژ مبدل پیشنهادی تحت نسبت تبدیل‌های مختلف سلف تزویج را نشان می‌دهد. مقدار بهره ولتاژ در ضریب وظیفه‌های مختلف با استفاده از شکل (۵)

می‌شوند. همچنین انرژی سیم‌پیچ ثانویه  $N_2$  به خازن  $C_5$  منتقل می‌گردد. پایان این حالت کاری همزمان با صفر شدن جریان سلف نشستی در  $t=t_4$  خواهد بود.



شکل ۴- حالت کاری چهارم مبدل پیشنهادی

## ۲-۲- بدست آوردن بهره ولتاژ مبدل پیشنهادی در حالت CCM

برای ساده‌سازی تجزیه و تحلیل از اندوکتانس نشستی سلف تزویج و تلفات توان مبدل صرف نظر شده است.

در حالت ۲ کلیدهای  $S_1$  و  $S_2$  روشن هستند و سلف  $L_1$  توسط منبع ورودی شارژ می‌شود و از طرفی توسط خازنهای  $C_1$  و  $C_2$  انرژی به اندوکتانس مغناطیسی  $L_m$  و اندوکتانس نشستی  $L_k$  تزریق می‌گردد. معادلات ولتاژ در این حالت عبارتند از:

$$V_{L1} = V_{in} \quad (1)$$

$$V_{Lm} = V_{C1} + V_{C2} \quad (2)$$

$$nV_{Lm} = -V_{C2} + V_{C3} - V_{C5} \quad (3)$$

در حالت ۴، با خاموش شدن کلیدهای  $S_1$  و  $S_2$  فرم مداری و معادلات آن تغییر خواهد کرد. در این حالت ولتاژ سلف ورودی  $L_1$  و ولتاژ  $V_{Lm}$  بصورت زیر تعریف می‌شوند:

$$V_{L1} = V_{in} - V_{C1}, V_{L1} = V_{in} - V_{C2} \quad (4)$$

$$V_{Lm} = V_{C2} + V_{C3} - V_{C4} - V_{C5} \quad (5)$$

$$nV_{Lm} = -V_{C5} \quad (6)$$

ولتاژ خروجی برابر است با:

$$V_O = V_{C4} + V_{C5} \quad (7)$$

با استفاده از اصل تعادل ولتاژ برای سلف  $L_1$  و بهره‌بری از روابط (۱) و (۴) داریم:

$$\int_0^{DT_s} V_{in} dt + \int_{DT_s}^{T_s} V_{in} - V_{C1} dt = 0 \quad (8)$$

از رابطه (۸) ولتاژ خازن  $V_{C1}$  بصورت زیر بدست می‌آید.

تاثیرگذار بر اندازه مبدل، هزینه و تلفات می‌باشد که همواره یکی از موضوعات مورد بحث در اینگونه مبدل‌ها است. لذا در این بخش، طراحی سلف‌های مبدل مورد مطالعه قرار گرفته تا در بخش مقایسه از نتایج آن استفاده شود.

#### ۲-۴-۱- سلف ورودی

سلف ورودی بایستی بگونه‌ای طراحی شود که به صورت جریان پیوسته کار کند. برای طراحی سلف ورودی دو روش متداول وجود دارد: روش اول براساس ریپل جریان محدود و دیگری براساس حداقل اندوکتانس لازم برای پیوسته ماندن جریان می‌باشد. در این مقاله روش حداقل اندوکتانس به عنوان معیار طراحی و مقایسه مدنظر قرار گرفته است. با توجه به مدار معادل مبدل در زمان روشن بودن کلیدها (شکل ۳) روابط زیر نوشته شده‌اند.

$$L_1 \frac{di_{L1}}{dt} = V_{L1} \quad (25)$$

$$dt = DT_s \text{ and } di_{L1} = \Delta I_{L1}$$

$$V_{L1} = V_{in}$$

$$L_1 = \frac{DV_{in}}{\Delta I_{L1} f_s} \quad (26)$$

در مبدل‌های DC/DC شکل موج جریان سلف‌ها به صورت موج مثلثی است که نمایانگر شارژ و دشارژ آنها خواهد بود. میانگین شکل موج جریان سلف برابر با  $\frac{\Delta I_L}{2}$  در مرز بین جریان پیوسته و ناپیوسته است. از آنجا که متوسط جریان ورودی برابر متوسط جریان سلف ورودی است، لذا داریم:

$$I_{in,ave} = I_{L1,ave} \quad (27)$$

از طرفی متوسط جریان ورودی را می‌توان مشابه رابطه‌ی زیر نوشت.

$$I_{in,ave} = \frac{[2+2n]I_O}{(1-D)^2} \quad (28)$$

در شرایط مرزی داریم:

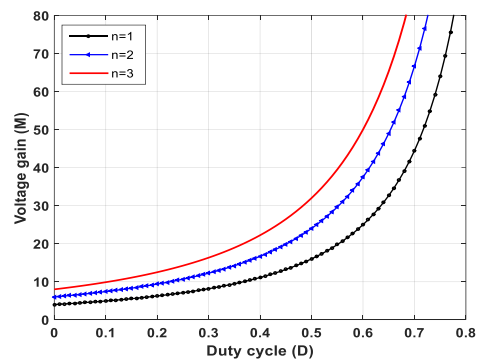
$$I_{L1,min} = I_{L1,ave} - \frac{\Delta I_{L1}}{2} \rightarrow I_{L1,min} = 0 \rightarrow I_{L1,ave} = \frac{\Delta I_{L1}}{2} \quad (29)$$

با جایگذاری رابطه (۲۸) در داخل رابطه (۲۹)، ریپل جریان سلف ورودی بصورت زیر قابل تعریف است.

$$\Delta I_{L1} = \frac{2I_O[2+2n]}{(1-D)^2} \quad (30)$$

حال با استفاده از رابطه (۳۰) در رابطه (۲۶)، حداقل

قابل پیش‌بینی می‌باشد. بعنوان نمونه بهره ولتاژ در ضریب وظیفه مثلاً ۰/۶ و به ازای نسب تبدیل‌های ۱، ۲ و ۳ به ترتیب برابر با ۲۵، ۳۷/۵ و ۵۰ است. با مشاهده شکل ۵ می‌توان دریافت که مبدل پیشنهادی توانایی افزایش ولتاژ با بهره‌های بالاتر و حتی در نسبت تبدیل سلف کوپل کمتر را نیز دارد. نتایج قدرت افزاینده‌ی بسیار مناسب مبدل پیشنهادی را تأیید می‌کنند که در کاربردهای انرژی نو می‌توان به خوبی از آن بهره برد. در ادامه مبدل از دیدگاه معیارهای مهم دیگر مانند استرس ولتاژ و طراحی سلف مورد تحلیل قرار گرفته است تا در مقایسه‌ها، مطالعه کامل-تری صورت پذیرد.



شکل ۵- مقایسه بهره ولتاژ مبدل پیشنهادی به ازای نسبت تبدیل‌های مختلف سلف تزویج

#### ۲-۳- بدست آوردن استرس ولتاژ روی عناصر مبدل پیشنهادی

استرس ولتاژ روی کلیدهای مدار برابر است با:

$$V_{S1} = V_{C1} = \frac{(1-D)V_O}{2+2n} \quad (18)$$

$$V_{S2} = V_O - V_{C3} = \frac{(1+D)V_O}{2+2n} \quad (19)$$

استرس ولتاژ دیودها به شرح زیر است:

$$V_{D1} = V_{C1} = \frac{(1-D)V_O}{2+2n} \quad (20)$$

$$V_{D2} = V_{C1} = \frac{(1-D)V_O}{2+2n} \quad (21)$$

$$V_{D3} = V_{C3} = \frac{(2n+1-D)V_O}{2+2n} \quad (22)$$

$$V_{D4} = V_O \quad (23)$$

$$V_{D5} = V_{C2} - V_{C3} + V_O = \frac{2V_O}{2+2n} \quad (24)$$

#### ۲-۴- طراحی عناصر مبدل

اندازه سلف در مبدل‌های DC-DC یکی از پارامترهای

اندوکتانس مغناطیسی سلف تزویج از رابطه (۲۷) بدست می‌آید.

$$I_{Lm(\min)} = I_{Lm\text{ave}} - \frac{\Delta i_{Lm}}{2} \rightarrow I_{Lm\text{ave}} = \frac{\Delta i_{Lm}}{2} \quad (33)$$

اندوکتانس مغناطیسی سلف تزویج در طول حالت کاری دوم برابر است با:

$$L_m = \frac{D(V_{C1} + V_{C2})}{\Delta i_{Lm} f_s} \quad (34)$$

$$V_{C1} + V_{C2} = \frac{2V_{in}}{1-D} \quad (35)$$

$$\Delta i_{Lm} = I_{Lm\text{ave}} \times 2 \rightarrow \Delta i_{Lm} = \frac{2I_o}{(1-D)} \quad (36)$$

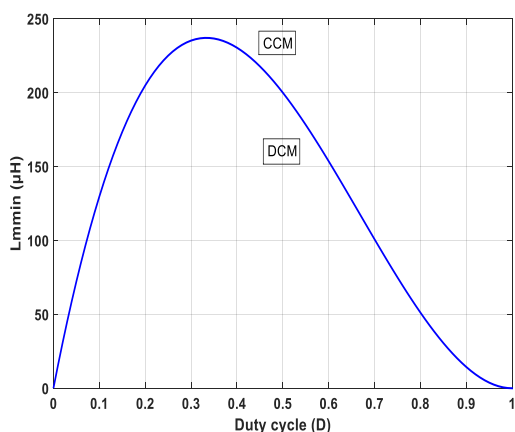
با جایگذاری روابط (۳۵) و (۳۶) در داخل رابطه (۳۴)، حداقل اندوکتانس مغناطیسی سلف تزویج بدست می‌آید.

$$L_{m(\min)} = \frac{DV_{in}}{I_o f_s} \quad (37)$$

از طریق رابطه (۱۷) و  $R = \frac{V_o}{I_o}$  می‌توان رابطه حداقل اندازه سلف را به فرم ارائه شده در رابطه (۳۸) در آورد.

$$L_{m(\min)} = \frac{D(1-D)^2 R}{f_s(2+2n)} \quad (38)$$

با توجه به رابطه (۳۸) و شرایط تعیین شده برای سلف ورودی، منحنی حداقل اندوکتانس مغناطیسی سلف تزویج در ۲۰ درصد حداکثر مقاومت اهمی (طبق روش معمول برای این سلف‌ها) نیز در شکل (۷) رسم گردید.



شکل ۷- حداقل اندوکتانس مغناطیسی سلف تزویج مبدل

پیشنهادی به ازای ضریب وظیفه‌های مختلف و  $R_o = 2000\Omega$

از روی منحنی می‌توان دریافت که حداکثر اندوکتانس مورد نیاز در تمامی شرایط باید برابر با  $236.6\mu H$  باشد. جهت حصول اطمینان در عمل از یک سلف  $250\mu H$  بهره برده شد.

اندوکتانس سلف ورودی بصورت زیر بیان می‌گردد:

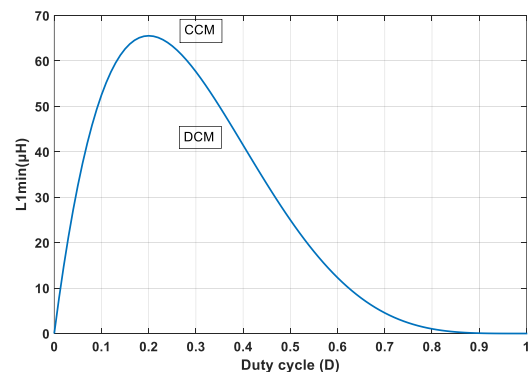
$$L_{1(\min)} = \frac{D(1-D)^2 V_{in}}{2[2+2n]I_o f_s} \quad (31)$$

از طریق رابطه (۱۷) و  $R = \frac{V_o}{I_o}$  می‌توان رابطه حداقل اندازه سلف را به فرم ارائه شده در رابطه (۳۲) در آورد.

$$L_{1(\min)} = \frac{D(1-D)^4 R}{2f_s(2+2n)^2} \quad (32)$$

با استفاده از رابطه بدست آمده، می‌توان در محدوده کاری مدنظر حداقل اندازه سلف را به ازاء پیوسته بودن جریان طراحی کرد. لذا پارامترهای طراحی به صورت زیر تعریف شدند:

ولتاژ ورودی ۳۰ ولت، فرکانس کلیدزنی ۵۰ کیلوهرتز، نسبت تبدیل سلف تزویج  $n = 1.5$ ، توان خروجی ۸۰-۱۵۰ وات، ولتاژ خروجی ۴۰۰ ولت و مقاومت بار  $1066 - 2000\Omega$ . از آنجا که باید سلف جریان را در بدترین حالت پیوسته نگه دارد، مقاومت بار برابر با  $2000\Omega$  به ازاء توان خروجی ۸۰ وات در ولتاژ خروجی ۴۰۰ ولت فرض شد. منحنی تغییرات حداقل اندوکتانس با در نظر گرفتن نکات زیر به صورت شکل (۶) قابل رسم است.



شکل ۶- حداقل اندوکتانس سلف ورودی مبدل پیشنهادی به

ازای ضریب وظیفه‌های مختلف و  $R_o = 2000\Omega$

همانطور که مشاهده می‌گردد حداکثر سلف مورد نیاز جهت پیوسته ماندن جریان در تمامی شرایط باید برابر با  $66\mu H$  باشد. جهت حصول اطمینان در عمل از یک سلف  $100\mu H$  بهره برده شد.

۲-۴-۲- سلف تزویج (حداقل اندوکتانس مغناطیسی  $L_{m\min}$ )

اندوکتانس مغناطیسی سلف تزویج نیز براساس روش حداقل اندازه مورد مطالعه قرار گرفته است. برای این منظور، معادله  $I_{L\min} = 0$  را باید تشکیل داد. متوسط جریان



## ۲-۴-۳- خازن‌ها و نیمه هادی‌ها

در این بخش نحوه انتخاب خازن‌ها و نیمه هادی‌ها (شامل دیودها و کلیدها) مورد بحث قرار می‌گیرد. جهت انتخاب خازن‌ها از معیار ریپل ولتاژ برابر با ۰/۰۱ و استرس ولتاژ روی آنها استفاده شده است. روابط بدست آمده برای ظرفیت خازن‌ها و مرتبط با ریپل ولتاژ خازن‌ها به صورت (۳۹) الی (۴۳) می‌باشند.

$$C_1 = \frac{DI_0}{(1-D)\Delta V_{C1}f_s} \quad (39)$$

$$C_2 = \frac{I_0 D [1+2n+D]}{\Delta V_{C2}f_s} \quad (40)$$

$$C_3 = \frac{I_0}{\Delta V_{C3}f_s} \quad (41)$$

$$C_4 = \frac{I_0 D}{\Delta V_{C4}f_s} \quad (42)$$

$$C_5 = \frac{I_0 D}{\Delta V_{C5}f_s} \quad (43)$$

با استفاده از مقادیر و شرایط مدنظر می‌توان اندازه ظرفیت‌ها را محاسبه کرد. ولی در بازار معمولاً خازن‌های ظرفیت پائین از مقاومت داخلی بالایی برخوردار هستند و یا با ظرفیت پائین-مقاومت داخلی کم و هزینه بالا یافت می‌شوند. لذا به صورت معمول از ظرفیت‌های بالا و مقاومت داخلی کم بهره برده می‌شود. به همین منظور محاسبات ظرفیت در این بخش توضیح نیامده است. نکته مهم در انتخاب خازن‌ها حداکثر استرس ولتاژ روی آنها خواهد بود که حتماً باید مدنظر قرار گیرد. مقادیر استرس ولتاژ خازن‌ها با استفاده از روابط (۹)، (۱۰)، (۱۲)، (۱۳) و (۱۵) قابل محاسبه هستند.

جهت انتخاب نیمه هادی‌ها (دیودها و کلیدها) باید حداکثر استرس ولتاژ و جریان عبوری را در محدوده کاری مدنظر قرار داد. استرس ولتاژ آنها در روابط (۱۸) الی (۲۴) قابل مشاهده هستند. از آنجا که مبدل در توان پائین مورد آزمایش قرار گرفته است نیاز به تحلیل جریانی ندارد. زیرا عناصر انتخابی و در دسترس با توجه به استرس ولتاژها قابلیت تحمل جریان‌ها را دارند. استرس ولتاژ بر روی کلیدها برای بهره ولتاژ ۱۶ که در آن ضریب وظیفه ۰/۴۴ خواهد بود، به صورت زیر بدست می‌آید.

$$V_{S1} = \frac{(1-D)V_0}{2+2n} = \frac{0.56 \times 400}{5} = 44.8 V$$

$$V_{S2} = \frac{(1+D)V_0}{2+2n} = 115.2 V$$

مشابه محاسبات برای کلیدها و با استفاده از روابط (۲۰) الی (۲۴)، استرس ولتاژ دیودها به ترتیب برابر با ۴۴/۸ ولت، ۴۴/۸ ولت، ۲۸۴/۳ ولت، ۴۰۰ ولت و ۱۶۰ ولت بدست خواهد آمد.

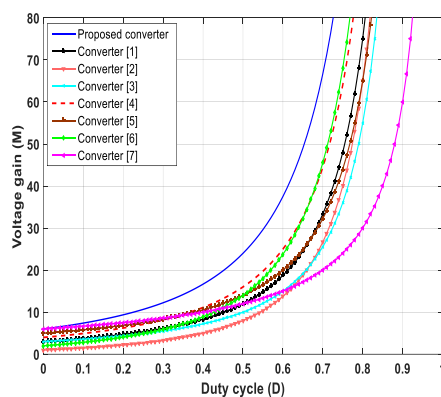
در بخش عملی جهت انتخاب عناصر موارد مذکور مدنظر قرار گرفتند که با توجه به جدول قطعات و مشخصات آنها (جدول ۳) این مقوله قابل تشخیص می‌باشد.

## ۳- مقایسه مبدل پیشنهادی با دیگر مبدل‌ها

در این بخش مقایسه مبدل پیشنهادی با مبدل‌های مراجع [۱] الی [۷] از لحاظ تعداد عناصر، بهره ولتاژ، مجموع استرس ولتاژ روی کلیدها و دیودها و حداقل اندوکتانس سلف ورودی آورده شده است.

با توجه به تعداد عناصر در جدول ۱، تعداد عناصر مبدل پیشنهادی با دو مرجع [۲] و [۶] برابر بوده و نسبت به مراجع [۱] و [۳-۵] تعداد عناصر بیشتر و نسبت به مبدل [۷] تعداد کمتری دارد. البته در ادامه خواهیم دید که مبدل‌های با تعداد عناصر کمتر مشخصات عملکردی بسیار ضعیف‌تر از مبدل پیشنهادی خواهند داشت و حتی این مبدل نسبت به مراجع با تعداد عناصر مساوی و بیشتر دارای برتری‌های محسوسی است.

شکل (۸) بهره ولتاژ مبدل پیشنهادی با سایر ساختارهای مراجع در نسبت تبدیل سلف تزویج برابر با ۲ را نشان می‌دهد. ملاحظه می‌گردد مبدل پیشنهادی می‌تواند ولتاژ را با بهره بالاتری در ضریب وظیفه‌های یکسان تقویت کند. بهره ولتاژ مبدل پیشنهادی در ضریب وظیفه‌های ۰/۴ الی ۰/۶ حداقل ۱/۵ برابر دیگر مبدل‌ها خواهد بود که این مسئله قدرت بالای مبدل در افزایش ولتاژ را اثبات می‌کند.



شکل ۸- مقایسه بهره ولتاژ مبدل پیشنهادی با سایر مبدل‌ها در  $n = 2$



جدول ۱- مقایسه بین مبدل پیشنهادی و مبدل‌های دیگر - C: تعداد خازن، D: تعداد دیود، S: تعداد کلید، L: تعداد سلف و CL: تعداد سلف توزیع

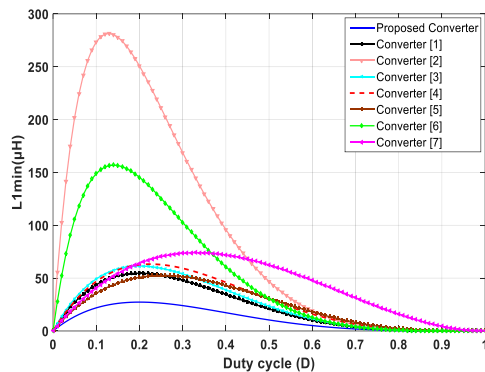
مبدل‌ها	تعداد عناصر مبدل	جزئیات عناصر	رابطه بهره ولتاژ	رابطه استرس ولتاژ روی کلیدها ( $V_S/V_O$ )	رابطه مجموع استرس ولتاژ روی دیودها ( $\Sigma V_D/V_O$ )
مبدل پیشنهادی	۱۴	C= 5, D= 5, S= 2, L=1, CL= 1	$\frac{2+2n}{(1-D)^2}$	$S_1: \frac{(1-D)}{2+2n}$ $S_2: \frac{(1+D)}{2+2n}$	$\frac{7-3D+2n}{2+2n}$
مبدل در مرجع [۱]	۱۲	C=4, D= 5, S= 1, L=1, CL= 1	$\frac{1+n}{(1-D)^2}$	$\frac{1}{1+n}$	$\frac{2+2n}{1+n}$
مبدل در مرجع [۲]	۱۴	C= 4, D= 5, S= 1, L=2, CL= 1	$\frac{1+nD}{(1-D)^2}$	$\frac{1}{1+nD}$	$\frac{4+n+nD}{1+nD}$
مبدل در مرجع [۳]	۱۱	C= 3, D= 5, S= 1, L=1, CL= 1	$\frac{1+n-D}{(1-D)^2}$	$\frac{(1+n)(1-D)}{1+n-D}$	$\frac{3+3n-D(4+2n-D)}{1+n-D}$
مبدل در مرجع [۴]	۱۲	C= 4, D= 5, S= 1, L=1, CL= 1	$\frac{2+n}{(1-D)^2}$	$\frac{1}{2+n}$	$\frac{2+2n}{2+n}$
مبدل در مرجع [۵]	۱۲	C= 4, D= 4, S= 2, L=1, CL= 1	$\frac{1+D+2n(1-D)}{(1-D)^2}$	$S_1: \frac{(1-D)}{1+D+2n(1-D)}$ $S_2: \frac{(1+D)}{1+D+2n(1-D)}$	$\frac{4-2D+2n}{1+D+2n(1-D)}$
مبدل در مرجع [۶]	۱۴	C= 5, D= 5, S= 2, L=1, CL= 1	$\frac{2+(1+n)D}{(1-D)^2}$	$S_1: \frac{(1-D)}{2+(1+n)D}$ $S_2: \frac{1}{2+(1+n)D}$	$\frac{5+2nD}{2+D(n+1)}$
مبدل در مرجع [۷]	۱۶	C= 5, D= 6, S= 2, L=2, CL(three winding)=1	$\frac{2(1+n)}{1-D}$	$S_1=S_2: \frac{1}{2(1+n)}$	$\frac{10+8n}{2(n+1)}$

است. وضعیت کلید دوم ( $S_2$ ) نیز نسبت به اکثر مراجع بهتر است و به ازاء نسبت دور سلف توزیع بزرگتر از ۲، استرس ولتاژ کمتری را نسبت به بقیه باید تحمل کند. بنابراین کلیدهای با مقاومت داخلی ( $R_{DS(on)}$ ) پایین‌تر و هزینه کمتر می‌توانند استفاده شوند و راندمان بهبود یابد. از آنجا که تعداد دیودها در مبدل‌های مورد مطالعه متفاوت بوده و محل کاربرد آنها تفاوت دارد، مقایسه آن‌ها به صورت تک به تک امکان‌پذیر نیست. لذا مقایسه مجموع استرس ولتاژ روی دیودهای مبدل پیشنهادی با دیگر مبدل‌ها به نظر معقول‌تر خواهد بود و نتایج بهتری حاصل می‌کند.

در مرحله دوم مقایسه استرس ولتاژ روی کلیدهای مبدل پیشنهادی با دیگر مبدل‌ها و با توجه به روابط در جدول ۱ قابل انجام است. شکل (۹) مقایسه استرس ولتاژ روی کلیدهای اصلی مبدل پیشنهادی و مبدل‌های مراجع را نشان می‌دهد. جهت مقایسه منحنی استرس ولتاژها در ضریب وظیفه برابر با ۰/۵ رسم گردیده‌اند. با توجه به شکل (۹) ملاحظه می‌گردد که استرس ولتاژ هر دو کلید مبدل پیشنهادی با افزایش نسبت تبدیل سلف توزیع مقادیر کمتری را نسبت به سایر مراجع نشان می‌دهد. این موضوع بخصوص در کلید اول مبدل پیشنهادی ( $S_1$ ) قابل توجه

استرس ولتاژ روی نیمه هادی‌ها را کاهش می‌دهد. که این مسئله، قابلیت‌های مبدل پیشنهادی را به ازاء کاربردهای فوق افزاینده ولتاژ افزایش می‌دهد.

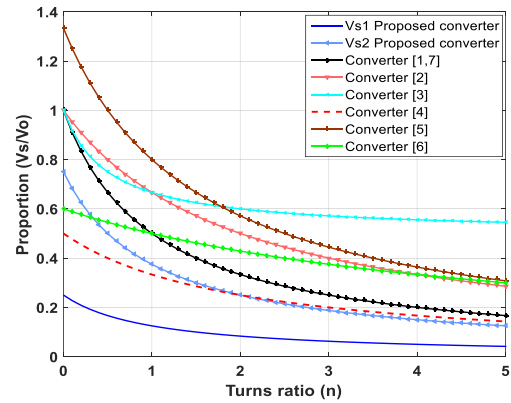
در شکل (۱۱) حداقل اندوکتانس سلف ورودی مبدل پیشنهادی با مبدل‌های مراجع [۷-۱] مقایسه شده است. با توجه به رابطه (۳۲) حداقل اندوکتانس سلف ورودی به ضریب وظیفه، بار، فرکانس و نسبت تبدیل سلف تزویج ارتباط دارد. از این رو فرض می‌شود که بار، فرکانس و نسبت تبدیل سلف تزویج به ترتیب ۶۰۰ اهم، ۵۰ کیلوهرتز و ۲ باشند.



شکل ۱۱- مقایسه حداقل اندوکتانس سلف ورودی مبدل پیشنهادی با سایر مبدل‌ها

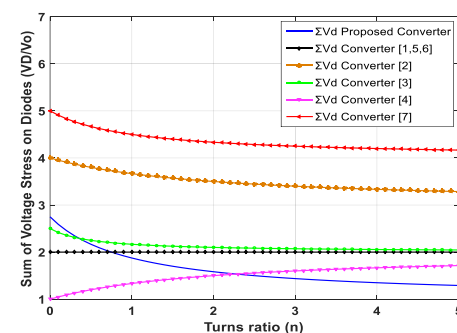
با توجه به منحنی‌های شکل (۱۱) می‌توان نتیجه گرفت که اندازه حداقل اندوکتانس سلف ورودی مبدل پیشنهادی نسبت به مراجع و در تمامی ضریب وظیفه‌ها همواره کمتر خواهد بود. مطابق با اثرات منفی مقاومت‌های پارازیتی اجزاء مبدل DC/DC، سلف‌های کوچکتر در مبدل پیشنهادی یک نقطه مثبت و مهم تلقی می‌گردد. حداقل اندوکتانس سلف ورودی مبدل پیشنهادی ( $L_{1min}$ )، به ازاء بدترین شرایط باید دارای اندوکتانسی معادل با  $27.3\mu H$  باشد که در شکل (۱۱) و ضریب وظیفه  $0.2$  این مقدار حداکثری قابل مشاهده است.

در بخش انتهایی مقایسه‌ای بین مبدل پیشنهادی و مبدل‌های مراجع [۸]، [۹]، [۱۰] از دیدگاه هزینه، چگالی توان و حجم فیزیکی انجام شده است. علت انتخاب این مراجع برای مقایسه مذکور تعداد عناصر برابر آنها و ساختار مشابه آنها می‌باشد (دارای عناصر فعال و غیر فعال یکسان، دارای یک سلف تزویج و فرکانس عملکرد نزدیک به هم هستند). عناصر مبدل‌های مدنظر به ازاء شرایط برابر شامل: ولتاژ ورودی ۲۵ ولت، ولتاژ خروجی ۴۰۰ ولت، بهره ولتاژ ۱۶ و



شکل ۹- مقایسه استرس ولتاژ روی کلیدهای مبدل پیشنهادی با سایر مبدل‌ها در ضریب وظیفه  $0.5$

شکل (۱۰) مقایسه مجموع استرس ولتاژ روی دیویدهای مبدل پیشنهادی و مبدل مراجع [۷-۱] را نشان می‌دهد. جهت ترسیم منحنی مجموع استرس‌ها با توجه به روابط جدول ۱، ضریب وظیفه برابر با  $0.5$  فرض شد که البته در ضریب وظیفه‌های دیگر نیز نتایج مشابه بدست می‌آید. با توجه به شکل (۱۰) ملاحظه می‌گردد که مجموع استرس ولتاژ روی دیویدهای مبدل پیشنهادی با افزایش نسبت تبدیل سلف تزویج مقادیر کمتری را نسبت به سایر مراجع نشان خواهد داد. به غیر از مبدل مرجع [۴] استرس ولتاژ روی دیویدهای مبدل پیشنهادی در نسبت دور بزرگتر یا مساوی ۱، از بقیه کمتر است و با برخی از آنها تفاوت قابل ملاحظه‌ای دارد. البته مجموع استرس ولتاژ دیویدهای مبدل پیشنهادی در نسبت تبدیل‌های بزرگتر از  $2/5$  مقادیر کمتری را نسبت به مرجع [۴] نشان می‌دهد.



شکل ۱۰- مقایسه استرس ولتاژ روی دیویدهای مبدل پیشنهادی با سایر مبدل‌ها در ضریب وظیفه  $0.5$

با توجه به مقایسه‌های بهره ولتاژ و استرس ولتاژ روی کلیدها و دیویدهای مبدل پیشنهادی می‌توان نتیجه گرفت که مبدل پیشنهادی علاوه بر بهره ولتاژ بالاتر به ازای نسبت تبدیل‌های بزرگتر سلف تزویج، این افزایش به همان نسبت

جدول ۳- مشخصات مبدل و عناصر مورد استفاده در شبیه-سازی و آزمایش

پارامتر	
ولتاژ ورودی	25 V
اندوکتانس سلف ورودی $L_1$	$100 \mu H$ $r_{L1} = 0.08$
نسبت تبدیل سلف تزویج	$n = 1.5$
اندوکتانس مغناطیسی سلف تزویج	$250 \mu H$
اندوکتانس نشتی سلف تزویج $L_K$	$2 \mu H$
ظرفیت خازن های $C_1, C_2, C_3$	$100 \mu F$
$C_4$ و $C_5$ ظرفیت خازن خروجی	$120 \mu F$
فرکانس کلیدزنی	50kHz
ماسفت های $S_1$ و $S_2$	IRFP260N
مقاومت درین-سورس ماسفت ها	$0.04 \Omega$
دیود های $D_1$ و $D_2$	MBR10100CT VF= 0/65V $t_{rr} = 25ns$
دیودهای $D_3$ و $D_4$ و $D_5$	MUR860 VF=1/5 V $t_{rr} = 70ns$
بار اهمی	$1066 \Omega$

در پایان این قسمت باید عنوان کرد که مبدل پیشنهادی از نقطه نظر معیارهای مختلف دارای خصوصیات قابل توجهی است که آن را از مراجع مورد مطالعه متمایز می کند. لذا در کاربردهای انرژی تجدیدپذیر می توان از آن بهره برد.

#### ۴- نتایج شبیه سازی و آزمایش

برای تایید تحلیل ها، شبیه سازی مبدل پیشنهادی در نرم افزار متلب/سیمولینک انجام شد و همچنین یک نمونه اولیه از آن در آزمایشگاه ساخته و مورد آزمایش قرار گرفت. مشخصات مبدل در شبیه سازی و ساخت مشابه و طبق مقادیر جدول ۳ در نظر گرفته شده اند. نتایج شبیه سازی و آزمایش نشان می دهد بهره ولتاژ برای کاربردهای انرژی تجدیدپذیر بسیار خوب بوده و استرس ولتاژ روی دیودها و سوئیچ اصلی کمتر از ولتاژ خروجی می باشد.

نتایج شبیه سازی در ولتاژ ورودی ۲۵ ولت، ضریب وظیفه  $0.445$ ، نسبت تبدیل سلف تزویج  $n=1/5$ ، ولتاژ خروجی  $400$  ولت و بار  $150$  وات در حالت عملکرد با جریان پیوسته در شکل (۱۲) به نمایش درآمده اند.

توان خروجی در محدوده  $80$  الی  $150$  وات مجدداً طراحی شدند.

جهت محاسبه اندازه سلف ها از روش حداقل اندوکتانس مورد نیاز برای پیوسته نگه داشتن جریان در محدوده کاری مشابه بهره برده شد. اندازه خازن ها نیز براساس حداکثر ریپل ولتاژ خروجی و استرس ولتاژ روی هر کدام بدست آمدند. در مبدل های الکترونیک قدرت، نیمه هادی ها عناصر بسیار مهمی هستند که باید نوع مورد استفاده آنها با استرس جریان و استرس ولتاژ تناسب داشته باشند. با در نظر گرفتن تمامی نکات مطرح شده، جدول ۲ شامل اطلاعات مقایسه ای مبتنی بر طراحی مجدد عناصر مبدل ها بدست آمدند. لازم به ذکر است در همه مبدل ها از یک روش طراحی مدار چایی و عناصر با ویژگی های مشابه و از سازه های یکسان مدنظر قرار گرفت. همانطور که مشاهده می شود، مبدل پیشنهادی دارای هزینه تمام شده کمتری نسبت به سه مبدل دیگر است. علت های اصلی این موضوع را می توان با استفاده از ضریب وظیفه (دیوتی سایکل) کوچکتر در بهره ولتاژ یکسان، نیاز به سلف های با اندوکتانس کمتر (طبیعتاً نیاز به هسته با اندازه کوچکتر) و استرس ولتاژ کمتر روی عناصر مدار مبدل پیشنهادی بخصوص کلیدهای آن بیان کرد. حجم مبدل ها نیز با توجه به عناصر انتخابی برای هر مبدل بدست آمده است که در مبدل پیشنهادی کمترین مقدار را دارد. از آنجا که مبدل ها برای توان یکسان طراحی شده اند، چگالی توان یا توان نامی تقسیم بر حجم مبدل در نمونه مورد مطالعه از بقیه بیشتر خواهد بود.

جدول ۲- مقایسه بین مبدل پیشنهادی و مبدل های مراجع [۸]، [۹]، [۱۰] از دیدگاه هزینه، چگالی توان و حجم

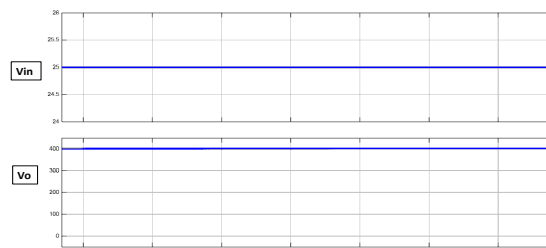
مبدل ها	قیمت نهایی	چگالی توان	حجم
پیشنهادی	\$26.6	$0.33 \frac{w}{cm^3}$	$450 cm^3$
مرجع [8]	\$34	$0.22 \frac{w}{cm^3}$	$675 cm^3$
مرجع [9]	\$36.5	$0.16 \frac{w}{cm^3}$	$900 cm^3$
مرجع [10]	\$33	$0.25 \frac{w}{cm^3}$	$600 cm^3$

شکل (۱۲-الف) ولتاژ ورودی و ولتاژ خروجی را نشان می‌دهد که در آن ولتاژ ورودی ۲۵ ولت و ولتاژ خروجی ۴۰۰ ولت می‌باشد. در حالت ایده آل ولتاژ خروجی با مقدار ضریب وظیفه  $0.445$  و نسبت تبدیل  $n=1/5$  و ولتاژ ورودی ۲۵ ولت باید برابر با ۴۰۶ ولت گردد. این اختلاف ولتاژ بین حالت ایده‌آل و شبیه‌سازی، ناشی از مقاومت پارازیتی قطعات نیمه هادی و سلف‌ها و افت ولتاژ مستقیم دیودها خواهد بود.

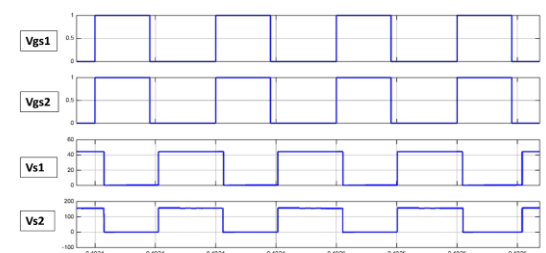
در شکل (۱۲-ب) ولتاژ گیت و استترس ولتاژ روی کلیدهای  $S_1$  و  $S_2$  به نمایش درآمده‌اند. استترس ولتاژ کلیدهای  $S_1$  و  $S_2$  با توجه به نتایج شبیه‌سازی به ترتیب برابر با ۴۳ ولت و ۱۱۷ ولت هستند (مقادیر با محاسبات استترس ولتاژ مبتنی بر روابط (۱۸) و (۱۹) مطابقت دارند). شکل (۱۲-ج) استترس ولتاژ دیودهای  $D_1, D_2, D_3, D_4, D_5$  را نشان می‌دهد. طبق شکل استترس ولتاژ دیودها به ترتیب ۴۳ ولت، ۴۳ ولت، ۲۸۲ ولت، ۴۰۰ ولت و ۱۵۷ ولت هستند. طبق نتایج استترس ولتاژ  $S_1$  خیلی کمتر از ولتاژ خروجی است و استترس ولتاژ  $S_2$  از نصف ولتاژ خروجی هم کمتر می‌باشد. از طرفی استترس ولتاژ دیودها به غیر از دیود  $D_4$  کسری از ولتاژ خروجی هستند. بعلاوه، در شکل (۱۲-د) استترس ولتاژ خازن‌های  $C_1, C_2, C_3, C_4, C_5$  نمایان هستند. طبق شکل، استترس ولتاژ خازن‌ها به ترتیب ۴۳ ولت، ۴۳ ولت، ۲۸۳ ولت، ۲۸۸ ولت و ۱۱۰ ولت اندازه‌گیری شده‌اند. آخرین قسمت از خروجی‌ها در شکل (۱۲-پ) متعلق به جریان سلف ورودی و جریان اندوکتانس نشتی سلف تزویج هستند که متوسط جریان سلف ورودی و جریان اندوکتانس نشتی سلف تزویج در شکل به ترتیب  $6/2$  آمپر و  $1/88$  آمپر می‌باشند.

در شکل (۱۳) نتیجه شبیه‌سازی حالت گذرا مبدل پیشنهادی به ازای تغییرات ناگهانی بار خروجی به نمایش درآمده است. در طی شبیه‌سازی تغییرات خروجی، بطور ناگهانی و از ۸۰ وات به ۱۵۰ وات و سپس از ۱۵۰ وات به ۸۰ وات در نظر گرفته شده‌اند. همانطور که در شکل پیدا است کنترل کننده با عملکرد مناسب و در مدت زمان کوتاهی ولتاژ خروجی را در مقدار مدنظر ۴۰۰ ولت تنظیم می‌کند.

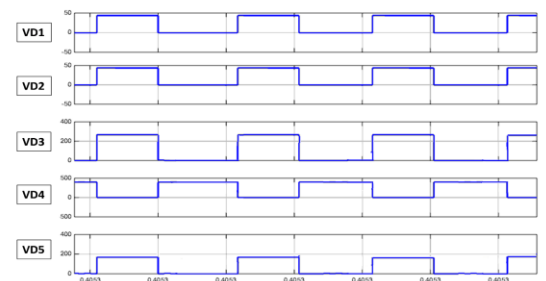
جهت بررسی عملکرد مبدل در شرایط واقعی یک نمونه آزمایشگاهی مشابه شکل (۱۴) ساخته شد که دارای عناصر و مشخصات ذکر شده در جدول ۲ است.



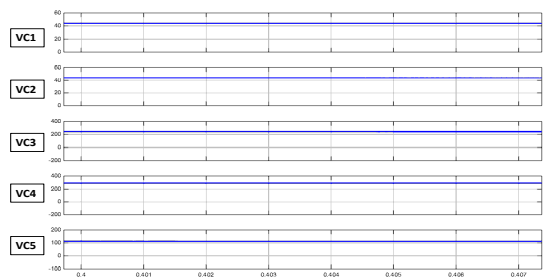
(الف)



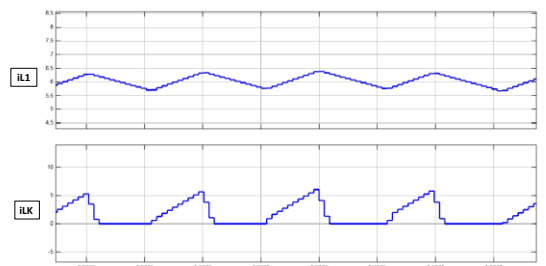
(ب)



(ج)

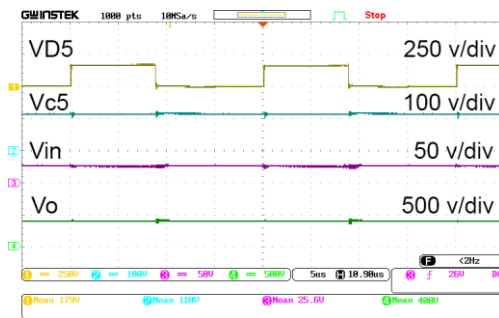


(د)

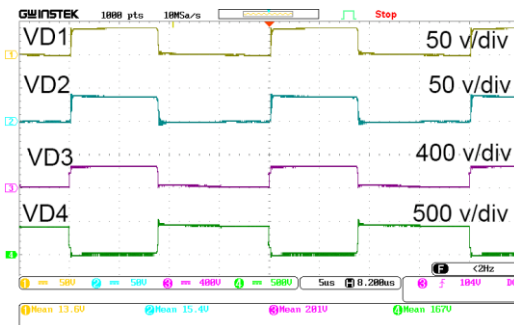


(پ)

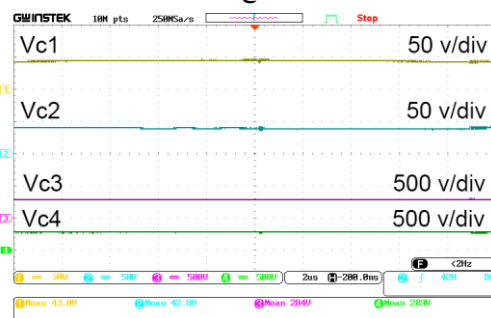
شکل ۱۲- نتایج شبیه‌سازی الف) ولتاژ ورودی، ولتاژ خروجی ب) ولتاژ گیت‌ها، ولتاژ کلیدهای  $S_1$  و  $S_2$  ج) ولتاژ دیودهای  $D_1, D_2, D_3, D_4, D_5$  د) ولتاژ خازن‌های  $C_1, C_2, C_3, C_4, C_5$  پ) جریان سلف ورودی و جریان اندوکتانس نشتی



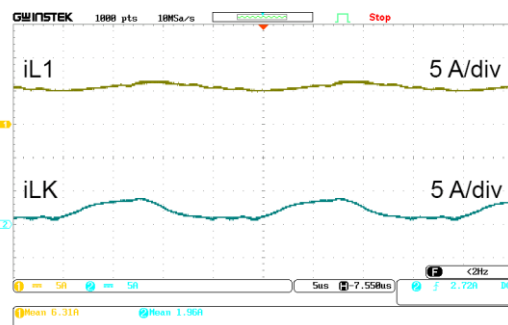
(ب)



(ج)

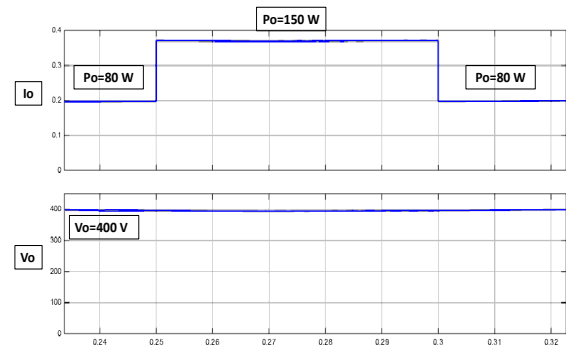


(د)



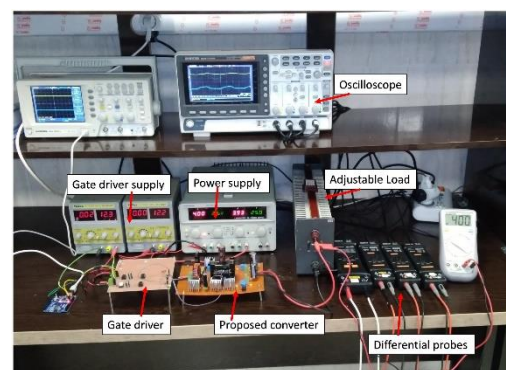
(پ)

شکل ۱۵- نتایج آزمایشگاهی مبدل پیشنهادی در ضریب وظیفه ۰٫۴۴۵، نسبت تبدیل سلف کوپل ۱/۵ و بار  $1066 \Omega$  و بهره ولتاژ ۱۶ (ولتاژ ورودی ۲۵ ولت و ولتاژ خروجی ۴۰۰ ولت) الف- پالس راهاندازی کلیدها، ولتاژ کلیدهای  $S_1$  و  $S_2$  (ب)- ولتاژ ورودی و خروجی مبدل پیشنهادی و همچنین استرس ولتاژ دیود  $D_5$  و خازن  $C_5$  (ج)- استرس ولتاژ دیودهای  $D_1$  و  $D_2$  و  $D_3$  و  $D_4$  (د)- استرس ولتاژ خازن  $C_1$  و  $C_2$  و  $C_3$  و  $C_4$  (پ)- جریان سلف ورودی و سلف نشستی تزویج

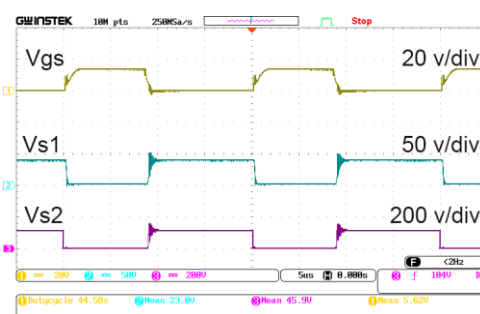


شکل ۱۳- عملکرد حالت گذرا مبدل پیشنهادی به ازاء تغییرات ناگهانی بار

در ادامه و در شکل (۱۵) نتایج عملی در ولتاژ ورودی برابر ۲۵ ولت، ولتاژ خروجی ۴۰۰ ولت و ضریب وظیفه ۰٫۴۴۵ و بار اهمی ۱۰۶۶ اهمی آمده است. نتایج شامل ولتاژ دو سر دیودها، ولتاژ کلیدها، ولتاژ ورودی، ولتاژ خروجی، ولتاژ خازن‌ها و جریان سلف‌ها می‌باشد. شکل (۱۵-الف) سیگنال گیت کلیدها و ولتاژ دو سر هر یک از کلیدها را نشان می‌دهد. در این حالت استرس ولتاژ کلیدهای  $S_1$  و  $S_2$  به ترتیب برابر ۴۳ ولت و ۱۱۸ ولت می‌باشد. در شکل (۱۵-ب) ولتاژ ورودی و خروجی مبدل پیشنهادی و همچنین استرس ولتاژ دیود  $D_5$  و خازن  $C_5$  به نمایش درآمده‌اند.

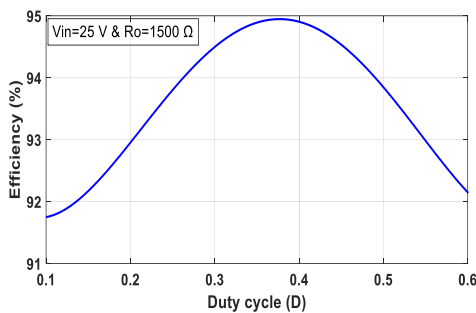


شکل ۱۴- عکس میز کار شامل مبدل ساخته شده، تجهیزات اندازه‌گیری، بار و منابع



(الف)

با توجه به شکل (۱۶) راندمان مبدل در توان نامی (۱۵۰ وات) برابر با ۹۵/۲ درصد می باشد و حداکثر راندمان نیز در توان ۱۲۰ وات و برابر با ۹۶/۵ درصد است. برای نتایج شبیه سازی نیز در توان نامی راندمان برابر ۹۵/۸ و حداکثر توان نیز ۹۷/۳ (در توان ۱۲۰ وات) می باشد. بنابراین می توان به طراحی مناسب عناصر به ازاء محدوده عملکرد مدنظر اشاره کرد. بعلاوه راندمان مبدل به ازاء ضریب وظیفه های مختلف و در بار ثابت اندازه گیری شد و نتایج در شکل (۱۷) به نمایش درآمده اند.



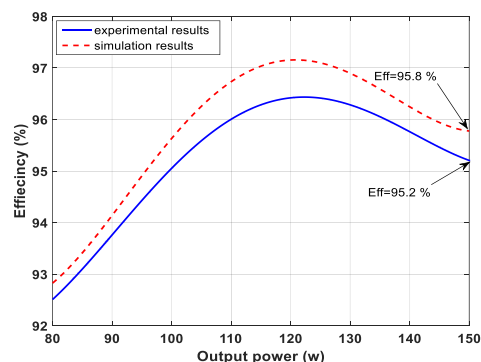
شکل ۱۷- راندمان مبدل در بار ثابت و به ازاء ضریب وظیفه های مختلف (بهره ولتاژ متفاوت)- بار اهمی و ۱۵۰۰ اهم لحاظ شده است

ملاحظه می گردد با افزایش ضریب وظیفه، راندمان مبدل در بهره ولتاژهای بالا کاهش می یابد که بخاطر تاثیر مقاومت داخلی سلف ها و خازن ها می باشد (البته باید به تلفات هسته و کلیدزنی ماسفت نیز باید اشاره کرد که در راندمان تاثیر دارند). در نتایج، حداکثر راندمان در بار اهمی ۱۵۰۰ اهم و در ضریب وظیفه ۰/۳۸ برابر ۹۵ درصد است. همانطور که مشهود می باشد، مبدل در تمامی ضریب وظیفه ها دارای راندمانی بیش از ۹۲ درصد خواهد بود.

همچنین منحنی بهره ولتاژ به ازای ضریب وظیفه های مختلف در حالت عملی، به ازاء بار ۱۵۰۰ اهمی و ولتاژ ورودی ۲۵ ولت در شکل (۱۸) قابل مشاهده می باشد. ملاحظه می گردد بهره ولتاژ مبدل پیشنهادی تا ضریب وظیفه ۰/۶ مطابقت خوبی با مقادیر بهره ولتاژ ایده آل دارد. به عنوان مثال در ضریب وظیفه ۰/۶ بهره ولتاژ در حالت تئوری و عملی به ترتیب برابر ۳۱/۲ و ۲۸/۵ می باشد. در ضریب وظیفه های بالاتر اثر مقاومت های پارازیتی منجر به کاهش بهره ولتاژ و اختلاف مقادیر عملی و ایده آل تئوری خواهد شد. این مسئله در مبدل های مورد استفاده جهت

طبق رابطه بهره ولتاژ ایده آل (رابطه (۱۷))، مقدار ولتاژ خروجی در ولتاژ ورودی ۲۵ ولت، ضریب وظیفه ۰/۴۴۵ و نسبت تبدیل سلف کوپل شده ۱/۵ برابر با ۴۰۶ ولت است، در حالی که در عمل ۴۰۰ ولت اندازه گیری شده است. این اختلاف ولتاژ به دلیل مقاومت های پارازیتی قطعات می باشد. استرس ولتاژ روی دیود  $D_5$  و خازن  $C_5$  نیز به ترتیب برابر ۱۵۸ ولت و ۱۱۰ ولت اندازه گیری شد. در شکل (۱۵-ج) استرس ولتاژ دیودهای  $D_1, D_2, D_3$  و  $D_4$  قابل مشاهده می باشد. مقادیر در عمل ۴۳ ولت برای دیود  $D_1$  و ۴۳ ولت برای دیود  $D_2$  و ۲۸۰ ولت برای دیود  $D_3$  و ۴۰۰ ولت برای دیود  $D_4$  اندازه گیری شد. در شکل (۱۵-د) استرس ولتاژ خازن های  $C_1, C_2, C_3$  و  $C_4$  را نشان می دهد. که این مقادیر در مدار ساخته شده، ۴۳ ولت برای خازن  $C_1$ ، ۴۲/۸ ولت برای خازن  $C_2$ ، ۲۸۴ ولت برای خازن  $C_3$  و ۲۸۹ ولت برای  $C_4$  هستند. در شکل (۱۵-پ) جریان سلف ورودی و سلف نشستی تزویج نشان داده است، که به ترتیب برابر ۶/۳۱ آمپر و ۱/۹۶ آمپر می باشد. در عمل ریپل جریان سلف ورودی تقریباً ۲۰٪ درصد می باشد که نشان از پایین بودن ریپل جریان ورودی مبدل پیشنهادی دارد. عملکرد مبدل در حالت آزمایش، قابل مقایسه با مدار معادل مبدل در حالت قطع و وصل کلیدها و شکل موج های پیش بینی شده آن (شکل ۲، شکل ۳ و شکل ۴) می باشد و با مقادیر به دست آمده از روابط مطابقت خوبی دارند (مانند بهره ولتاژ که بحث شد).

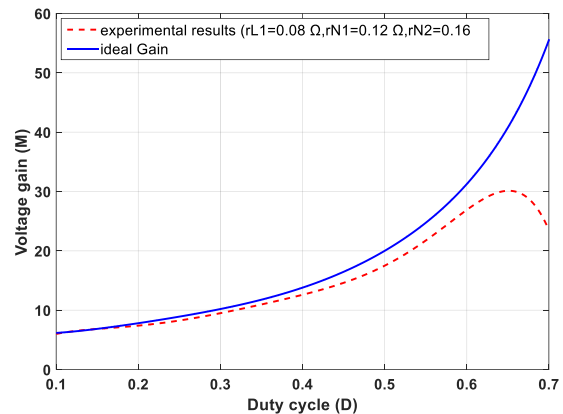
در این مرحله نیز راندمان مبدل در حالت آزمایشگاهی و شبیه سازی به ازای توان های خروجی مختلف در شکل (۱۶) رسم گردیده است که در حین انجام آزمایش و شبیه سازی، ولتاژ ورودی ۲۵ ولت و خروجی ۴۰۰ ولت بوده است (ولتاژ خروجی با یک کنترل کننده PI ثابت نگه داشته بود).



شکل ۱۶- راندمان مبدل در توان های مختلف و ولتاژ خروجی کنترل شده ۴۰۰ ولت

تحلیل و آزمایش قابلیت فوق افزاینده خود را نشان داد. از همین رو برای بهره ولتاژ برابر با ۱۶ مورد آزمایش قرار گرفت که با راندمان بالا در توان نامی (۹۵/۲٪) عملکرد مطلوبی داشت. از نقطه نظر استرس ولتاژ بر روی عناصر مدار، مبدل پیشنهادی دارای وضعیت بسیار مناسبی می باشد که مقایسه با مبدل های دیگر این مسئله را اثبات می کند. بخصوص در مورد کلیدهای قدرت استرس ولتاژ پائین آنها کاملاً مشهود است. طبق نتایج آزمایش، در یکی از کلیدها استرس ولتاژ اندکی بیشتر از ده درصد ولتاژ خروجی و در دیگری کمتر از ۳۰ درصد ولتاژ خروجی بوده اندازه حداقل سلف مورد نیاز از بقیه مراجع بسیار کمتر بوده و نیاز به هسته کوچکتری دارد. استرس ولتاژ پائین روی کلیدها و نیاز به سلف های کوچکتر باعث کوچک شدن حجم، افزایش چگالی توان و کاهش هزینه در مبدل پیشنهادی در مقایسه با مراجع مورد مطالعه گردید. از طریق شبیه سازی و آزمایش عملکرد مبدل مورد بررسی قرار گرفت که نتایج تطابق بین تحلیل، شبیه سازی ها و نتایج آزمایش را نشان می دهند. ضمناً عملکرد مبدل در حالت های گذرا، بر دینامیک مناسب مبدل در مقابل تغییرات دلالت دارد.

افزایش ولتاژ یک امر طبیعی است. البته با افزایش کیفیت عناصر مورد استفاده این اختلاف در ضریب وظیفه های بالاتر کمتر می گردد. با توجه به راندمان و بهره ولتاژ در حالت عملی می توان به عملکرد با کیفیت مبدل طراحی شده در حالت عملی پی برد.



شکل ۱۸- بهره ولتاژ به ازاء حالت ایده آل و نتایج آزمایش

## ۵- نتیجه گیری

همانطور که مشاهده گردید، مبدل پیشنهادی در طی

## مراجع

- [1] Wang, Y., Y. Qiu, Q. Bian, Y. Guan, and D. Xu. "A Single Switch Quadratic Boost High Step up Dc–Dc Converter." *IEEE Transactions on Industrial Electronics* 66, no. 6 (2019): 4387-4397.
- [2] Lee, S. W., and H. L. Do. "High Step-up Coupled-Inductor Cascade Boost Dc–Dc Converter with Lossless Passive Snubber." *IEEE Transactions on Industrial Electronics* 65, no. 10 (2018): 7753-7761.
- [3] Lee, S. W., and H. L. Do. "Quadratic Boost Dc–Dc Converter with High Voltage Gain and Reduced Voltage Stresses." *IEEE Transactions on Power Electronics* 34, no. 3 (2019): 2397-2404.
- [4] Rezaie, Milad, Vahid Abbasi, and Tamas Kerekes. "High Step-up Dc–Dc Converter Composed of Quadratic Boost Converter and Switched Capacitor." *IET Power Electronics* 13, no. 17 (2020): 4008-4018.
- [5] Hasanpour, S., Y. P. Siwakoti, A. Mostaan, and F. Blaabjerg. "New Semi quadratic High Step-up Dc/Dc Converter for Renewable Energy Applications." *IEEE Transactions on Power Electronics* 36, no. 1 (2021): 433-446.
- [6] Lee, Y. S., Z. H. Chou, S. S. Huang, and S. Y. Huang. "Quadratic Boost Converter with Switched Capacitor and Coupled Inductor for Pv System Applications." Paper presented at the 2013 IEEE 10th International Conference on Power Electronics and Drive Systems (PEDS), 22-25 April 2013.
- [7] Li, W., W. Li, X. Xiang, Y. Hu, and X. He. "High Step-up Interleaved Converter with Built-in Transformer Voltage Multiplier Cells for Sustainable Energy Applications." *IEEE Transactions on Power Electronics* 29, no. 6 (2014): 2829-2836.
- [8] Mirzaee, Afshin, Sajad Arab Ansari, and Javad Shokrollahi Moghani. "Single Switch Quadratic Boost Converter with Continuous Input Current for High Voltage Applications." *International Journal of Circuit Theory and Applications* 48, no. 4 (2020): 587-602.
- [9] Rezaie, M., and V. Abbasi. "Ultrahigh Step-up Dc–Dc Converter Composed of Two Stages Boost Converter, Coupled Inductor, and Multiplier Cell." *IEEE Transactions on Industrial Electronics* 69, no. 6 (2022): 5867-5878.



- [10] Hu, R., J. Zeng, J. Liu, Z. Guo, and N. Yang. "An Ultrahigh Step-up Quadratic Boost Converter Based on Coupled-Inductor." *IEEE Transactions on Power Electronics* 35, no. 12 (2020): 13200-13209.
- [11] mohammad reza banaei, and hossein ajdarfaeghi bonab. "Presentation, Analysis and Comparison of New Single-Switch High Step-up dc-dc Converters with Low Voltage Stress on the switch." *Journal of Modeling in Engineering* 17, no. 56 (2019): 347-366. (inPersian)
- [12] Zhang, Neng, Danny Sutanto, Kashem M. Muttaqi, Bo Zhang, and Dongyuan Qiu. "High-Voltage-Gain Quadratic Boost Converter with Voltage Multiplier." *IET Power Electronics* 8, no. 12 (2015): 2511-2519.
- [13] Yang, Jie, Dongsheng Yu, He Cheng, Xiaoshu Zan, and Huiqing Wen. "Dual-Coupled Inductors-Based High Step-up Dc/Dc Converter without Input Electrolytic Capacitor for Pv Application." *IET Power Electronics* 10, no. 6 (2017): 646-656.
- [14] Guepfrih, Marcelo Flavio, Gierri Waltrich, and Telles Brunelli Lazzarin. "Quadratic-Boost-Double-Flyback Converter." *IET Power Electronics* 12, no. 12 (2019): 3166-3177.
- [15] Zaoskoufis, K., and E. C. Tatakis. "An Improved Boost-Based Dc/Dc Converter with High-Voltage Step-up Ratio for Dc Microgrids." *IEEE Journal of Emerging and Selected Topics in Power Electronics* 9, no. 2 (2021): 1837-1853.
- [16] Guepfrih, M. F., G. Waltrich, and T. B. Lazzarin. "High Step-up Dc-Dc Converter Using Built-in Transformer Voltage Multiplier Cell and Dual Boost Concepts." *IEEE Journal of Emerging and Selected Topics in Power Electronics* 9, no. 6 (2021): 6700-6712.
- [17] Samadian, A., S. H. Hosseini, M. Sabahi, and M. Maalandish. "A New Coupled Inductor Nonisolated High Step-up Quasi Z-Source Dc-Dc Converter." *IEEE Transactions on Industrial Electronics* 67, no. 7 (2020): 5389-5397.
- [18] Sayyed Mohammad Mehdi Mirtalaei, and Golnaz Tajmir, "Design, modeling and implementation of a high step up z-source converter for connection of renewable energy source to the electrical grid." *Journal of Modeling in Engineering* 16, no. 53 (2018): 221-229. (inPersian)
- [19] Hu, X., X. Liu, P. Ma, and S. Jiang. "An Ultrahigh Voltage Gain Hybrid-Connected Boost Converter with Ultralow Distributed Voltage Stress." *IEEE Transactions on Power Electronics* 35, no. 10 (2020): 10385-10395.
- [20] Kothapalli, K. R., M. R. Ramteke, H. M. Suryawanshi, N. K. Reddi, and R. B. Kalahasthi. "A Coupled Inductor Based High Step-up Converter for Dc Microgrid Applications." *IEEE Transactions on Industrial Electronics* 68, no. 6 (2021): 4927-4940.
- [21] Ardi, H., and A. Ajami. "Study on a High Voltage Gain Sepic-Based Dc-Dc Converter with Continuous Input Current for Sustainable Energy Applications." *IEEE Transactions on Power Electronics* 33, no. 12 (2018): 10403-10409.
- [22] Alavi, P., P. Mohseni, E. Babaei, and V. Marzang. "An Ultra-High Step-up Dc-Dc Converter with Extendable Voltage Gain and Soft-Switching Capability." *IEEE Transactions on Industrial Electronics* 67, no. 11 (2020): 9238-9250.
- [23] Salehi, S. M., S. M. Dehghan, and S. Hasanzadeh. "Interleaved-Input Series-Output Ultra-High Voltage Gain Dc-Dc Converter." *IEEE Transactions on Power Electronics* 34, no. 4 (2019): 3397-406.
- [24] Tarzami, H., P. Kolahian, and M. Sabahi. "High Step-up Dc-Dc Converter with Efficient Inductive Utilization." *IEEE Transactions on Industrial Electronics* 68, no. 5 (2021): 3831-3839.
- [25] Tarzami, H., M. Sabahi, S. Rahimpour, M. Lehtonen, and P. Dehghanian. "Operation and Design Consideration of an Ultrahigh Step-up Dc-Dc Converter Featuring High Power Density." *IEEE Journal of Emerging and Selected Topics in Power Electronics* 9, no. 5 (2021): 6113-6123.
- [26] Nouri, T., M. Shaneh, M. Benbouzid, and N. V. Kurdkandi. "An Interleaved Zvs High Step-up Converter for Renewable Energy Systems Applications." *IEEE Transactions on Industrial Electronics* 69, no. 5 (2022): 4786-4800.
- [27] Mohseni, P., S. Mohammadsalehian, M. R. Islam, K. M. Muttaqi, D. Sutanto, and P. Alavi. "Ultrahigh Voltage Gain Dc-Dc Boost Converter with ZVS Switching Realization and Coupled Inductor Extendable Voltage Multiplier Cell Techniques." *IEEE Transactions on Industrial Electronics* 69, no. 1 (2022): 323-335.
- [28] Rezaie, Milad, and Vahid Abbasi. "Effective Combination of Quadratic Boost Converter with Voltage Multiplier Cell to Increase Voltage Gain." *IET Power Electronics* 13, no. 11 (2020): 2322-2333.

- [29] Rostami, Sajad, Vahid Abbasi, and Tamas Kerekes. "Switched Capacitor Based Z-Source Dc–Dc Converter." *IET Power Electronics* 12, no. 13 (2019): 3582-3589.
- [30] Armineh Dastgiri, Majid Hosseinpour, and, Ali Seifi, "A Transformerless High Step-up DC-DC Converter Based on Active Switched Capacitor Network." *Journal of Modeling in Engineering* 19, no. 66 (2021): 23-36. (inPersian)