



Semnan University



Research Article

Ride-Through of Semiconductor Switch Open-Circuit Failure in Cross Switched Multilevel Inverter with Back-Up Cell Using Model Predictive Control Method

Farzaneh Aslani-Gaznag^a, Yousef Neyshabouri^{a,*}, Mohammad Farhadi-kangarlu^a 

^a Faculty of Electrical and Computer Engineering, Urmia University, Urmia, Iran

PAPER INFO

Paper history:

Received: 2023-12-22

Revised: 2024-05-20

Accepted: 2024-06-11

Keywords:

Multilevel inverter;

Open-Circuit fault;

Fault detection;

Fault tolerance;

Cross-Switched converter;

Model Predictive Control (MPC).

ABSTRACT

The increasing trend in the use of multilevel converters for high-power applications has emphasized the significance of reliability and fault tolerance in these systems. In this research, Model Predictive Control (MPC) has been developed to generate the switching commands for the cross-switched inverter. The performance of the inverter is investigated under conditions where an open-circuit fault occurs in any of its switches. Additionally, an approach has been proposed to enhance the utilization of the capacity of the inverter in post-fault operation. For this purpose, first, a fault detection method is presented to identify the open-switch fault by measuring the deviation of measured voltage from the reference voltage. Then, by defining fault indices and monitoring their conditions during one cycle after fault detection, the faulty switch is also identified. This method uses the minimum number of voltage and current sensors. Also, to achieve the maximum possible output voltage under post-fault conditions, it is proposed to embed a cross-switched cell with capacitive links in the converter structure as an auxiliary cell. Finally, the accuracy and effectiveness of the proposed methods are verified through the simulation of a nine-level cross-switched inverter in the MATLAB/SIMULINK environment.

DOI: <https://doi.org/10.22075/jme.2024.32732.2588>

© 2025 Published by Semnan University Press.

This is an open access article under the CC-BY 4.0 license. (<https://creativecommons.org/licenses/by/4.0/>)


* Corresponding author.

E-mail address: y.neyshabouri@urmia.ac.ir

How to cite this article:

Aslani-Gaznag, F. , Neyshabouri, Y. and Farhadi-Kangarlu, M. (2025). Ride-Through of Semiconductor Switch Open-Circuit Failure in Cross Switched Multilevel Inverter with Back-Up Cell Using Model Predictive Control Method. Journal of Modeling in Engineering, 23(80), 233-249. doi: 10.22075/jme.2024.32732.2588

گذردهی خطای مدارباز کلید نیمه‌هادی در اینورتر چندسطحی ضربدری با سلول پشتیبان با استفاده از روش کنترل پیش‌بین مبتنی بر مدل

فرزانه اصلانی گزنق^۱، یوسف نیشابوری^{۱*}، محمد فرهادی گنگرلو^۱ 

اطلاعات مقاله	چکیده
دریافت مقاله: ۱۴۰۲/۱۰/۰۱	
بازنگری مقاله: ۱۴۰۳/۰۲/۳۱	
پذیرش مقاله: ۱۴۰۳/۰۳/۲۲	
واژگان کلیدی:	
مبدل چندسطحی،	روند رو به رشد استفاده از مبدل‌های چندسطحی در کاربردهای توان بالا، ضرورت توجه به قابلیت اطمینان و تحمل‌پذیری خطا در این مبدل‌ها را افزایش داده است. از این رو در این پژوهش، عملکرد اینورتر ضربدری که از روش کنترل پیش‌بین مبتنی بر مدل برای کلیدزنی بهره می‌برد، در شرایط وقوع خطای مدارباز در هر یک از کلیدهای نیمه‌های موجود در ساختار مبدل مورد بررسی قرار گرفته و رویکردی برای بهبود بهره‌برداری از ظرفیت آن در شرایط پس از خطا پیشنهاد شده است. به این منظور، ابتدا روشی برای تشخیص و جایابی خطای مدار باز با استفاده از انحراف ولتاژ اندازه‌گیری شده نسبت به ولتاژ مرجع پیشنهاد شده و سپس با تعریف شاخص‌های خطا بر اساس وضعیت سیگنال خطا در هنگام تولید سطوح ولتاژ مختلف در مدت زمان یک سیکل پس از تشخیص خطا، کلید معیوب شناسایی می‌شود. در این روش از حداقل تعداد سنسورهای ولتاژ و جریان استفاده می‌شود. سپس به منظور دستیابی به حداکثر ولتاژ خروجی در شرایط پس از خطا، پیشنهاد می‌شود یک سلول ضربدری با لینک خازنی به عنوان سلول پشتیبان در ساختار مبدل تعبیه شود. در نهایت، صحت و کارایی روش‌های پیشنهادی بر روی اینورتر نه-سطحی ضربدری از طریق شبیه‌سازی در محیط MATLAB/SIMULINK تایید شده است.

DOI: <https://doi.org/10.22075/jme.2024.32732.2588>

© 2025 Published by Semnan University Press.

This is an open access article under the CC-BY 4.0 license. (<https://creativecommons.org/licenses/by/4.0/>)

۱- مقدمه

تنش‌های ولتاژی بر روی ادوات نیمه‌هادی، تداخل الکترومغناطیسی^۳ کمتر و راندمان بالاتر از دیگر مزایای مبدل‌های چندسطحی هستند که موجب افزایش تمایل به استفاده از آن‌ها نسبت به مبدل‌های دوسطحی شده است [۳، ۴]. در میان ساختارهای گوناگون معرفی شده برای مبدل‌های چندسطحی، آرایش مبدل پل‌متوالی^۴، مبدل مهار دیدی^۵، مبدل خازن شناور^۶ و مبدل چندسطحی مدولار^۷ به عنوان ساختارهای پایه شناخته می‌شوند و در رنج وسیعی از کاربردها مورد استفاده قرار می‌گیرند. سایر

باتوجه به سیر تحولات و پیشرفت فناوری در حوزه الکترونیک قدرت و همچنین نیاز روزافزون برای دستیابی به توان‌های بالاتر، استفاده از مبدل‌های الکترونیک قدرت چندسطحی در کاربردهای ولتاژ متوسط و ولتاژ بالا اهمیت فراوانی یافته است [۱، ۲]. ساختار مدولار و مقیاس‌پذیری آسان در این مبدل‌ها امکان دستیابی به سطوح ولتاژ بالا با کمترین اعوجاج هارمونیک^۲ را، با استفاده از ادوات نیمه-هادی ولتاژ پایین در خروجی مبدل فراهم می‌کند. کاهش

² Harmonic Distortion

³ Electromagnetic Interference

⁴ Cascaded H-bridge Converter

⁵ Neutral Point Clamped

⁶ Flying Capacitor

⁷ Modular Multilevel Converter

* پست الکترونیک نویسنده مسئول: y.neyshabouri@urmia.ac.ir

۱. دانشکده مهندسی برق و کامپیوتر، دانشگاه ارومیه، ارومیه، ایران

استناد به این مقاله:

اصلانی گزنق، فرزانه، نیشابوری، یوسف و فرهادی گنگرلو، محمد. (۱۴۰۴). گذردهی خطای مدار باز کلید نیمه هادی در اینورتر چندسطحی ضربدری با سلول پشتیبان با استفاده از روش کنترل پیش‌بین مبتنی بر مدل. مدل سازی در مهندسی، ۲۳(۸۰)، ۲۴۹-۲۲۳. doi: 10.22075/jme.2024.32732.2588

روش‌های متنوعی برای تشخیص و مکان‌یابی خطای مدارباز در مبدل‌های چندسطحی پیشنهاد شده اند [۹-۱۱]. این روش‌ها را میتوان به چهار دسته‌ی روش‌های تحلیل طیف فرکانسی، روش‌های مبتنی بر هوش مصنوعی، روش‌های مبتنی بر مدل و روش‌های تحلیل شکل موج در حوزه زمانی تقسیم کرد.

مراجع [۱۰] و [۱۱] از روش‌های مبتنی بر تحلیل حوزه فرکانسی به‌شمار می‌آیند. در [۱۱] با اعمال تبدیل فوریه بر روی جریان و تغییر فرکانس موج‌های حامل، فاز و سلول معیوب در سریعترین زمان قابل شناسایی است، اما امکان شناسایی کلید معیوب وجود ندارد. در مرجع [۱۰] با استفاده از ویژگی‌های حوزه فرکانسی سیگنال ولتاژ و با طبقه‌بندی الگوهای خطا امکان شناسایی دقیق کلید معیوب وجود دارد اما نیاز به انجام محاسبات تبدیل فوریه به صورت لحظه‌ای موجب افزایش بار محاسباتی سیستم پردازشگر می‌گردد. در [۱۳] از شبکه عصبی عمیق برای شناسایی انواع خطاهای تک سوئیچ و دو سوئیچ استفاده شده است. با وجود دقت بالای این روش در شناسایی خطا، پیچیدگی محاسباتی ناشی از ساختار شبکه عصبی با لایه‌های متعدد و پارامترهای فراوان، نیازمند منابع پردازشی قدرتمند است. از چالش‌های دیگر این روش نیاز به جمع‌آوری داده‌های حالت خطا و بدون خطا برای آموزش شبکه عصبی می‌باشد. لذا در [۱۲] بدون استفاده از هوش مصنوعی، با تجزیه سیگنال جریان به مد گسسته و با محاسبه ضرایب همبستگی و در نظر گرفتن شاخص‌های آماری، شناسایی کلید معیوب صورت می‌گیرد. اما این روش نیز نیازمند محاسبات و پردازش سیگنال می‌باشد که برای سیستم‌های کنترلی معمولی مشکل‌ساز خواهد بود. در روش‌های [۱۴-۱۶]، که جز روش‌های مبتنی بر مدل هستند، از مدل‌سازی ریاضی مبدل برای پیش‌بینی متغیرهای جریان و ولتاژ خازن‌ها استفاده می‌شود لذا امکان تشخیص سریع خطا تنها با استفاده از حسگرهای جریان وجود دارد و نیازی به حسگر ولتاژ اضافی ندارد که صرفه‌جویی در هزینه را به همراه دارد، اما با افزایش سطوح ولتاژ و حالت‌های کلیدزنی در مبدل‌های چندسطحی، بار محاسباتی روش تشخیص خطا افزایش می‌یابد. در [۹] که از روش‌های تحلیل شکل موج در حوزه زمان است، پیشنهاد استفاده از حسگرهای ولتاژ برای اندازه‌گیری ولتاژ خروجی هر سلول مبدل مطرح شده است. نیاز به تعداد زیادی از حسگرها در این روش

ساختارها به عنوان ساختارهای ترکیبی هستند که از ادغام ساختارهای پایه ایجاد شده اند. هدف از طراحی ساختارهای ترکیبی، به‌رمندی از خصوصیات مثبت ساختارهای پایه و کاهش نقاط ضعف آن‌ها در ساختار ترکیبی جدید است [۵]. در میان توپولوژی‌های مبدل‌های چندسطحی، مبدل پل-متوالی به دلیل ساختار ساده و سهولت گسترش به سطوح ولتاژ بالاتر محبوبیت بیشتری دارد. اما نیاز این مبدل به وجود تعداد زیاد سلول‌های کاسکاد، موجب شد تا در سال‌های اخیر، ساختارهای جدیدی مانند آرایش اینورتر چندسطحی ضربدری معرفی شوند که ضمن حفظ مزایای مبدل پل‌متوالی، با تعداد کلیدهای نیمه‌هادی کمتری همان تعداد سطح ولتاژ را تولید می‌کند که این امر موجب کاهش هزینه ساخت، تلفات هدایتی و تلفات کلیدزنی می‌شود [۲-۶]. با این حال احتمال رخداد خطا در کلیدهای نیمه‌هادی اینورتر ضربدری نمی‌توان نادیده گرفت، زیرا طبق مطالعات انجام یافته، خرابی کلیدهای نیمه‌هادی قدرت حدود ۳۸ درصد از کل خطاهای سیستم‌های اینورتری را تشکیل می‌دهند [۷]. بنابراین با توجه به کاربرد گسترده مبدل‌های چندسطحی در توان‌های بالا مسئله قابلیت اطمینان و عملکرد مبدل تحت شرایط خطا، اهمیت ویژه‌ای می‌یابد.

تشخیص و مکان‌یابی دقیق و سریع خطا اولین و اصلی‌ترین گام در افزایش قابلیت اطمینان مبدل‌های الکترونیک قدرت است. خطاهای کلید قدرت را می‌توان به دو دسته اتصال-کوتاه و مدارباز تقسیم کرد [۸]. خطاهای اتصال کوتاه به دلیل آسیب‌دیدگی پیوند نیمه‌هادی ایجاد می‌شود و باید در کمتر از ۱۰ میکروثانیه قطع گردد. از این رو فرایند تشخیص این نوع خطا مستقل از ساختار و روش مدولاسیون مبدل بوده و مستقیماً توسط راه‌انداز کلید انجام می‌گیرد. اما رخداد خطای مدارباز برخلاف خطای اتصال کوتاه، در کوتاه مدت آسیب جدی به سیستم وارد نمی‌کند؛ گرچه شناسایی سریع آن امری مهم و حیاتی به‌شمار می‌آید. خطای مدارباز بر اثر قطع شدن اتصالات بین راه‌انداز و کلید، بر اثر وقوع خطا در راه‌انداز کلید یا بر اثر آسیب پیوند نیمه‌هادی در کلید ایجاد می‌شود و موجب تولید هارمونیک‌های اضافی در جریان و نامتعادل شدن ولتاژ می‌گردد. لذا عدم شناسایی خطای مدارباز در طولانی مدت می‌تواند منجر به آسیب دیدگی عناصر سالم مدار و یا قطع کل سیستم شود [۸، ۹].

خطا در هر فاز استفاده شود [۲۳]. اعمال این روش موجب افزایش هزینه ساخت و نگهداری سیستم می‌گردد و مقرون بصره نخواهد بود. در روش پیشنهادی دیگری نیز به هر ساق از اینورتر یک سلول ترکیبی با ساختاری متمایز از سایر سلول‌ها افزوده شده است که در حین عملکرد عادی مبدل نیز مورد استفاده قرار می‌گیرد از این رو قابلیت جبران سریع افت ولتاژ در صورت بروز خطا را دارد. این ویژگی موجب ارتقاء قابلیت اطمینان سیستم‌های حساس مانند ذخیره‌سازهای انرژی الکتریکی می‌گردد [۲۵].

در جدول ۱ مزایا و معایب روش‌های مرسوم تشخیص و تحمل‌پذیری خطا به طور خلاصه آورده شده است.

در این مقاله روشی برای تشخیص و تحمل‌پذیری خطا در اینورتر ضربدری چندسطحی معرفی شده است. بدین منظور ابتدا از مدل ریاضی مبدل ضربدری برای تخمین ولتاژ خروجی مبدل با توجه به حالت‌های کلیدزنی استفاده می‌شود و سپس با مقایسه ولتاژ تخمین زده شده و ولتاژ اندازه‌گیری شده مبدل، روشی ساده و بدون پیچیدگی‌های محاسباتی برای تشخیص و جایابی خطای مدار باز پیشنهاد می‌شود. پس از تشخیص خطا جهت تداوم عملکرد مبدل پیشنهاد می‌شود تا از یک سلول ضربدری پنج‌سطحی با لینک خازنی به عنوان سلول پشتیبان استفاده شود تا با حفظ مدولاریتی مبدل، ظرفیت از دست رفته نیز پس از ورود سلول پشتیبان به طور کامل بازیابی گردد. سلول پشتیبان اضافه شده به مبدل، نیازی به منبع ولتاژ مستقل نداشته و ولتاژ خازن‌های لینک DC آن با استفاده از استراتژی کنترلی پیشنهادی تنظیم می‌شود. این امر موجب کاهش هزینه و ابعاد روش پیشنهادی نسبت به سایر روش‌های سخت‌افزاری مرسوم می‌گردد. استراتژی کنترل بکارگرفته شده در این پژوهش مبتنی بر کنترل پیش‌بین مدل با مجموعه کنترل محدود^۹ است. این روش با در نظر گرفتن مدل زمان گسسته اینورتر ضربدری و حالت‌های ممکن کلیدزنی، به پیش‌بینی رفتار متغیرهای سیستم می‌پردازد. و سپس به منظور انتخاب بهینه‌ترین حالت کلیدزنی، اهداف کنترلی شامل کنترل جریان، کاهش فرکانس کلیدزنی و تنظیم ولتاژ خازن‌های سلول پشتیبان به صورت یک تابع هزینه چند هدفه تعریف می‌شود و سپس حالت کلیدزنی که تابع هزینه را به حداقل می‌رساند، به عنوان حالت بهینه کلیدزنی به مبدل اعمال می‌گردد.

موجب افزایش هزینه سیستم می‌گردد. روش معرفی شده در [۱۷] نیز از دیگر روش‌های تحلیل شکل موج در حوزه زمان است که می‌تواند رخداد خطای مدار باز را در ساختار مبدل‌های پل متوالی و خازن شناور شناسایی نماید اما با چالش‌های پیچیدگی تنظیم آستانه تشخیص خطا، اثر نویز و همگام‌سازی روش شناسایی خطا با روش مدولاسون مبدل روبرو است.

پس از تشخیص خطا، با استفاده از روش‌های تحمل‌پذیری خطا تغییراتی در ساختار و یا روش کنترل و مدولاسیون مبدل اعمال می‌گردد تا عملکرد پیوسته و بدون وقفه مبدل تضمین شده و حداکثر ظرفیت عملیاتی مبدل پس از بروز خطا قابل بهره‌گیری باشد [۱۸]. از نظر پیاده‌سازی، روش‌های تحمل‌پذیری خطا به دو گروه روش‌های مبتنی بر نرم‌افزار و روش‌های مبتنی بر سخت‌افزار دسته‌بندی می‌شوند [۱۹]. در روش‌های نرم‌افزاری، پس از رخداد خطا هیچ عنصر اضافی به ساختار مبدل اضافه نمی‌شود و صرفاً روش کنترلی و مدولاسیون به نحوی تغییر می‌یابد که مبدل تا حد ممکن از ظرفیت باقیمانده خود به صورت بهینه استفاده نماید [۲۰]. روش تزریق مؤلفه صفر ولتاژ برجسته‌ترین روش نرم‌افزاری موجود برای بهبود عملکرد مبدل در حالت خطا است [۲۱]. دست‌یابی به حداکثر ولتاژ خط به خط، کاهش ولتاژ مد مشترک و توزیع توان یکسان در میان فازهای مبدل از جمله چالش‌هایی هستند که روش‌های تحمل‌پذیری نرم‌افزاری با آن روبرو است [۲۲]. در روش‌های سخت‌افزاری، مدارات اضافی برای جبران خطا در ساختار مبدل تعبیه می‌گردد تا در صورت بروز خطا جایگزین بخش معیوب شده و عملکرد مبدل را بهبود بخشد [۲۳].

روش افزودن مدول کمکی سه ساق یکی از روش‌های سخت‌افزاری معرفی شده در حوزه تحمل‌پذیری خطا می‌باشد. ساختار پیشنهاد شده برای مدول کمکی در این روش از شش کلید IGBT^۸ و یک خازن در لینک DC تشکیل یافته‌است و متفاوت از سلول‌های اصلی مبدل است. لذا با اضافه شدن مدول کمکی پس از رخداد خطا، ماهیت مدولار ساختار مبدل از بین می‌رود [۲۴]. از این رو در روشی دیگر پیشنهاد می‌شود به منظور حفظ ساختار مدولار اینورتر سه فاز تمام‌پل متوالی، از یک سلول تمام‌پل یدکی به همراه منبع ولتاژ مستقل به عنوان سلول پشتیبان برای جبران اثر

^۹ Finite Control Set Model Predictive Control (FCS-MPC)

^۸ Insulated Gate Bipolar Transistor

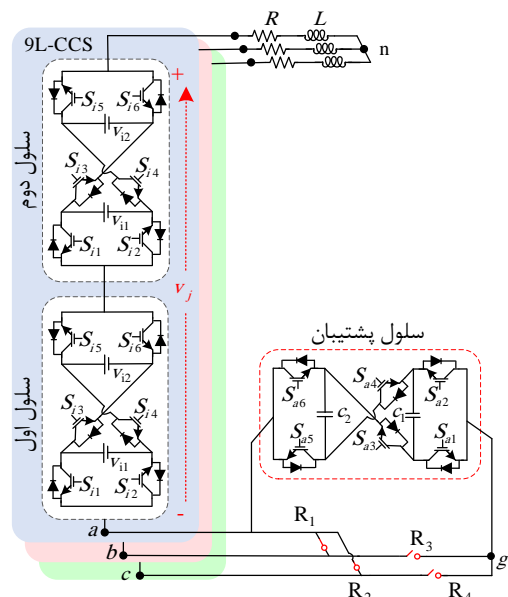
جدول ۱- مزایا و معایب روش‌های مرسوم تشخیص و تحمل‌پذیری خطا

	مراجع	مزایا	معایب
تشخیص خطا	[۹]	سادگی سرعت و دقت روش شناسایی خطا	استفاده از حسگرهای اضافه برای هر سلول مبدل
	[۱۰] و [۱۱]	سرعت تشخیص خطا	پیچیدگی محاسباتی بالا به دلیل انجام محاسبات فوریه
	[۱۲]	تشخیص دقیق کلید معیوب	نیازمند سیستم پردازشگر قوی می‌باشد
	[۱۳]	امکان تشخیص دو کلید معیوب با دقت بالا	نیاز به سیستم پردازشگر قوی و زمانبر بودن عملیات جمع آوری داده و آموزش سیستم عصبی
	[۱۴-۱۶]	نیاز به حداقل حسگر جهت تشخیص خطا	افزایش بار محاسباتی با افزایش حالت‌های کلیدزنی
	[۱۷]	سرعت و سادگی روش تشخیص خطا	چالش برانگیز بودن تنظیم آستانه خطا و همگام سازی روش تشخیص خطا با مدولاسیون مبدل
تحمل‌پذیری خطا	[۲۱]	گذر از شرایط خطا بدون استفاده از المان اضافی	کاهش ظرفیت مبدل در شرایط پسا خطا
	[۲۳]	قابلیت اطمینان بالا و بازیابی ظرفیت مبدل بعد از رخداد خطا	نیاز به تأمین منابع ولتاژ مستقل سلول‌ها پشتیبان، افزایش ابعاد و هزینه سیستم
	[۲۴]	قابلیت بازیابی ظرفیت مبدل پس از رخداد خطا	از بین رفتن ماهیت مدولار سیستم در شرایط پسا خطا و نامتعادلی جریان سه فاز در حالت گذرای سیستم
	[۲۵]	قابلیت اطمینان بالا و بازیابی ظرفیت مبدل پس از رخداد خطا	از بین رفتن ماهیت مدولار سیستم و افزایش ابعاد و هزینه

گرفته است. سپس مدل دینامیکی زمان گسسته سیستم استخراج شده و تابع هزینه متناسب با اهداف کنترلی در عملکرد پیش از خطا معرفی شده است. در بخش سوم، ابتدا، روش پیشنهادی برای تشخیص و جایابی تاثیر خطای مدارباز در کلیدهای نیمه‌هادی مبدل ضربدری معرفی شده است و سپس روش پیشنهادی کنترل پیش‌بین مبتنی بر مدل برای تحمل‌پذیری خطا معرفی شده است. در بخش چهارم، هر دو روش تشخیص و تحمل‌پذیری خطا با استفاده از نرم‌افزار MATLAB/SIMULINK شبیه‌سازی شده است. در بخش پنجم به بحث و مقایسه روش‌های پیشنهادی با روش‌های مرسوم پرداخته شده و بخش ششم نیز به نتیجه‌گیری اختصاص یافته است.

۲- ساختار اینورتر ضربدری

شکل (۱) ساختار اینورتر ضربدری مورد مطالعه در این مقاله را نشان می‌دهد. هر فاز از اتصال متوالی دو سلول ضربدری تشکیل شده است و هر سلول ضربدری نیز از دو منبع ولتاژ مستقل و شش کلید نیمه‌هادی تشکیل یافته است. فرمان



شکل ۱- ساختار اینورتر ضربدری متوالی به همراه سلول پشتیبان

در بخش دوم این مقاله، ابتدا ساختار اینورتر سه فاز ضربدری نه سطحی و اصول عملکرد آن مورد بررسی قرار

$$\frac{dx}{dt} = \frac{x(k+1) - x(k)}{T_s} \quad (3)$$

که در آن $x(k)$ ، مقدار فعلی و $x(k+1)$ نمونه آینده متغیر x می‌باشد و T_s نیز زمان نمونه‌برداری است. با استفاده از رابطه (۳)، مقدار مشتق جریان را نیز می‌توان مطابق رابطه زیر نوشت.

$$\frac{di_j}{dt} = \frac{i_j(k+1) - i_j(k)}{T_s} \quad (4)$$

سپس با جایگذاری رابطه (۳) در (۲) مدل زمان گسسته جریان سیستم به صورت زیر به دست خواهد آمد.

$$\frac{i_j(k+1) - i_j(k)}{T_s} = \frac{Ri_j - v_j}{L} \quad (5)$$

مدل‌های زمان-گسسته اجازه می‌دهند تا با استفاده از اطلاعات فعلی رفتار آینده متغیرها را پیش‌بینی کرد، از این رو برای محاسبه مقدار جریان در نمونه آینده لازم است تا معادله رابطه (۴) برحسب $i_j(k+1)$ به صورت زیر مرتب شود.

$$i_j(k+1) = \frac{T_s}{L}(Ri_j - v_j) + i_j(k) \quad (6)$$

۲-۲- تعریف تابع هزینه برای عملکرد عادی اینورتر
در اینورتر ضربدری نه سطحی تعداد ۶۴ حالت مختلف کلیدزنی برای هر یک از فازها وجود دارد. با استفاده از رابطه (۶)، می‌توان مقدار نمونه آینده جریان خروجی اینورتر را برای هر یک از حالات کلیدزنی پیش‌بینی نمود. در ادامه با هدف شناسایی بهترین حالت کلیدزنی برای اعمال به مبدل، یک تابع هزینه که اهداف کنترلی مبدل را تعیین می‌کند، برای عملکرد عادی و بدون خطای مبدل مطابق رابطه زیر تعریف می‌گردد.

$$g_{cost,j} = \left| i_j^P(k+1) - i_j^{ref}(k+1) \right| + \lambda_1 f_{sw} \quad (7)$$

در رابطه (۷)، $g_{cost,j}$ تابع هزینه هر فاز مبدل است که شامل دو جمله کنترلی می‌باشد. جمله اول تابع هزینه مربوط به کنترل جریان است، که در آن $i_j^P(k+1)$ بردار جریان‌های خروجی پیش‌بینی شده و $i_j^{ref}(k+1)$ مقدار جریان مرجع هستند. حالت کلیدزنی که منجر به کمترین

کلیدزنی کلیدهای (S_1, S_2) ، (S_3, S_4) و (S_5, S_6) به صورت مکمل یکدیگر هستند. کلیدها بر اساس ولتاژ قطع و فرکانس کلیدزنی به دو دسته تقسیم می‌شوند. دسته اول کلیدهای جانبی هستند که ولتاژ قطع آن‌ها برابر با ولتاژ منبع متناظر است و می‌توانند در فرکانس بالا کلیدزنی شوند. اما دسته دوم کلیدهای میانی هستند که دو منبع ولتاژ را به هم متصل می‌کنند؛ لذا ولتاژ قطع در این کلیدها برابر با مجموع دو منبع ولتاژ است و بهتر است در فرکانس پایین‌تری نسبت به کلیدهای جانبی کلیدزنی شوند. با اعمال فرمان کلیدزنی مناسب هر سلول ضربدری قادر است پنج سطح ولتاژ را در خروجی خود تولید کند. جدول ۲ فرمان‌های کلیدزنی و سطوح ولتاژ قابل تولید برای یک سلول ضربدری را نشان می‌دهد.

جدول ۲- حالات کلیدزنی یک سلول ضربدری

No.	S_{ci1}	S_{ci3}	S_{ci5}	v_i
۱	0	1	1	$v_{i1} + v_{i2}$
۲	1	1	1	v_{i2}
۳	0	1	0	v_{i1}
۴	1	1	0	0
۵	0	0	1	0
۶	0	0	0	$-v_{i2}$
۷	1	0	1	$-v_{i1}$
۸	1	0	0	$-v_{i1} - v_{i2}$

۲-۱- روش کنترل FCS-MPC بر روی اینورتر

ضربدری برای شرایط پیش از خطا

با اعمال KVL در مدار نشان داده شده در شکل (۱) خروجی هر فاز مبدل مطابق رابطه (۱) به دست می‌آید.

$$v_j = L \frac{di_j}{dt} + Ri_j, \quad j \in \{a, b, c\} \quad (1)$$

که در آن، v_j و i_j به ترتیب ولتاژ خروجی و جریان اینورتر در فاز j را نشان می‌دهد. به این ترتیب، از طریق رابطه (۱) معادله دینامیکی جریان اینورتر با بار سلفی-مقاومتی، مطابق رابطه (۲) به دست می‌آید.

$$\frac{di_j}{dt} = \frac{Ri_j - v_j}{L}, \quad j \in \{a, b, c\} \quad (2)$$

معادلات دینامیکی زمان پیوسته یک سیستم را می‌توان از طریق روش اویلر پیشرو^{۱۰} به معادله زمان گسسته تبدیل کرد.

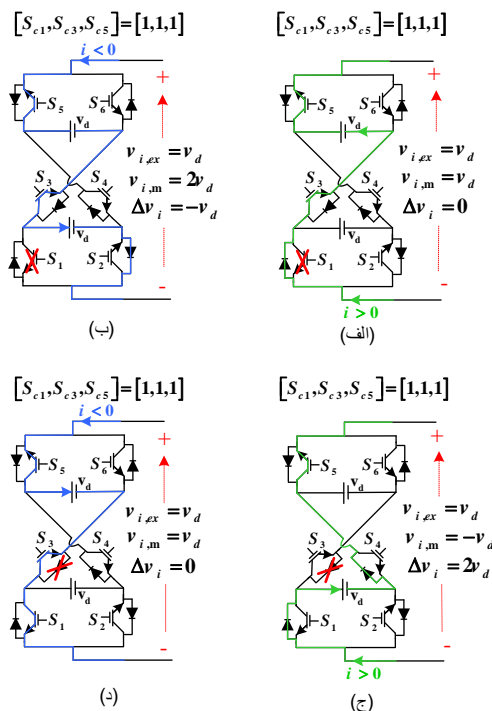
¹⁰ Forward Euler Method

n سلول ضربدری را نیز میتوان مطابق رابطه زیر بیان کرد.

$$v_{j,exp} = \sum_{i=1}^n v_{i,exp} \quad (10)$$

در حالت عملکرد عادی و بدون خطای مبدل، ولتاژ فاز خروجی اندازه‌گیری شده توسط سنسور اندازه‌گیر ولتاژ فاز در هر لحظه، برابر با مقدار $v_{j,exp}$ می‌باشد. اما پس از مدارباز شدن یکی از کلیدهای نیمه‌هادی، بسته به مسیر جریان و وضعیت کلیدزنی، شکل موج ولتاژ فاز خروجی مبدل تغییر کرده و عملکرد عادی مبدل را تحت تاثیر قرار می‌دهد. بنابراین برای تشخیص خطای ناشی از مدارباز شدن کلید نیمه‌هادی کافی است ولتاژ فاز خروجی اندازه‌گیری شده توسط سنسورها با مقدار مرجع آن به صورت لحظه‌ای مقایسه شود. اختلاف بین ولتاژ مورد انتظار و ولتاژ اندازه‌گیری شده $v_{j,m}$ در هر فاز، سیگنال خطا نامیده می‌شود و از طریق رابطه (۱۱) قابل محاسبه است.

$$\Delta v_j = v_{j,exp} - v_{j,m} \quad (11)$$



شکل ۲- رخداد خطای مدارباز (الف) مدارباز شدن IGBT کلید S_1 تحت جریان مثبت، (ب) مدارباز شدن IGBT کلید S_1 تحت جریان منفی، (ج) مدارباز شدن IGBT کلید S_3 تحت جریان مثبت، (د) مدارباز شدن IGBT کلید S_3 تحت جریان منفی

به عنوان نمونه همانطور که در شکل (۲) نشان داده شده

اختلاف مقادیر پیش‌بینی شده با مقدار مرجع گردد تعیین می‌شود. با این وجود ممکن است حالت انتخاب شده که باعث افزایش نرخ کلیدزنی در کلیدهای میانی شوند. به همین دلیل، جمله دوم با هدف کاهش فرکانس کلیدزنی کلیدهای میانی سلول ضربدری مطابق رابطه (۸) و با ضریب وزنی λ_1 به تابع هزینه اضافه می‌شود.

$$f_{sw} = \sum_{i=1}^2 |S_{ci3}(k) - S_{ci3}(k-1)| \quad (8)$$

که در آن فرمان کلیدهای میانی در نمونه‌های فعلی و قبلی مقایسه می‌شود، چنانچه تغییری در وضعیت کلیدها رخ ندهد، این جمله صفر و در غیر این صورت، غیرصفر شده و موجب افزایش تابع هزینه می‌گردد.

۳- مقاوم‌سازی مبدل ضربدری در برابر خطای مدارباز

در بخش قبل ساختار و نحوه مدولاسیون مبدل ضربدری در شرایط کاری نرمال مورد مطالعه قرار گرفت. در این بخش روش پیشنهادی برای عملکرد مقاوم مبدل ضربدری نه-سطحی متقارن در برابر وقوع خطای مدارباز ارائه می‌شود. به این منظور ابتدا روشی جهت تشخیص و جایابی کلید معیوب معرفی شده و سپس راهکاری برای تحمل پذیری خطا با استفاده از روش پیش‌بین مبتنی بر مدل و سلول یدکی با لینک خازنی پیشنهاد می‌گردد. شکل (۴) دیاگرام بلوکی روش پیشنهادی جهت مقاوم‌سازی اینورتر در برابر خطای مدارباز را نشان می‌دهد.

۳-۱- تشخیص خطا

در هر سلول ضربدری، ولتاژ خروجی، تابعی از حالت‌های کلیدزنی و جهت جریان بار است. هنگامی که خطای مدارباز در IGBT کلید نیمه‌هادی رخ دهد، و جهت جریان به نحوی باشد که نتواند از دیود موازی معکوس کلید معیوب عبور کند؛ ولتاژ خروجی از مقدار مورد انتظار منحرف می‌شود. ولتاژ خروجی مورد انتظار در هر سلول ضربدری در شرایط عادی و بدون خطا را می‌توان به صورت تابعی از فرمان‌های کلیدزنی و مقدار ولتاژ منابع مطابق رابطه (۹) تولید کرد.

$$v_{i,exp} = (S_{ci3} - S_{ci1})v_{i1} + (S_{ci3} - \bar{S}_{ci5})v_{i2} \quad (9)$$

با مشخص شدن ولتاژ خروجی مورد انتظار در هر سلول ضربدری، ولتاژ فاز مورد انتظار مبدل حاصل از سری شدن

مسیر خود را از منبع ولتاژ و دیود موازی معکوس کلید S_4 می‌بندد. در این حالت، مبدل به‌جای تولید سطح ولتاژ $+v_d$ سطح ولتاژ $-v_d$ را تولید می‌کند و منجر به تولید سیگنال خطا با دامنه $2v_d$ می‌شود. اما با منفی شدن جریان خروجی، جریان از دیود موازی معکوس کلید S_3 عبور کرده و تغییری در ولتاژ خروجی مبدل به‌وجود نمی‌آید. در جدول (۳) اندازه سیگنال خطا بر اثر رخداد خطای مدارباز در هر یک از کلیدهای سلول ضربدری ارائه شده است. با توجه به داده‌های جدول، اگر خطای مدارباز در IGBT هر یک از کلیدهای S_1 ، S_4 و یا S_6 رخ دهد، سیگنال خطا فقط تحت شرایطی که جریان منفی باشد قابل‌شناسایی است و همچنین اگر خطای مدارباز در کلیدهای S_2 ، S_3 و یا S_5 رخ دهد، سیگنال خطا زمانی تولید می‌شود که جریان مثبت باشد.

است، با فرض یکسان بودن منابع ولتاژ و اعمال فرمان کلیدزنی کلیدهای $[S_1, S_3, S_5]$ به صورت $[1, 1, 1]$ انتظار می‌رود تا ولتاژ خروجی سلول v_d برابر با v_d باشد. اما در صورت مدارباز شدن IGBT کلید S_1 ، در صورتی که جریان مثبت باشد، مسیر خود را از دیود موازی معکوس کلید S_1 می‌بندد و ولتاژ خروجی سلول برابر با v_d می‌شود و سیگنال خطا نمی‌تواند وقوع خطا را تشخیص دهد. اما اگر جریان منفی باشد، نمی‌تواند از دیود موازی معکوس کلید S_1 عبور کند و به‌جای آن از طریق دیود موازی معکوس کلید S_2 هدایت می‌شود و ولتاژ خروجی سلول برابر $2v_d$ می‌شود. در این صورت سیگنال خطا با دامنه $-v_d$ تولید می‌شود. به طور مشابه، اگر خطای مدارباز در IGBT کلید S_3 تحت همان حالت کلیدزنی رخ دهد، جریان مثبت نمی‌تواند از طریق IGBT و دیود موازی معکوس S_3 عبور کند، بنابراین

جدول ۳- اندازه سیگنال خطا بر اثر مدارباز شدن کلیدهای سلول ضربدری در هر یک از حالات کلیدزنی

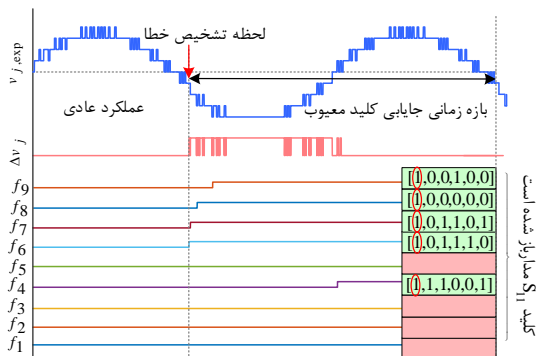
$[S_{c1}, S_{c3}, S_{c5}]$	v_i	i_j	S_1	S_2	S_3	S_4	S_5	S_6
[0,1,1]	$+2 v_d$	$i_j > 0$	0	$+v_d$	$+2 v_d$	0	$+v_d$	0
		$i_j < 0$	0	0	0	0	0	0
[1,1,1]	$+v_d$	$i_j > 0$	0	0	$+2 v_d$	0	$+v_d$	0
		$i_j < 0$	$-v_d$	0	0	0	0	0
[0,1,0]	$+v_d$	$i_j > 0$	0	$+v_d$	$+2 v_d$	0	0	0
		$i_j < 0$	0	0	0	0	0	$-v_d$
[1,1,0]	0	$i_j > 0$	0	0	$+2 v_d$	0	0	0
		$i_j < 0$	$-v_d$	0	0	0	0	$-v_d$
[0,0,1]	0	$i_j > 0$	0	$+v_d$	0	0	$+v_d$	0
		$i_j < 0$	0	0	0	$-2 v_d$	0	0
[0,0,0]	$-v_d$	$i_j > 0$	0	$+v_d$	0	0	0	0
		$i_j < 0$	0	0	0	$-2 v_d$	0	$-v_d$
[1,0,1]	$-v_d$	$i_j > 0$	0	0	0	0	$+v_d$	0
		$i_j < 0$	$-v_d$	0	0	$-2 v_d$	0	0
[1,0,0]	$-2 v_d$	$i_j > 0$	0	0	0	0	0	0
		$i_j < 0$	$-v_d$	0	0	$-2 v_d$	0	$-v_d$

۳-۲- شناسایی کلید معیوب

در روش پیشنهادی برای شناسایی کلید معیوب در مبدل ضربدری نه سطحی، ابتدا باید تعداد حالت‌های کلیدزنی را به حداقل رساند. برای اینکار کافی است در مدت زمان تشخیص خطا تا لحظه شناسایی کلید معیوب، برای تولید هر سطح ولتاژ فقط یک حالت کلیدزنی مطابق آنچه در رابطه (۱۲) آمده است، در نظر گرفته شود.

$$[S_{c11}, S_{c13}, S_{c15}, S_{c,21}, S_{c23}, S_{c25}] = \left\{ \begin{array}{l} [0, 1, 1, 0, 1, 1]; \\ [0, 1, 1, 0, 1, 0]; \\ [0, 1, 0, 0, 1, 0]; \\ [1, 1, 1, 0, 0, 1]; \\ [0, 0, 1, 1, 1, 0]; \\ [1, 0, 1, 1, 1, 0]; \\ [1, 0, 1, 1, 0, 1]; \\ [1, 0, 0, 0, 0, 0]; \\ [1, 0, 0, 1, 0, 0]; \end{array} \right. \quad (12)$$

با مشخص شدن وضعیت تمام شاخص‌های خطا در مدت زمان یک سیکل، فرمان‌های کلیدزنی متناظر با شاخص‌های فعال انتخاب شده و با هم مقایسه می‌شوند. در نهایت کلیدی که فرمان آن در تمام حالت‌های کلیدزنی انتخاب شده ثابت است به عنوان کلید معیوب شناسایی می‌شود. شکل (۳) روند شناسایی کلید معیوب را با ارائه یک مثال را توضیح می‌دهد.



شکل ۳- نمونه از تشخیص رخداد خطای مدارباز در کلید S_{11}

از لحظه فعال شدن سیگنال خطا در هنگام تولید هر یک از سطوح ولتاژ، بلافاصله شاخص خطای متناظر با آن نیز تغییر وضعیت داده و فعال می‌شوند. با گذشت یک سیکل از لحظه تشخیص خطا، وضعیت تمام شاخص‌ها مشخص می‌گردد، سپس فرمان‌های کلیدزنی متناظر با شاخص‌های فعال (f_9, f_8, f_7, f_6, f_4) با هم مقایسه شده و با توجه به آنکه تنها فرمان کلید S_{11} در تمام حالات کلیدزنی ثابت است، این کلید، به عنوان کلید معیوب شناسایی می‌شود.

۳-۳- تحمل‌پذیری خطا

پس از تشخیص و جایابی خطا در مرحله بعد، جداسازی بخش معیوب از دیگر بخش‌های مبدل صورت می‌گیرد. به طور کلی، برای جداسازی بخش معیوب دو روش وجود دارد؛ در روش اول، کل سلول معیوب کنار گذاشته می‌شود و در روش دوم، پس از رخداد خطا فقط کلید معیوب کنار گذاشته شده و از بقیه ظرفیت سالم سلول معیوب برای تولید سطوح ولتاژ قابل دستیابی استفاده می‌شود [۱۸]. ساختار روش پیشنهادی برای تحمل‌پذیری خطا در شکل (۱) نشان داده شده است. همانطور که مشاهده می‌شود، برای جبران تاثیر سوئیچ معیوب و افت سطح ولتاژ، با حفظ مدولاریتی ساختار مبدل، یک سلول ضربدری به عنوان سلول پشتیبان در ساختار مبدل قرار گرفته است. از مزایای مهم روش پیشنهادی این است که در سلول پشتیبان، نیازی

سپس انواع خطاهای مدارباز، با توجه محل رخداد خطا به دو دسته تقسیم می‌گردد. دسته اول، خطای نوع $F1$ ، به حالتی اختصاص می‌یابد که در آن خطای مدارباز در یکی کلیدهای جانبی مبدل ضربدری رخ داده باشد. در این حالت با توجه به جهت جریان یک سطح ولتاژ خروجی مبدل حذف می‌شود و اندازه سیگنال خطا برابر $|\Delta v_j| = v_d$ خواهد بود. دسته دوم نیز خطای نوع $F2$ نامیده می‌شود و به حالتی اختصاص دارد که در یکی کلیدهای داخلی مبدل ضربدری خطای مدارباز رخ داده باشد. در این صورت وقوع خطا منجر به حذف دو سطح ولتاژ پی در پی در خروجی مبدل می‌گردد و اندازه سیگنال خطا برابر $|\Delta v_j| = 2v_d$ می‌شود. لذا با مشخص شدن دامنه سیگنال خطا، میتوان تشخیص داد که کدام نوع خطا رخ داده است و کلید معیوب در میان کدام دسته قرار دارد. در رابطه (۱۳)، S_f محل احتمالی کلید معیوب را نشان می‌دهد.

$$|\Delta v_j| = \begin{cases} v_d & S_f = \{S_{11}, S_{21}, S_{12}, S_{22}, \\ S_{15}, S_{25}, S_{16}, S_{26}\} \\ 2v_d & S_f = \{S_{13}, S_{23}, S_{14}, S_{24}\} \end{cases} \quad (13)$$

پس از آن برای شناسایی دقیق کلید معیوب، از وضعیت سیگنال خطا در حین اعمال حالات کلیدزنی جهت تولید سطوح ولتاژ مختلف نمونه برداری می‌شود. در این مرحله برای هر حالت کلیدزنی یک شاخص خطا f_x مطابق جدول (۴) اختصاص داده می‌شود. این شاخص‌ها، ابتدا در وضعیت غیرفعال ($f_x = 0$) قرار دارند. اگر سیگنال خطا در هنگام اعمال هر یک از حالات کلیدزنی مقدار غیرصفر داشته باشد، شاخص خطای متناظر با آن فعال ($f_x = 1$) شده و در وضعیت فعال باقی می‌ماند.

جدول ۴- شاخص خطای هر وضعیت کلیدزنی

x	شاخص خطا	حالت کلیدزنی	سطح ولتاژ
1	f_1	[0,1,1,0,1,1]	$+4 v_d$
2	f_2	[0,1,1,0,1,0]	$+3 v_d$
3	f_3	[0,1,0,0,1,0]	$+2 v_d$
4	f_4	[1,1,1,0,0,1]	$+1 v_d$
5	f_5	[0,0,1,1,1,0]	0
6	f_6	[1,0,1,1,1,0]	$-1 v_d$
7	f_7	[1,0,1,1,0,1]	$-2 v_d$
8	f_8	[1,0,0,0,0,0]	$-3 v_d$
9	f_9	[1,0,0,1,0,0]	$-4 v_d$

نوع خطا در فاز a رخ دهد وضعیت رله‌ها با توجه به جدول ۵ تغییر کرده و سلول پشتیبان در مسیر جریان فاز a قرار گرفته و نقطه خنثی مبدل به نقطه g انتقال می‌یابد و خازن کمکی به اندازه مقدار نامی ولتاژ لینک DC سلول‌های دیگر شارژ می‌شود و با یک ریپل مناسب آن را دنبال می‌کند. برای دست یابی به این‌هدف لازم است تا هدف کنترل ولتاژ خازن‌های سلول پشتیبان نیز به تابع هزینه افزوده شود. معادله دینامیکی ولتاژ خازن‌های لینک DC سلول پشتیبان را میتوان به صورت زیر نوشت.

$$\frac{dv_{c1}}{dt} = \frac{1}{C_1} i_{c1} \quad (15)$$

$$\frac{dv_{c2}}{dt} = \frac{1}{C_2} i_{c2}$$

که در آن i_{c1} و i_{c2} به ترتیب جریان خازن‌های C_1 و C_2 می‌باشند. با جایگذاری رابطه (۳) در معادله دینامیکی ولتاژ خازن‌ها، فرم زمان-گسسته معادله به صورت زیر دست می‌آید.

$$v_{c1}(k+1) = v_{c1}(k) + \frac{T_s}{C_1} i_{c1}(k) \quad (16)$$

$$v_{c2}(k+1) = v_{c2}(k) + \frac{T_s}{C_2} i_{c2}(k)$$

جریان خازن‌های سلول پشتیبان وابسته به حالات کلیدزنی سلول پشتیبان هستند به این ترتیب جریان خازن‌ها را میتوان به صورت زیر نشان داد.

$$i_{c1}(k) = \alpha_{c1} i_j(k) \quad (17)$$

$$i_{c2}(k) = \alpha_{c2} i_j(k)$$

که در آن متغیرهای α_{c1} و α_{c2} تابعی از فرمان‌های کلیدزنی سلول پشتیبان هستند و به صورت زیر تعریف می‌شوند.

$$\alpha_{c1} = (S_{ca1} - S_{ca3}) \quad (18)$$

$$\alpha_{c2} = ((1 - S_{ca5}) - S_{ca3})$$

جدول ۶ حالت‌های کلیدزنی مبدل ۹ سطحی ضربدری را تحت شرایطی که خطای مدارباز در کلید S_{11} فاز a رخ داده باشد نشان می‌دهد. تحت این شرایط سلول معیوب کماکان می‌تواند برخی از سطوح ولتاژ که برای تولید آن کلید S_{11} فرمان قطع دریافت می‌کند را تولید کند، اما قادر به تولید سطح ولتاژی که جهت تولید آن کلید S_{11} فرمان وصل می‌گیرد نخواهد بود. لذا لازم است سلول پشتیبان سطح ولتاژ مورد نیاز را تولید نماید تا تمام سطوح ولتاژ فاز

به وجود دو منبع ولتاژ رزرو مستقل که در شرایط عادی در سایر سلول‌ها مورد استفاده قرار می‌گیرند نیست. بنابراین به جای منابع ولتاژ مستقل از دو خازن در ساختار سلول پشتیبان استفاده شده است که این مسئله هزینه و پیچیدگی روش پیشنهادی تحمل‌پذیر خطا را کاهش می‌دهد. با این حال لازم است که ولتاژ خازن سلول پشتیبان تحت کنترل قرار گیرد که این کار به وسیله کنترل پیش‌بین مبتنی بر مدل محقق شده است.

در صورت بروز خطای مدارباز در یکی از کلیدهای مبدل، توانایی تولید برخی سطوح ولتاژ از بین می‌رود. به منظور جبران این مشکل، سلول پشتیبان با تولید یک سطح ولتاژ جایگزین، امکان دسترسی به تمامی سطوح مورد نیاز را در خروجی مبدل فراهم می‌کند. با اضافه شدن سلول پشتیبان به مدار، ولتاژ خروجی فاز معیوب را میتوان از طریق رابطه زیر محاسبه کرد.

$$v_j = v_1 + v_2 + v_{aux} \quad (14)$$

که در آن v_1 ، v_2 و v_{aux} به ترتیب ولتاژ خروجی سلول پشتیبان و ولتاژ خروجی سلول‌های اول و دوم اینورتر هستند.

جهت افزودن سلول پشتیبان به مدار از رله‌های الکترومکانیکی استفاده می‌شود. وضعیت کاری رله‌ها در شرایط نرمال و در صورت رخداد خطا در هر فاز در جدول ۴ نمایش داده شده است. تعیین وضعیت کاری رله‌ها به صورتی است که در حالت قبل و بعد از ورود سلول پشتیبان یک نقطه خنثی در مبدل وجود داشته باشد.

جدول ۵- عملکرد رله‌های الکترومکانیکی در شرایط مختلف خطا

محل خطا	وضعیت رله‌های الکترومکانیکی			
	R1	R2	R3	R4
قبل از خطا	وصل	وصل	قطع	قطع
خطا در فاز a	قطع	قطع	وصل	وصل
خطا در فاز b	قطع	وصل	وصل	قطع
خطا در فاز c	وصل	قطع	قطع	وصل

همانطور که در شکل (۱) نیز نمایش داده شده است. در شرایط عملکرد عادی مبدل رله‌های R1 و R2 در وضعیت وصل و R3 و R4 در وضعیت قطع قرار دارند در این حالت سلول کمکی در مدار نیست؛ ولتاژ خازن‌های آن صفر است و نقطه خنثی مبدل نیز نقطه a می‌باشد. در صورتی که هر

در مرحله بعد با توجه به نوع خطا یکی از توابع هزینه چند هدفه ارائه شده در شرایط پسا خطا برای یافتن بهترین حالت کلیدزنی در فاز معیوب انتخاب می‌شود. از آنجایی که رخداد خطای F1 منجر به از دست رفتن یک سطح ولتاژ می‌شود از این رو با افزودن یکی از خازن‌های سلول پشتیبان سطح ولتاژ از دست رفته بازیابی می‌شود. اما اگر خطای نوع F2 رخ دهد دو سطح ولتاژ پی در پی در خروجی مبدل از دست می‌رود و برای بازیابی سطوح ولتاژ از دست رفته لازم است تا از هر دو خازن موجود در ساختار سلول پشتیبان برای جبران سطوح ولتاژ از دست رفته استفاده کرد. لذا در صورت رخداد خطای F1 از تابع هزینه $g_{cost, F1}$ و با رخداد خطای F2 از تابع هزینه $g_{cost, F2}$ استفاده می‌شود این توابع به ترتیب مطابق روابط (۱۹) و (۲۰) تعریف می‌شوند.

خروجی مبدل همانند شرایط قبل از خطا قابل دستیابی باشد. در این مثال از خازن C_1 برای جبران سطح ولتاژ از دست رفته استفاده می‌شود. در جدول ۷ نیز وضعیت کلیدزنی مبدل در شرایط پسا خطا با فرض رخداد خطای مدارباز در کلید S_{13} ارائه شده است. در هر دو جدول ۶ و ۷ مقادیر متغیرهای α_{c1} و α_{c2} به ازای هر یک از حالت‌های کلیدزنی مشخص شده است. همچنین تاثیر هر یک از حالت‌های کلیدزنی بر وضعیت خازن‌ها با فرض ضریب توان ۰/۹۷ درج شده است. به این صورت که حروف I به معنی افزایش ولتاژ خازن، حروف D به معنی کاهش ولتاژ خازن و حروف N به معنی بی‌اثر بودن حالت کلیدزنی بر وضعیت خازن می‌باشد.

۳-۴- تعریف تابع هزینه برای عملکرد تحت شرایط

خطا در اینورتر

جدول ۶- حالت‌های کلیدزنی مبدل در شرایط پسا خطا با فرض رخداد خطای مدارباز در کلید S11

No.	S11	S13	S15	S21	S23	S25	Sa1	Sa3	Sa5	vj	α_{c2}	α_{c1}	vc1	vc2
۱	0	1	1	0	1	1	0	0	1	4vd	0	0	N	N
۲	0	1	1	1	1	1	0	0	1	3vd	0	0	N	N
۳	0	1	1	0	1	1	1	0	1	3vd	1	0	I	N
۴	0	1	0	0	1	0	0	0	1	2vd	0	0	N	N
۵	0	1	0	0	1	1	1	0	1	2vd	1	0	I	N
۶	0	0	1	0	1	0	0	0	1	1vd	0	0	N	N
۷	0	1	0	0	1	0	1	0	1	1vd	1	0	I	N
۸	0	0	1	0	0	1	0	0	1	0	0	0	N	N
۹	0	0	1	0	1	0	1	0	1	0	1	0	I	N
۱۰	0	0	1	0	0	0	0	1	0	0	-1	0	I	N
۱۱	0	0	1	0	0	0	0	0	1	-1vd	0	0	N	N
۱۲	0	0	1	1	0	0	0	1	0	-1vd	-1	0	I	N
۱۳	0	0	0	0	0	0	0	0	1	-2vd	0	0	N	N
۱۴	0	0	0	1	0	0	0	1	0	-2vd	-1	0	I	N
۱۵	0	0	0	1	0	0	0	0	1	-3vd	0	0	N	N
۱۶	0	0	0	1	0	0	1	0	1	-4vd	+1	0	D	N

جدول ۷- حالت‌های کلیدزنی مبدل در شرایط پسا خطا با فرض رخداد خطای مدارباز در کلید S13

No.	S11	S13	S15	S21	S23	S25	Sa1	Sa3	Sa5	vj	α_{c2}	α_{c1}	vcl	ve2
۱	0	0	1	0	1	1	0	1	1	4vd	-1	-1	D	D
۲	0	0	1	0	1	1	0	1	0	3evd	-1	0	D	N
۳	0	0	1	0	1	1	1	1	1	3vd	0	-1	N	D
۴	0	0	1	0	1	1	0	0	1	2vd	0	0	N	N
۵	0	0	1	0	1	0	0	0	1	1vd	0	0	N	N
۶	0	0	1	0	1	1	1	0	1	1vd	1	0	I	N
۷	0	0	1	0	1	1	0	0	0	1vd	0	1	N	I
۸	0	0	1	0	0	0	0	1	0	0	-1	0	I	0
۹	0	0	1	0	0	0	1	1	1	0	0	-1	0	I
۱۰	1	0	0	0	1	1	0	0	1	0	0	0	N	N
۱۱	0	0	0	0	0	0	0	1	1	0	-1	-1	I	I
۱۲	0	0	1	1	0	0	0	1	0	-1vd	-1	0	I	N
۱۳	0	0	1	1	0	0	1	1	1	-1vd	0	-1	N	I
۱۴	0	0	0	1	0	0	0	1	1	-1vd	-1	-1	I	I
۱۵	0	0	1	0	0	0	0	0	1	-1vd	0	0	N	N
۱۶	1	0	0	0	0	1	0	0	1	-2vd	0	0	N	N
۱۷	0	0	0	0	0	0	0	0	0	-2vd	-1	-1	I	I
۱۸	1	0	0	1	0	0	0	1	1	-2vd	-1	0	I	N
۱۹	0	0	0	1	0	0	0	1	0	-2vd	0	-1	N	I
۲۰	1	0	0	1	0	0	0	1	0	-3vd	-1	0	I	N
۲۱	1	0	0	1	0	0	1	1	1	-3vd	0	-1	N	I
۲۲	0	0	0	1	0	0	0	0	1	-3vd	0	0	N	N
۲۳	1	0	0	1	0	0	0	0	1	-4vd	0	0	N	N

نامی و مقادیر ولتاژ و ولتاژ مرجع خازن‌های C_1 و C_2 هستند. با توجه به تفاوت دو کمیت جریان و ولتاژ و اختلاف میان مقادیر نامی آنها، ضرورت دارد تا مقیاس واحدهای اندازه‌گیری این متغیرها به نحوی تغییر یابند تا در یک محدوده استاندارد قرار گیرند. در نتیجه، با نرمال‌سازی متغیرها، هیچ متغیری به دلیل مقیاس بزرگتر، تاثیر بیش از حدی بر روی محاسبات نهایی تابع هزینه نخواهد داشت. همچنین λ'_1 و λ'_2 نیز به ترتیب ضرایب وزنی جمله مربوط به کاهش فرکانس کلیدزنی و کنترل ولتاژ خازن هستند.

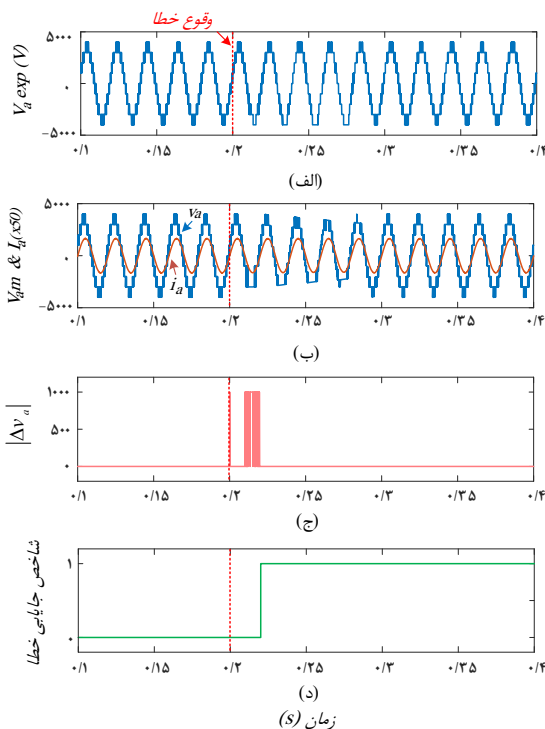
$$g_{\text{cost}, F1} = \frac{|i_j^P(k+1) - i_j^{\text{ref}}(k+1)|}{i_{sn}} + \lambda'_1 f_{sw} + \frac{\lambda'_2}{v_{c1n}} |v_{c1}(k+1) - v_{c1}(k)| \quad (19)$$

$$g_{\text{cost}, F2} = \frac{|i_j^P(k+1) - i_j^{\text{ref}}(k+1)|}{i_{sn}} + \lambda'_1 f_{sw} + \frac{\lambda'_2}{v_{c1n} + v_{c2n}} \left(|v_{c1}(k+1) - v_{c1}(k)| + |v_{c2}(k+1) - v_{c2}(k)| \right) \quad (20)$$

در این روابط i_{sn} ، v_{c1n} و v_{c2n} به ترتیب دامنه جریان

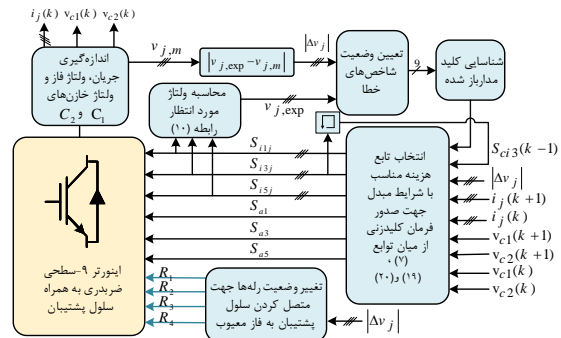
۴-۱- خطای نوع F1

در شکل (۵) تاثیر خطای مدار باز کلید S_{11} بر روی ولتاژ خروجی فاز a نشان داده شده است. پس از رخداد خطا به ازای جریان منفی، خطا در هنگام تولید سطوح ولتاژ مشخص بر عملکرد عادی مبدل تاثیر می‌گذارد و از این رو سیگنال خطا فعال می‌شود و به محض فعال شدن سیگنال خطا عملیات شناسایی کلید معیوب مطابق آنچه در بخش (۲-۳) مطرح شد، انجام می‌یابد و یک سیکل پس از شناسایی خطا، کلید S_{11} به عنوان کلید معیوب شناسایی می‌شود.



شکل ۵- شناسایی خطای مدار باز در کلید S_{11} ، (الف) ولتاژ مرجع، (ب) شکل موج‌های خروجی اینورتر قبل و بعد از خطا، (ج) سیگنال تشخیص خطا، (د) سیگنال شناسایی کلید معیوب

سپس مطابق شکل (۶) به محض شناسایی کلید معیوب و مشخص شدن نوع خطا سلول پشتیبان وارد سیستم شده و از تابع هزینه $g_{cost, F1}$ جهت تولید فرمان کلیدزنی استفاده می‌شود. با اعمال فرمان‌های کلیدزنی ولتاژ خازن C_1 سلول پشتیبان افزایش می‌یابد تا زمانی که در لحظه 0.31 ثانیه به مقدار نامی خود می‌رسد. پس از رسیدن ولتاژ خازن به مقدار نامی تغییرات ولتاژ خازن در محدوده مجاز قرار می‌گیرد و حالت پایدار پس از خطا آغاز می‌شود. قبل از حالت پایدار از دست رفتن یک سطح ولتاژ فاز a موجب



شکل ۴- نمودار بلوکی روش مقاومت‌سازی مبدل ضربدری در برابر خطای مدار باز

با افزایش ضریب وزنی یک هدف اهمیت آن نیز افزایش می‌یابد و از میزان توجه به سایر اهداف کنترلی کاسته می‌شود لذا در حین تعیین ضرایب وزنی اهداف کنترلی تابع هزینه باید مصالحه‌ای میان تمام اهداف در نظر گرفت.

۴- نتایج شبیه‌سازی

برای شبیه‌سازی روش پیشنهادی، یک اینورتر نه-سطحی ضربدری مطابق شکل (۱) در نظر گرفته شده است. شبیه‌سازی‌ها در محیط MATLAB/SIMULINK برای انواع خطای F1 و F2 انجام یافته است و نتایج بدست آمده در شکل‌های (۵) تا (۸) نشان داده شده است. پارامترهای سیستم شبیه‌سازی شده در جدول ۸ به صورت خلاصه آورده شده است. ولتاژ لینک DC انتخاب شده برای هر سلول ضربدری (KV) ۱ است و حداکثر مقدار ریپل ولتاژ خازن‌های سلول پشتیبان ۸ درصد ولتاژ منبع در نظر گرفته شده است. در ادامه با فرض رخداد خطای مدار باز بر روی کلیدهای S_{11} و S_{13} در لحظه 0.2 ثانیه، تاثیر اعمال رویکرد پیشنهادی برای تشخیص و تحمل‌پذیری خطا مورد بررسی قرار می‌گیرد.

جدول ۸- مقادیر پارامترهای سیستم مورد مطالعه در

شبیه‌سازی

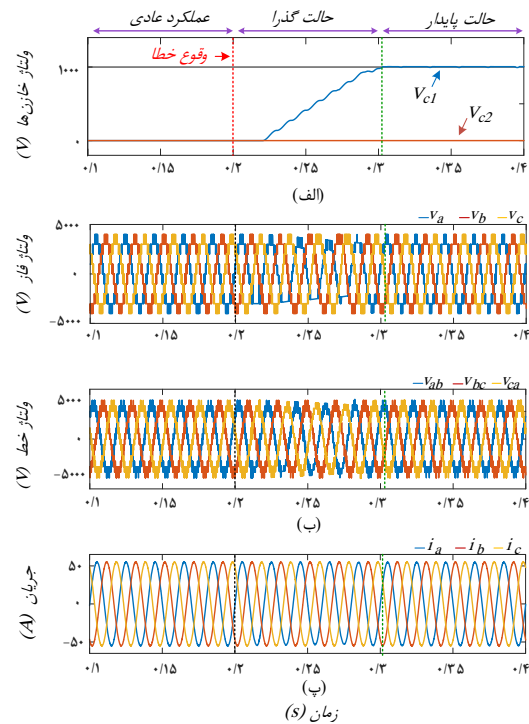
مقدار	متغیرها
۱ KV	ولتاژ منبع (V_d)
7.87μ	ریپل ولتاژ خازن
$2/5$ mF	ظرفیت خازن‌ها
60Ω	مقاومت بار (R)
55 mH	اندوکتانس بار (L)
55 A	جریان نامی (i_m)
$60 \mu s$	زمان نمونه برداری (Ts)

رخداد خطای مدار باز در کلید S_{13} در لحظه 0.2 ثانیه، در نیم‌سیکل مثبت جریان، دوسطح ولتاژ مبدل از دست می‌رود و سیگنال خطا در هنگام تولید سطوح ولتاژ $(+v_d)$ ، $(+2v_d)$ ، $(+3v_d)$ و $(+4v_d)$ خطا با دامنه $2v_d$ فعال می‌شود. از آنجایی که میان کلیدهای داخلی فقط کلید S_{13} در هنگام تولید سطوح ولتاژ مذکور فرمان وصل دریافت می‌کند، به عنوان کلید معیوب جایابی شده و رخداد خطای نوع F2 به سیستم کنترلی گزارش می‌شود. سپس سلول پشتیبان در مسیر فاز معیوب قرار گرفته و تابع هزینه روش کنترلی نیز متناسب با نوع خطا به g_{cost, F_2} تغییر می‌یابد. مطابق آنچه در شکل (۸) نشان داده شده است فرایند شارژ خازن‌های C_1 و C_2 به مدت 0.1 ثانیه طول می‌کشد و پس از آن ریپل ولتاژ خازن‌ها در محدوده مجاز مشخص شده تثبیت شده و حالت کار پایدار اینورتر پس از خطا آغاز شده و عملکرد نرمال مبدل بازیابی می‌شود.

۵- بحث و مقایسه

در این بخش، روش‌های پیشنهادی برای مقاوم‌سازی مبدل‌های چندسطحی در برابر خطا با روش‌های مرسوم مقایسه شده است. جدول ۹ به مقایسه روش‌های تشخیص خطا اختصاص دارد. همانطور که مشخص است، روش پیشنهادی با سرعت بالاتر، بدون نیاز به حسگرهای اضافی و با پیچیدگی محاسباتی کمتر، نسبت به سایر روش‌های مرسوم مزیت دارد. روش پیشنهادی ظرف 20 میلی‌ثانیه می‌تواند خطای مدارباز را شناسایی کند.

حذف شدن یک سطح ولتاژهای خط v_{ab} و v_{ca} شده و این امر منجر به نامتعادلی ولتاژ خط می‌گردد اما پس از حالت پایدار ولتاژ خط به حداکثر مقدار قبل از وقوع خطا رسیده و متعادل می‌شود.



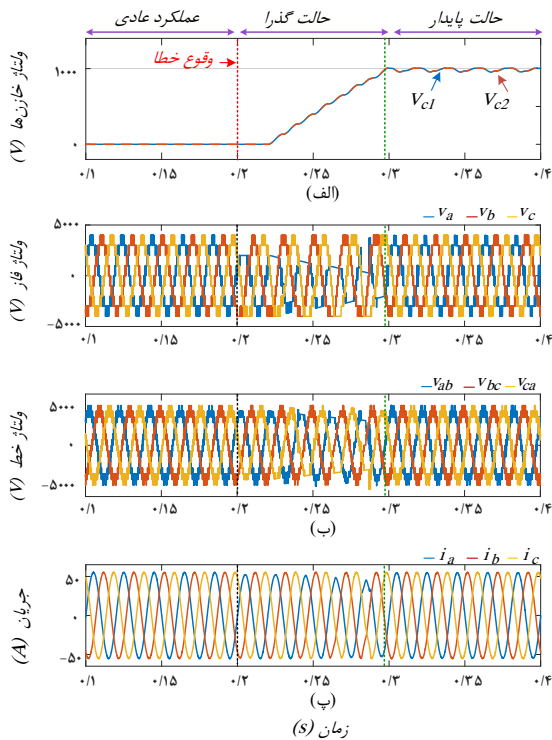
شکل ۶- بررسی رفتار سیستم قبل و بعد از رخداد خطای F1، (الف) ولتاژ خازن‌های سلول پشتیبان، (ب) ولتاژهای فاز ولتاژ خط و (پ) جریان سه فاز

۴-۲- خطای نوع F2

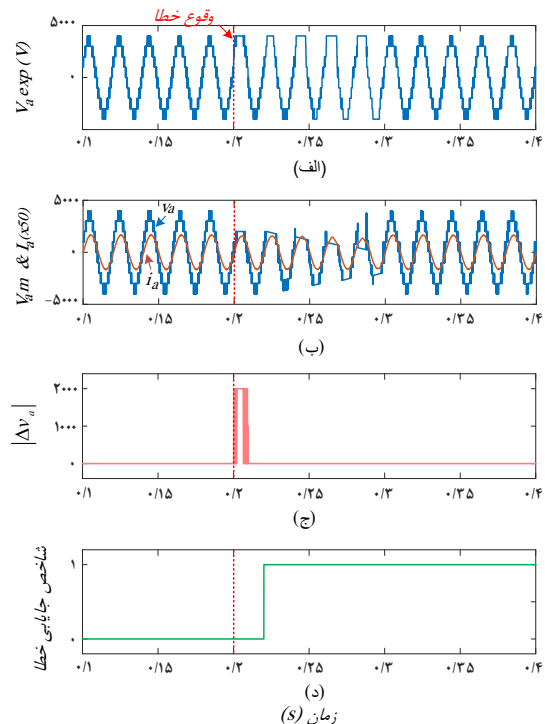
همانطور که در شکل (۷) نشان داده شده است پس از

جدول ۹- مقایسه روش‌های تشخیص خطا

روش تشخیص خطا	پارامترهای تشخیص خطا	پیچیدگی	نیاز به پردازنده قوی	حسگر اضافی	زمان تشخیص
روش تحلیل شکل موج [۹]	ولتاژ هر سلول و جریان فاز	خیر	خیر	دارد	0.02 s
روش تحلیل شکل موج [۱۷]	جریان و ولتاژ خروجی	بلی	خیر	ندارد	0.025 s
تحلیل طیف فرکانسی [۱۱]	آنالیز فوریه جریان فاز	بلی	بلی	ندارد	≈ 0.1 s
تحلیل طیف فرکانسی [۱۰]	آنالیز فوریه ولتاژ فاز	بلی	بلی	دارد	-
شبکه عصبی عمیق [۱۳]	جریان خروجی	بلی	بلی	ندارد	-
تحلیل مد گسسته شکل موج [۱۲]	جریان خروجی	بلی	بلی	ندارد	$3/75$ s
پیش‌بینی مبتنی بر مدل [۱۵] و [۱۶]	جریان خروجی	خیر	بلی	ندارد	≈ 0.02 s
پیش‌بینی مبتنی بر مدل [۱۴]	جریان و ولتاژ خروجی	خیر	خیر	ندارد	-
روش پیشنهادی	جریان و ولتاژ خروجی	خیر	خیر	ندارد	0.02 s



شکل ۸- بررسی رفتار سیستم قبل و بعد از رخداد خطای F2، ولتاژ خازن‌های سلول پشتیبان، (ب) ولتاژهای فاز و ولتاژ خط و (پ) جریان سه فاز



شکل ۹- شناسایی خطای مدارباز در کلید S_{T3} ، (الف) ولتاژ مرجع، (ب) شکل موج‌های خروجی اینورتر قبل و بعد از خطا، (ج) سیگنال تشخیص خطا، (د) سیگنال شناسایی کلید معیوب

جدول ۱۰- مقایسه روش‌های تحمل‌پذیری خطا

روش تحمل‌پذیری خطا	رویکرد	بازیابی حداکثر ظرفیت مبدل	تعداد کلیدهای اضافه شده	تعداد یکسوسازهای ایزوله مورد نیاز	حفظ مدولاریتی	تعداد سطوح ولتاژ قابل جبران در فاز
تزیق مؤلفه صفر ولتاژ	نرم‌افزاری	خیر	۰ کلید	۰	بلی	-
افزودن مدل سه ساق	سخت‌افزاری	بلی	۱۲ کلید	۰	خیر	یک سطح
افزودن سلول یدکی به هر فاز	سخت‌افزاری	بلی	۱۲ کلید	۳	بلی	یک سطح
استفاده از سلول ترکیبی در هر فاز	سخت‌افزاری	بلی	۶ کلید	۳	خیر	یک سطح
روش پیشنهادی	سخت‌افزاری	بلی	۶ کلید	۰	بلی	دو سطح

اینورتر ضربدری ۹ سطحی و ارائه راهکاری برای تشخیص و تحمل‌پذیری خطا در آن انجام یافته است. در ابتدا، ساختار و مدل‌سازی ریاضی اینورتر مورد مطالعه قرار گرفت و روش کنترل پیش‌بین مبتنی بر مدل برای کنترل جریان خروجی تحت شرایط کار عادی اینورتر به کار گرفته شد. در ادامه پیشنهاد گردید جهت تشخیص خطای مدارباز در کلیدهای نیمه‌هادی، ولتاژ اندازه‌گیری شده و ولتاژ مرجع هر فاز به صورت لحظه‌ای مقایسه شده و پس از تشخیص خطا، برای

در جدول ۱۰ نیز روش‌های تحمل‌پذیری خطا مقایسه شده اند، که نشان می‌دهد روش پیشنهادی برای تحمل‌پذیری خطا با استفاده از حداقل تعداد کلید در ساختار سلول پشتیبان و بدون نیاز به منبع ولتاژ مستقل، می‌تواند ظرفیت از دست رفته مبدل را با حفظ مدولاریتی آن به طور کامل بازیابی نماید.

۶- نتیجه‌گیری

این مطالعه با هدف بررسی اثر خطای مدارباز بر عملکرد

چندخطایی در این مبدل‌ها نیز می‌تواند موضوع پژوهش‌های آتی باشد.

تعارض منافع:

نویسندگان اعلام می‌کنند که در مورد انتشار این مقاله تعارض منافع وجود ندارد.

تأییدیه اخلاقی:

نویسندگان متعهد می‌شوند که مطالب این مقاله در هیچ نشریه دیگری منتشر نشده است.

مشارکت‌های نویسندگان:

فرزانه اصلانی گزنق: طراحی تحقیق، جمع‌آوری داده‌ها، شبیه‌سازی، تجزیه و تحلیل نتایج، نگارش مقاله.

یوسف نیشابوری: هدایت تحقیق، روش‌شناسی، تحلیل و بررسی نتایج، اعتبار سنجی، بررسی و ویرایش محتوا.

محمد فرهادی کنگرلو: روش‌شناسی، تحلیل رفتار اینورتر، تحلیل و بررسی نتایج، اعتبار سنجی.

منابع مالی:

در انجام پژوهش هیچ منابع مالی مورد استفاده قرار نگرفته است.

هرحالت خطا، یک شاخص خطا در نظر گرفته شود. با بررسی وضعیت شاخص‌های خطا در مدت یک سیکل پس از تشخیص خطا، کلید معیوب جایابی می‌شود. همچنین به منظور حفظ عملکرد مبدل پس از وقوع خطا، استفاده از یک سلول ضربدری با لینک خازنی به عنوان سلول پشتیبان پیشنهاد گردید. در روش پیشنهادی، ولتاژ نامی خروجی مبدل پس از شرایط خطا بازیابی می‌شود، و با کنترل ولتاژ خازن‌های سلول پشتیبان نیازی به استفاده از منابع DC مستقل یدکی نخواهد بود. برای جبران سطوح ولتاژ از دست رفته به کمک سلول پشتیبان، بسته به نوع خطا توابع هزینه‌ای با قابلیت کنترل همزمان ولتاژ خازن‌ها، فرکانس کلیدزنی کلیدهای میانی و جریان خروجی تعریف شدند. در نهایت، صحت و کارایی روش‌های پیشنهادی برای تشخیص و تحمل‌پذیری خطا توسط نتایج شبیه‌سازی تأیید شد. جهت ادامه کار این پژوهش پیشنهاد می‌شود با توجه به ساختار مشابه مبدل ضربدری و مبدل تمام‌پل متوالی، روشی مشابه برای یافتن خطا در مبدل تمام‌پل ارائه شود. از سوی دیگر، با توجه به توانایی تولید سطوح ولتاژ بالاتر در مبدل‌های ضربدری، بررسی قابلیت تحمل‌پذیری

مراجع

- [1] S. Maghsoodi, Y. Kazemi-Sanji, M. Farhadi-Kangarlu, and S. Galvani. "Comprehensive Modeling of Induction Motor Imbalance Condition to Precise Assessment of Steady State Performance Based on Complex Current Unbalance Factor (CCUF)." *Journal of Modeling in Engineering* 19, no. 66 (2021): 65-78.
- [2] M. Farhadi Kangarlu, E. Babaei, and M. Sabahi. "Cascaded cross-switched multilevel inverter in symmetric and asymmetric conditions." *IET Power Electronics* 6, no. 6 (2013): 1041-1050.
- [3] M. Vijeh, M. Rezanejad, E. Samadaei, and K. Bertilsson. "A General Review of Multilevel Inverters Based on Main Submodules: Structural Point of View." *IEEE Transactions on Power Electronics* 34, no. 10 (2019): 9479-9502.
- [4] Y. Neyshabouri, and M. Farhadi-Kangarlu. "A Control Strategy for Cascaded H-Bridge Based STATCOM with Unequal Capacitive DC Links Based on Model Predictive Method." *Journal of Modeling in Engineering* 21, no. 73 (2023): 31-45.
- [5] M. Farhadi Kangarlu, and E. Babaei. "Cross-switched multilevel inverter: an innovative topology." *IET Power Electronics* 6, no. 4 (2013): 642-651.
- [6] H. Shayeghi, A. Seifi, and M. Hosseinpour. "A Novel Multi-Level Cascade Inverter with Reduced Switching Devices to Connect Renewable Energy Sources to the Grid." *Journal of Modeling in Engineering* 21, no. 74 (2023): 95-111.
- [7] N. Raj, T. Kale, A. Anand, and S. George. "Switch fault detection and diagnosis in space vector modulated cascaded H-bridge multilevel inverter." *International Journal of Electronics* 105, no. 12 (2018): 1977-1992.
- [8] H. Lin, C. Lin, D. Xie, P. Acuna, and W. Liu. "A Counter-Based Open-Circuit Switch Fault Diagnostic Method for a Single-Phase Cascaded H-Bridge Multilevel Converter." *IEEE Transactions on Power Electronics* 39, no. 1 (2024): 814-825.
- [9] G. Zhang, and J. Yu. "Open-circuit fault diagnosis for cascaded H-bridge multilevel inverter based on LS-PWM technique." *CPSS Transactions on Power Electronics and Applications* 6, no. 3 (2021): 201-208.

- [10] T. Wang, H. Xu, J. Han, E. Elbouchikhi, and M.E.H. Benbouzid. "Cascaded H-Bridge Multilevel Inverter System Fault Diagnosis Using a PCA and Multiclass Relevance Vector Machine Approach." *IEEE Transactions on Power Electronics* 30, no. 12 (2015): 7006-7018.
- [11] K. Thantrige, A.K. Rathore, S.K. Panda, S. Mukherjee, M.A. Zagrodnik, and A.K. Gupta. "An open-switch fault detection method for cascaded H-bridge multilevel inverter fed industrial drives." *Presented at the IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society*, 2016.
- [12] R. Abdelkader, B.D.E. Cherif, A. Bendiabdellah, and A. Kaddour. "An Open-Circuit Faults Diagnosis Approach for Three-Phase Inverters Based on an Improved Variational Mode Decomposition, Correlation Coefficients, and Statistical Indicators." *IEEE Transactions on Instrumentation and Measurement* 71 (2022): 1-9.
- [13] H. Yan, Y. Peng, W. Shang, and D. Kong. "Open-circuit fault diagnosis in voltage source inverter for motor drive by using deep neural network." *Engineering Applications of Artificial Intelligence* 120 (April 1, 2023): 105866.
- [14] Y. Pan, Z. Ni, A. Abuelnaga, M. Narimani, and J. Rodriguez. "Fault Diagnosis of Cascaded H-Bridge Inverter Using Model Predictive Control." *Presented at the 2023 IEEE International Conference on Predictive Control of Electrical Drives and Power Electronics (PRECEDE)*, 2023.
- [15] G. Li, S. Xu, Z. Sun, C. Yao, G. Ren, and G. Ma. "Open-Circuit Fault Diagnosis for Three-Level ANPC Inverter Based on Predictive Current Vector Residual." *IEEE Transactions on Industry Applications* (2023): 1-14.
- [16] N.B.Y. Gorla, S. Kolluri, M. Chai, and S.K. Panda. "An Open-Circuit Fault Detection and Localization Scheme for Cascaded H-Bridge Multilevel Converter Without Additional Sensors." *IEEE Transactions on Industry Applications* 58, no. 1 (2022): 457-467.
- [17] P. Hekmati, I. Brown, and Z. Shen. "Open Circuit Switch Fault Detection in Flying Capacitor and Cascaded H-Bridge Multilevel Converters." *IEEE Transactions on Power Electronics* 36, no. 11 (2021): 12332-12341.
- [18] Y. Neyshabouri, K.K. Monfared, H. Iman-Eini, and M. Farhadi-Kangarlu. "Symmetric Cascaded H-Bridge Multilevel Inverter With Enhanced Multi-Phase Fault Tolerant Capability." *IEEE Transactions on Industrial Electronics* 69, no. 9 (2022): 8739-8750.
- [19] M. Fathi, and S.A. Khajehoddin. "A Fault Compensation Scheme for Cascaded H-Bridge Inverter With Reduced Common Mode Voltage." *IEEE Transactions on Industrial Electronics* 70, no. 4 (2023): 3257-3267.
- [20] A. Panahi, Y. Neyshabouri, and M. Shamouei Dallaei Milan. "Improving the Tolerance of Power Semiconductor Switches Failure in an Active Rectifier Based on Cascaded H-bridge Multilevel Converter." *Tabriz Journal of Electrical Engineering* 53, no. 4 (2023): 257-268.
- [21] M. Aleenejad, H. Mahmoudi, and R. Ahmadi. "Multifault Tolerance Strategy for Three-Phase Multilevel Converters Based on a Half-Wave Symmetrical Selective Harmonic Elimination Technique." *IEEE Transactions on Power Electronics* 32, no. 10 (2017): 7980-7989.
- [22] A. Raki, Y. Neyshabouri, M. Aslanian, and H. Iman-Eini. "A Fault-Tolerant Strategy for Safe Operation of Cascaded H-Bridge Multilevel Inverter Under Faulty Condition." *IEEE Transactions on Power Electronics* 38, no. 6 (2023): 7285-7295.
- [23] M. Aleenejad, S. Jafarishiadeh, H. Mahmoudi, and R. Ahmadi. "Reduced number of auxiliary H-bridge power cells for post-fault operation of three phase cascaded H-bridge inverter." *IET Power Electronics* 12, no. 11 (2019): 2923-2931.
- [24] H. Salimian, and H. Iman-Eini. "Fault-Tolerant Operation of Three-Phase Cascaded H-Bridge Converters Using an Auxiliary Module." *IEEE Transactions on Industrial Electronics* 64, no. 2 (2017): 1018-1027.
- [25] H. Mhiesan, Y. Wei, Y.P. Siwakoti, and H.A. Mantooth. "A Fault-Tolerant Hybrid Cascaded H-Bridge Multilevel Inverter." *IEEE Transactions on Power Electronics* 35, no. 12 (2020): 12702-12715.